

[T-07]

양성자 주입된 실리콘 반도체소자내의 깊은준위 결함분석

김재훈, 김은규, 배영호*

한양대학교 물리학과, *위덕대학교 정보통신공학부

반도체 전력소자는 보통 100 V 이상의 내전압과 1 A 이상의 전류에 사용되는 단일 소자를 말한다. 순방향 전위차를 주었을 때 소자의 전기 전도도는 캐리어의 농도에 의존하며, 반대로 역방향 전위차를 가했을 경우에는 캐리어의 재결합(recombination)에 관계하여 소수 캐리어가 모두 제거 될 때까지의 시간동안 전력의 손실이 나타나게 된다. 소자의 스위칭 동작 시기마다 이러한 손실이 발생하게 되는데, 이를 감소하기 위해서는 결함구조를 생성하여 소수캐리어의 수명을 조절하는 방법을 사용하기도 한다. 반도체 소자에 양성자를 조사하여 결함을 발생시키는 방법은 소자를 완성한 뒤 공정을 거치게 되므로 먼저 재료에 결함을 만든 뒤 소자를 만드는 방법에 비해 단순하며 다른 공정의 영향을 받지 않는다[1-3].

DLTS(deep level transient spectroscopy)는 반도체 내의 결함을 전기적인 방법으로 분석하는 방법으로서 생성된 결함구조의 활성화 에너지(activation energy) 및 결함의 농도 등을 분석할 수 있는 방법이다. 실험에 사용된 소자는 p^+-n-n^+ 구조의 소자이며, 양성자를 각기 다른 에너지와 선량으로 조사하였다. 조사된 양성자는 에너지에 따라 다른 깊이까지 침투하여 결정내 격자결함을 생성한다. 이에 대해 전산모사와 C-V 및 DLTS로 측정된 결과를 비교하였다. 또한 양성자 조사선량에 변화에 따른 결함의 종류와 농도를 서로 비교하였다. 생성된 결함의 활성화 에너지를 비교하여 결함의 전기적 특성 및 구조의 형태를 알 수 있다. 그리고 RTA(Rapid thermal Annealing)을 이용하여 처리한 후 결함구조의 변화에 대하여서도 논의될 것이다.

[참고문헌]

1. F. P. Wang, H. H. Sun, F. Lu, J. Appl. Phys. **68**, 1535 (1990).
2. S. J. Taylor, M. Yamaguchi, S. Matsuda, T. Hisamatsu, O. Kawasaki, J. Appl. Phys. **82**, 3239 (1997).
3. George D. Watkins, Mat. Sci. Semicon. Proc. **3**, 227 (2000).