

## 802.11a PHY 의 SoC 구현 및 검증

이 진, 박신중  
 한국정보통신대학교  
 mygenie@icu.ac.kr scpark@icu.ac.kr

### Implementation and Verification of 802.11a PHY on SoC Concept

Jin Lee, and Sin-chong Park  
 Information and Communication University  
 {mygenie, scpark}@icu.ac.kr

#### ABSTRACT

갈수록 복잡해져 가는 시스템을 한번에 하나의 칩까지 완성하기란 쉬운 일이 아니다. 컴퓨터에서 시뮬레이션이 정상적으로 되었다고 해서 완벽한 동작을 보장하는 것도 아니다. 전체 시스템을 검증하는 것도 컴퓨터 시뮬레이션으로는 불가능한 단계에 왔다. 이로 인하여 시스템 전체가 제대로 동작하는지 검증하기 위한 새로운 방법이 요구된다. 이 논문에서는 OFDM 기반의 무선 LAN 시스템인 802.11a 의 PHY 를 구현하여 다양한 검증 platform 을 이용한 검증 방법 및 검증 성능 대해서 논의한다. RTL 로 구현된 802.11a PHY 를 검증하기 위하여 RTL simulator 와 Mentor Graphics 사의 Celaro, Aptix 사의 System Explorer 그리고 Dynalith 사의 iPROVE 가 사용되었다.

#### I. Introduction

갈수록 복잡해져 가는 시스템을 한번에 하나의 칩까지 완성하기란 쉬운 일이 아니다. 컴퓨터에서 시뮬레이션이 정상적으로 되었다고 해서 완벽한 동작을 보장하는 것도 아니다. 또한 전체 시스템을 검증하는 것도 컴퓨터 시뮬레이션으로는 불가능한 단계에 왔다. 이로 인하여 시스템 전체가 제대로 동작하는지 검증하기 위한 새로운 방법이 요구된다. [1]-[3]

하나의 RTL block 을 검증하기 위해서는 그림 1 과 같은 단계를 거쳐야 한다. 특히 Direct random testing 이나 regression testing 의 경우는 시스템의 복잡도가 증가할수록 검증해야 할 test pattern 이 기하급수적으로 증가하기 때문에 표 1 에서와 같이 RTL model 을 기존의 software simulator 로는 한계가 있다.

보다 빠른 검증장비가 요구되는데 이를 위해서 hardware emulator 가 사용된다. 현재 세계적으로 판매되고 있는 emulator 는 Mentor Graphics 의 Celaro [5], Aptix 의 System Explorer [6], Dynalith 의 iPROVE[7], Cadence 의 Palladium[8] 등이 있다.

Emulation 은 HDL design 의 functional verification 을 위해서 software simulator 의 speed 를 가속화시키기 위해서 사용하거나, 실제상황과 유사한 환경의 test environment 하에서 검증을 진행하기 위하여 사용한다. [2]

전자의 경우 software simulator 와 emulator 가 연동하여 검증이 이루어지며, SW/HW co-simulation mode 라고 한다. Testbench 및 verification 에 필요한 block 은 software simulator 에서 동작시키고, 검증하고자 하는 DUT (Design Under Test)는 emulator 에 mapping 시켜 검증을 진행하게 된다. Testbench 가 synthesizable 할 경우에는 software simulator 와의 연동 없이 emulator 단독으로 검증을 진행할 수가 있다. 이는 stand alone mode 라 한다.

후자의 경우 emulator 에 mapping 시킨 DUT 의 입력 또는 출력을 외부에서 받아들이거나 출력시켜서 보다 실제적인 test 가 이루어지며, 이를 in-circuit mode 라고 한다.

본 논문에서는 802.11a PHY 를 구현하여 emulation 장비를 이용하여 co-simulation 및 stand alone mode 로 검증한 결과에 대해서 논의한다.

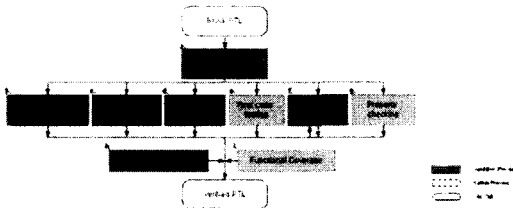


그림 1. RTL Verification Flow

Time-to-market 의 요구조건을 만족하기 위해서는