

EFT/Burst 내성시험 발생기의 교정 방법에 관한 연구

*박 병 권, **한 상 철, ***오 승 읍

*대림대학 전자정보통신계열, **상지 영서대학 컴퓨터 정보과,

***충남대학교 공대 전자공학과

* bkpark@daelim.ac.kr, **whsc@youngseo.ac.kr, *** ohseung@cnu.ac.kr

Study on the Calibration Method of a EFT/Burst Immunity Test Generator

*B. K. Park, **S. C. Han, ***S. H. Oh

* Dept. of Electronics, Information & Communication, Daelim College

** Dept. of Computer Science, Sangji Youngseo College

***Dept. of Electronics, Chungnam National University

요약

본 논문을 통하여 EFT/Burst 내성 시험 발생기의 교정 방법과 교정 불확도의 산출 방법을 고찰하여 보았다. EFT/Burst 내성 시험 발생기의 교정 항목은 단일 임펄스 파형의 첨두 전압, 임펄스 상승시간 및 임펄스 지속시간 그리고 버스트의 지속 시간과 버스트 주기 등으로 EMC 국제 표준인 IEC 61000-4-4에 명시되어 있다.

측정 결과에 포함된 합성 표준 불확도를 산출하기 위하여 모든 측정에 포함된 A형 불확도와 B형 불확도를 분석 평가하였으며, 이로부터 95.45 %의 신뢰도를 지닌는 확장 불확도를 산출하였다.

본 논문을 통하여 EFT/Burst 내성 시험 발생기의 교정 결과 단일 임펄스 첨두 전압 측정의 확장 불확도는 첨두 전압 크기에 따라 6.2 % ~ 6.5 % 정도로 추정되었고, 단일 임펄스의 상승 시간과 지속 시간 측정의 확장 불확도는 첨두 전압의 크기에 따라 각각 11.79 % ~ 13.78 %와 9.82 % ~ 12.15 % 정도로 추정되었다. 또한 버스트 지속 시간과 주기 측정의 확장 불확도는 첨두 전압의 크기에 따라 각각 3.80 ~ 4.37 %와 3.65 ~ 3.93 %로 추정 되었다. 이는 IEC 61000-4-4에서 규정한 EFT/Burst 내성 시험 발생기의 규격을 만족하는 결과이다.

I. 서 론

국내·외적으로 전자파 장해 측정 및 대책 기술에 대한 관심이 고조되고 있으며, 근래에는 상호 인정(MRA) 협정을 통하여 측정 결과를 상호 인정하는 동향이 강하게 나타나고 있다. 이러한 국제적 변화에 등등적으로 대처해 나가기 위해서는 국제 표준인 ISO/IEC 17025¹⁾의 규정을 만족 시키는 측정 환경을 조성하고, IEC와 CISPR에서 규정한 EMC 관련 측정 방법을 선진국 수준으로 제고시킴으로서 대외 신뢰도를 향상 시키는 것이 무엇보다도 시급하다고 생각 된다.

전자파 장해 측정 설비 및 시설에 대한 교정 방법 및 불확도 산출 방법에 대한 관심은 매우 높으나 아직까지 체계적으로 확립 되어 있지 않은 실정이다. 이와 관련된 국제적 표준인 CISPR 16-4²⁾에서는 전자파 방출에 대한 측정 불확도만을 다루고 있으며, 지역적으로는 영국의 UKAS Lab-34³⁾에서 전자파 방출 및 전자파 내성에 대한 측정 불확도를 다루고 있으나 다소 미흡한 실정이다.

본 논문에서는 전자파 내성 시험 항목 중 EFT/Burst 내성 시험

에 이용되는 EFT/Burst 내성 시험 발생기의 교정 방법에 대하여 다루었다. 측정 결과의 불확도는 신뢰도 95.45 %인 확장 불확도⁴⁾⁽⁵⁾⁽⁶⁾로 나타냈으며 이 방법은 국제 표준인 ISO/IEC 17025의 규정을 만족 시키는 방법이다.

교정 내용은 IEC 61000-4-4⁷⁾에서 EFT/Burst 내성 시험 발생기에 대하여 규정한 단일 임펄스 파형의 첨두 전압, 임펄스 상승시간 및 지속시간 그리고 버스트의 지속 시간 및 주기 등이다.

II. 교정 내용

국제 표준인 IEC 61000-4-4에서 규정하고 있는 EFT/Burst 내성 시험 발생기의 특성 확인 항목을 살펴보자.

EFT/Burst 내성 시험 발생기로부터 50 Ω 부하에 가해지는 단일 펄스 파형을 각 내성 시험 레벨로 정규화 시켜서 나타내면 그림 1과 같고, 일반적인 출력 과형은 그림 2의 (a)와 (b)와 같다. 그림 1과 그림 2로 주어지는 EFT/Burst 내성 시험 발생기의 출력 교정 항목을 표 1 ~ 표 3에 나타내었다.

표 1에서 임펄스의 상승 시간은 그림 1에 나타낸 것과 같이