

## A-8 ZnO 입성장에 주는 Inversion Boundary의 영향

### Effect of Inversion Boundaries on the Grain Growth of ZnO

귀세진, 조옥, 김도연  
서울대학교 재료공학부

Varistor로 사용되는 ZnO-Bi<sub>2</sub>O<sub>3</sub>는 물성을 제어하기 위하여 여러 첨가물을 넣는다. 그 중 Sb<sub>2</sub>O<sub>3</sub>를 첨가하면 입자성장이 억제되고 coherent inversion boundary가 생성되며, TiO<sub>2</sub>를 첨가하면 입자성장이 촉진되고 incoherent inversion boundary가 생성되는 것으로 알려져 있다. 본 연구에서는 inversion boundary의 차이가 입성장에 주는 영향을 규명하기 위하여 chemical etching후에 나타나는 etching pattern으로부터 boundary의 구조를 분석하였다. Inversion boundary의 구조는 twin plane의 구조에 따라 다른 것으로 분석되었고, 이러한 차이가 첨가물에 따른 ZnO 입자의 성장외형 및 성장양상의 차이를 야기하는 것으로 규명되었다.

## A-10 전이 금속을 첨가한 자기 전기 다강성체 BiFeO<sub>3</sub>의 제조 및 특성 평가

### Fabrication and Characterization of Multiferroic BiFeO<sub>3</sub> with Metal Ion Substitution

전윤기, 홍성현  
서울대학교 재료공학부

고상법으로 제조된 자기 전기 다강성체 BiFeO<sub>3</sub>에서 전이 금속 첨가의 영향을 고찰하였다. BiFeO<sub>3</sub>는 강유전성과 약강자성(또는 반강자성)을 동시에 갖고 있는 물질로 전기와 자기 분극 간의 상호 작용을 이용하면 메모리 소자나 액츄에이터로의 응용이 기대되는 물질이다. 그러나 순수한 BiFeO<sub>3</sub>는 높은 전기전도도로 인하여 강유전성의 평가에 어려움이 있다. 또한 약강자성 및 반강자성은 자기 분극을 이용하기에 부족함이 있다. 본 연구에서는 미량의 전이 금속을 BiFeO<sub>3</sub>에 첨가하여 전기 저항을 향상하고 이로부터 강유전 특성을 평가하였다. BiFeO<sub>3</sub>에 Nb를 미량(< 3 wt%) 첨가하여 전기 저항을 ~10<sup>5</sup> 증가시키고, 유전 상수 및 전기 이력 곡선을 평가하였다. Nb가 함유된 BiFeO<sub>3</sub>의 자기 특성을 평가한 결과 순수한 BiFeO<sub>3</sub>와는 달리, 작은 값이지만 강자성을 갖고 있음을 확인할 수 있었다. 따라서 미량의 Nb 첨가를 통해 BiFeO<sub>3</sub>의 강유전성 및 강자성을 실현할 수 있었다.

## 초청강연 A-9 질화물의 플라즈마 원자층 증착 및 나노 소자의 응용

### The PE-ALD of Nitrides and Applications to Nanodevices

귀형준  
포항공과대학교 신소재공학과

반도체 소자의 나노 크기로의 축소에 따라 원자 층 증착은 보다 중요한 역할이 기대되고 있다. 특히 전이금속의 질화물은 interconnect에서의 확산 방지막 및 접착막은 물론 초기공정에 요구되는 contact이나 금속전극으로의 활용 등 여러 중요한 응용에 필수적인 물질이다. 본 연구에서 탄탈륨계 질화물 박막을 금속 유기 및 할로젠화 전구체와 RF 플라즈마로 발생시킨 수소원자를 반응체로 이용하는 플라즈마 원자층 증착으로 400°C 이하의 저온에서 성장하였다. 성장기전, 미세구조, 박막의 조성 등을 여러 방법으로 분석하여 고품질의 박막성장이 가능함을 보였다. 또한 열적 안정성, 확산 방지막으로의 특성, 전기적 성질 등 디바이스로의 응용에 필수적인 특성에 관한 분석을 행하였다. 이러한 결과들로부터 플라즈마 원자층 증착이 65 nm 소자 이후의 interconnect 기술을 가능하게 하는 주요 공정임을 보였다.

## A-11 Atomic Layer Deposition of Bi<sub>2</sub>Ti<sub>2</sub>O<sub>7</sub> Thin Films for Capacitor Dielectric Applications

Gyu Weon Hwang, Wan Don Kim, and Cheol Seong Hwang,  
Yo-Sep Min\*, Young Jin Cho\*, and Jeong-Hee Han\*

School of Materials Science and Engineering, Seoul National University  
\*Materials & Devices Lab, Samsung Advanced Institute of Technology

Bi<sub>2</sub>Ti<sub>2</sub>O<sub>7</sub> films were deposited on sputtered Ru/SiO<sub>2</sub>/Si substrates by Atomic Layer Deposition (ALD) method using tris(1-methoxy-2-methyl-2-propoxy)bismuth (Bi(mmp)<sub>3</sub>), titanium isopropoxide (TTIP) as Bi and Ti precursors, and H<sub>2</sub>O as oxidant, respectively. The wafer temperature was varied from 225°C to 300°C. The growth rates were 0.42-0.65 Å/cycle depending growth temperature and it decreased with increasing temperature. Bi concentration in the film increased with increasing Bi-feeding time and decreasing deposition temperature. XRD results showed that the as-grown films were amorphous. AES depth profile analysis showed that Bi and Ti piled up near the surface and near the Ru interface, respectively. However, Bi-Ti-O films having a homogeneous cation distribution in depth direction were deposited using a newly developed 2-step ALD process. Good thickness and cation composition step coverage on contact hole (0.1 mm diameter) were confirmed by cross-section TEM. The electrical property of Bi-Ti-O thin film became worse with increasing deposition temperature. The obtained dielectric constant at the optimum deposition condition (225°C) was ~36 and the leakage current level was ~10<sup>-8</sup> A/cm<sup>2</sup> at 1.0 V bias condition. The films were promising as an amorphous high-dielectric layer of capacitors for future DRAMs.