

## 전력 반도체의 개발 동향

윤종만

페어차일드 코리아 반도체(주) Device Concept & Technology Development

### Trends of Power Semiconductor Device

Chong Man Yun

Fairchild Semiconductor Device Concept & Technology Development

#### Abstract

반도체 디자인, 공정 기술 및 패키지 기술의 발달에 따라 전력용 반도체는 소형화, 고성능화, 지능화하고 있다. 고속 구동이 용이한 때문에 MOSFET 이나 IGBT등의 MOS-gate형 전력 반도체의 발전이 두드러지며, trench, charge balance, NPT 기술등이 패키지 기술과 더불어 이를 위한 주요 기술이 될것으로 보인다. SiC 나 GaN등의 Wide Band Gap 물질들을 사용한 차세대 전력 반도체 연구도 활발히 진행되고 있다.

#### Abstract

Power semiconductor devices are being compact, high performance and intelligent thanks to recent remarkable developments of silicon design, process and related packaging technologies. Developments of MOS-gate transistors such as MOSFET and IGBT are dominant thanks to their advantages on high speed operation. In conjunction with package technology, silicon technologies such as trench, charge balance and NPT will support future power semiconductors. In addition, wide band gap material such as SiC and GaN are being studied for next generation power semiconductor devices.

**Key Words** : Power Semiconductor, MOSFET, IGBT, Silicon, Wide bad gap

### 1. 서 론

전력 전자 산업의 발달과 더불어 전력용 반도체의 수요와 응용처는 계속 증가하고 있다. 특히 IT 산업 및 가전 용품에의 전력 반도체의 적용이 증가함에 따라 전력 반도체는 소형화, 고성능화, 지능화돼야하고 이를 반도체 설계, 공정 기술 및 패키지 기술이 뒷받침하고 있다.

바이폴라 트랜지스터를 기본으로 발달해온 전력 반도체의 기술은 1970년 중반 이후 상용화된 DMOSFET[1] 이후 사용되는 전력-전압, 적용 전력 전자 시스템에 따라 발달되어 왔다.

현재의 전력 반도체의 대표적 기술 트렌드는 low

voltage MOSFET을 위한 trench gate[2], High voltage MOSFET을 위한 cost-effective planar 기술과 charge balance 이론을 이용한 Super Junction MOSEFT[3], IGBT를 위한 NPT(Non Punchthrough)[4] 기술로 볼 수 있다. 이와 더불어 wide band gap 물질을 이용한 차세대 전력 반도체의 개발도 한 흐름으로 볼 수 있다[5].

chip 기술뿐 아니라 패키지 기술도 함께 발달하여 극 소형 패키지 및 멀티칩의 module화 기술도 함께 발달하여 사용자들에게 시스템의 소형화를 이룰 수 있도록 하고 있다.

본 논문에서는 전력반도체의 개발 경향을 MOSFET 과 IGBT등의 device 별로 살펴보고자 한다.

## 2. MOSFET

### 2.1 Low Voltage MOSFET

1970년대 중반 이후 DMOS 구조가 상용화 된 이후 1990년대 초반까지는 Planar gate 형 VDMOS가 주종을 이루었다. Avalanche ruggedness를 강화하기 위해 Deep p+를 갖는 구조가 일반적이었으며 각 layer의 형성을 위해 수십 마이크로 이상의 단위 셀이 필요했다. 공정기술의 발달과 poly gate에 자기 정렬시킨 구조의 개발에 따라 planar MOSFET의 크기는 비약적으로 축소 되어 그림 1. 에 나타난 예에서 볼 수 있듯이 동일한 온 저항을 갖기 위한 silicon chip의 크기는 DMOS 초기에 비해 20% 수준까지 감소하였다. 하지만 Planar gate 형 MOSFET이 갖는 JFET 영역에서의 저항 성분, channel density의 한계로 인해 trench gate형 MOSFET의 개발로 이어지게 된다. 최근에는 trench MOSFET의 기본 특성인 낮은 온 저항 특성에 gate charge를 감소시킨 TBO(Thick Bottom Oxide) gate 형 MOSFET뿐 아니라 charge balance 기술을 접목시킨 device들이 개발 되어 기존 보다도 더욱 낮은 온 저항과 게이트 charge를 갖는 trench MSFET들이 개발되고 있다.

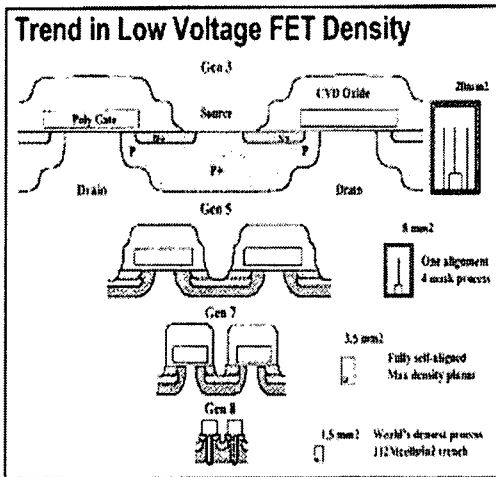


그림 2. MOSFET의 개발 경향

### 2.1 High Voltage MOSFET

Low Voltage MOSFET과 달리 High Voltage MOSFET은 EPI 영역으로 이루어지는 Drift 영역에서의 Rdson 비중이 높기 때문에 1990년대 말까

지 Planar gate형 MOSFET만이 사용되었고 1996년 ISPSD의 workshop에서만해도 High voltage MPOSFET은 그림 2와 같이 개선될 것으로 예상되었다.

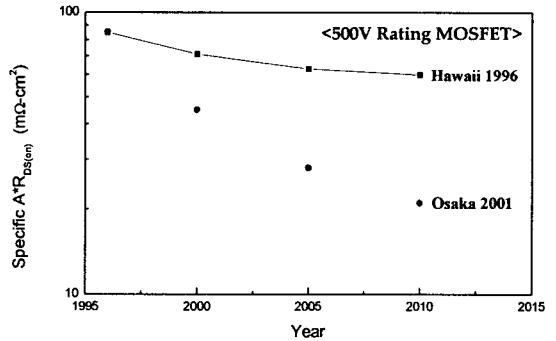


그림 2. 500V MOSFET의 온 저항 감소 예상 추이

1997년 Infineon에서 Charge Balance 이론을 이용한 Super Junction CoolMOS™ 가 출시된 이후 High Voltage MOSFET의 추세는 급격히 변화하기 시작했다. Silicon limit으로 여겨졌던  $R_{dson} \sim BV^{2.5}$  가 아닌  $R_{dson} \sim BV$ 의 특성을 갖게 되므로 600V MOSFET의 경우 온 저항은 기존 MOSFET의 30% 수준으로 감소하였으며 이에 따라 2001년 Osaka에서 개최된 ISPSD에서는 향후의 MOSFET 온저항의 감소 추이를 새롭게 예측하게 되었다.

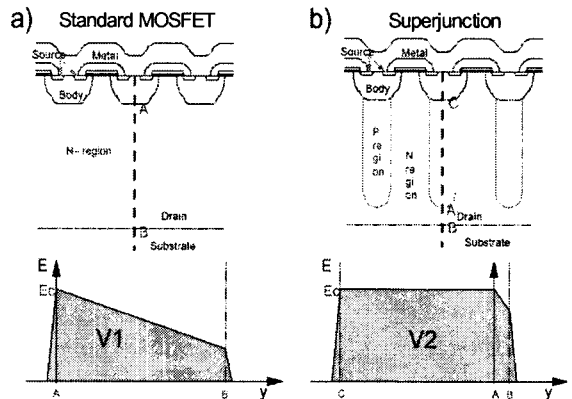


그림 3. 기존 MOSFET과 Super Junction MOSFET의 구조 및 Electric Field 구조

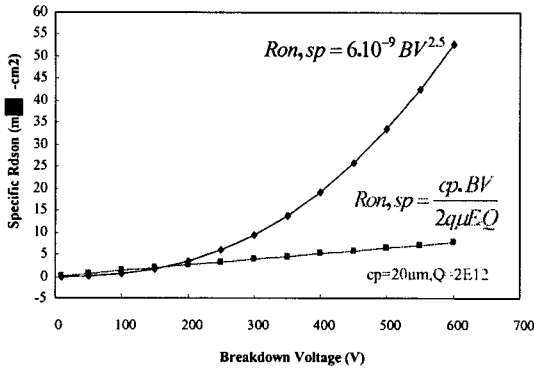


그림 4. MOSFET 온저항과 항복 전압

하지만 현재까지 출시된 Super Junction MOSFET 들은 다층 이온 주입/에피택셜 공정을 사용한 구조로써 제조 단가 및 온 저항 감소 한계의 단점을 지니고 있어 많은 전력 반도체 회사들이 trench나 초고압 이온 주입등을 이용한 새로운 구조의 Super Junction MOSFET의 개발을 위해 노력하고 있다.

### 3. IGBT

1980년대 초반 IGBT가 개발된 이후 대전력 고압 분야에서는 바이폴라 트랜지스터를, 600V급의 분야에서는 MOSFET을 대체해나가고 있다. 1990년 중반까지는 1700V급 이상의 고전압 분야를 제외하고는 대부분 PT(PunchThrough)형 IGBT가 600V 및 1200V급 용도로 사용되어 왔으나 최근에는 Thin Wafer Technology가 발달함에 따라 NPT(Non PunchThrough) 혹은 Field Stop IGBT가 대세로 나가고 있다. NPT IGBT는 PT IGBT 대비하여 공정 비용이 적게 들고, 특성 산포가 작으며, Ruggedness가 우수하고 또한 병렬 운전이 용이한 장점이 있다. NPT와 더불어 IGBT의 뚜렷한 추세는 Trench gate형 IGBT의 확대이다. 2000년대 초까지는 순간적인 높은 전류가 요구되는 Camera strobe용이나 Induction Heating이나 Micro Wave oven 같은 Single ended topology등에 Trench gate IGBT가 사용되었으나 일반적인 용도에는 매우 높은 transconductance 때문에 사용이 제한되어 왔다. 하지만 Channel density, Emitter Ballast resistance 등의 최적화를 통해 Trench IGBT의 적용은 더 확대될 것으로 보인다.

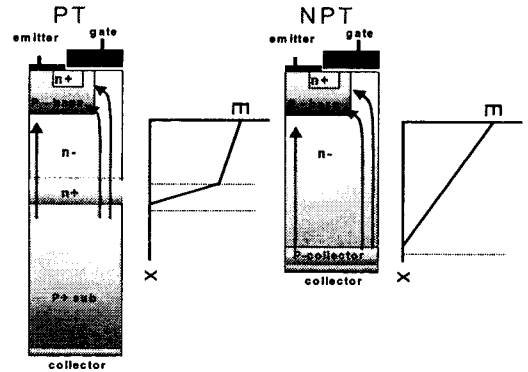


그림 5. PT(PunchThrough) 와 NPT(Non PunchThrough) IGBT의 구조와 순방향 차폐시 전계 분포

### 4. Wide Band Gap Devices

기존의 silicon의 좁은 bandgap에 의한 낮은 임계 전계의 한계를 뛰어 넘기 위해 wide band gap 물질인 SiC 나 GaN를 이용한 전력 반도체의 개발이 활발하게 이루어지고 있다. 그림 6.에서 볼 수 있듯이 SiC의 경우 이론적으로 현재의 Super Junction MOSFET보다 1/10 이하의 온 저항을 갖는 소자의 구현이 가능하다. 실제 상용화되어 있는 것은 SiC Schottky Diode 정도이나 SiC를 원자재로 하는 MESFET, MOSFET, SIT 등의 연구가 활발히 진행되고 있는 바이다. 하지만 비싼 원자재, 공정의 난이, Oxide 형성의 어려움등이 실제적인 상용화를 이루기 위해 앞으로 해결되어야 할 문제이다.

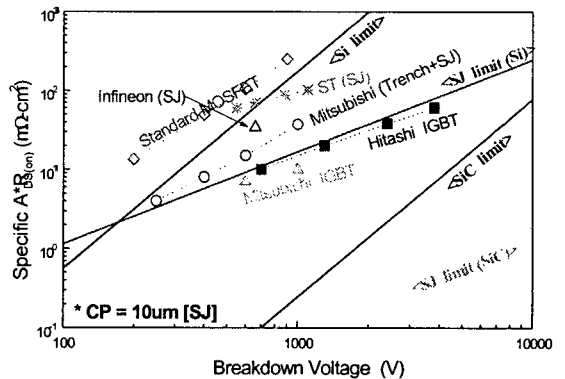


그림 6. 항복 전압에 따른 Si와 SiC의 이론적 온저항 한계

#### 4. 패키지

Low Voltage MOSFET의 온 저항은 수 mohm 수준으로 감소하고 있어 패키지의 wire 및 lead에 의한 저항 손실이 수십% 수준에 까지 이르게 되었다. 따라서 PCB 위의 foot print를 최소화하고 패키지에서의 저항 손실을 최소화 하기 위해, wire를 사용하지 않는 copper strap 기술등이 기존 패키지에 적용되었고 보다 나아가서는 lead를 없앤 BGA, CSP, MLP 등이 개발되어 상용화되고 있다.

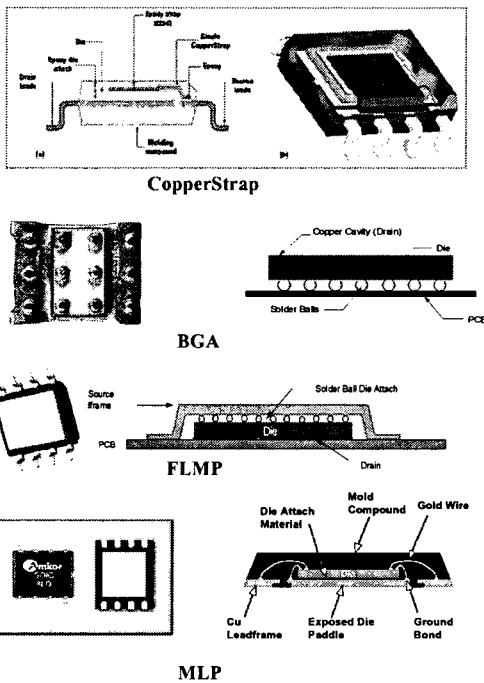


그림 7. Low Voltage MOSFET 용 소형 패키지의 예

#### 5. Module / Intelligent Module

대전력을 얻기 위해 전력 반도체를 병렬 운전하거나 시스템의 소형화, 효율화를 이루기 위해 단상 혹은 다상의 module을 사용하는 경향이 증가하고 있다. 또한 구동회로 및 각종 보호 회로까지 하나의 module안에 구현함으로써 시스템을 더욱 간단화하고 안정하게 할 수 있는 intelligent power module의 사용도 더욱 늘어 가고 있는 추세다. 아래 그림의 예와 같이 하나의 package 내에 3상의 전력 반도체 및 이를 위한 구동, 보호 회로를 내장시키므로써 복잡한 회로가 하나의 소자로 구현될 수 있게 되었다.

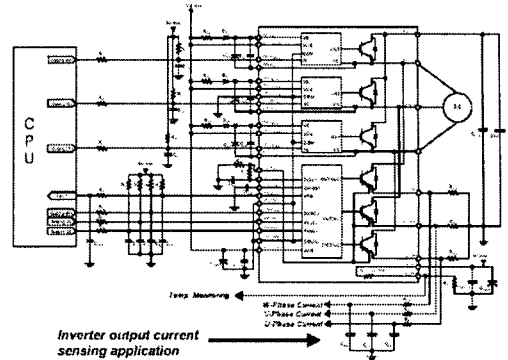


그림 8. Motor 구동을 위한 Smart Power Module의 block diagram

#### 6. 결론

전력반도체를 위한 실리콘 기술은 표1에서와 같이 Charge balance, trench, NPT-Thin wafer technology가 추가 될 것이며 이를 다양한 패키지 기술과 시스템 기술이 뒷받침하게 될 것이다. 또한 wide band gap 물질을 사용한 전력 반도체의 적용이 확대될 것이다.

표1. 각 전력반도체별 기술 추이

Device	Current Technology	Future Technology
LV MOSFET	Trench	Self-Aligned / Ultra Fine Trench
MV MOSFET	Trench / Planar	Trench + Charge Balance
HV MOSFET	Planar	Super Junction
IGBT	NPT	Trench + Field Stop
Power Module	Driver + Power Module	Smart Power Module

#### 참고 문헌

- [1] M.J.Declercq & J.D.Plummer, IEEE TED vol.ED-23,pp.1-6, 1976.
- [2] V.A.K. Temple & P.V.Gray, IEDM Digest, pp.88-93, 1979.
- [3] G.Deboy et al, IEDM Digest, pp.683-685, 1998.
- [4] J. Fugger et al, Proc. 8th ISPSD, pp.169-172, 1996.
- [5] T.P.Chow and R.Tyagi, EEE TED vol.41, pp.1481-1483, 1994.