

메탈 할라이드 램프용 전자식 안정기

(Electronics ballast for Metal halide lamp)

박재욱* · 남승식 · 원재선 · 신우철 · 김동희 · 안항목

(Jae-uk Park* · Seung-Sik Nam · Jae-Sun Won · Woo-Chol Shin · Dong-Hee Kim · Hang-Mock Ahn)

Abstract

In this paper, electronics ballast using double resonant inverter for 250[W] MHD lamp is designed and implemented. Electronics ballast reduce a turn-on/off loss by using ZVS(Zero Voltage Switching) technic in the double resonant inverter, and when circuit have a analysis, the characteristic evaluations is described generally by using the normalized parameters used numerical analysis. We conform a rightfulness of theoretical analysis by comparing theoretical waveforms and Pspice waveforms and experimental waveforms, double resonant inverter for 250[W] MHD lamp is operated safely.

1. 서 론

최근 세계적 추세로 진행하고 있는 에너지 절약이라 는 시대적인 요청으로부터 고효율, 저 전력 광원에 대한 연구가 활발하게 진행되고 있다. 이러한 광원 중에서도 Metal Halide Discharge(MHD) 램프는 수은, 아르곤 가스 외에 금속 할로겐이 봉입되어 광 효율 상승과 높은 연색성, 다양한 색온도, 수명 등이 우수하며, 할로겐램프가 가지는 낮은 색 온도에 비하여 색 재현도가 좋다는 장점을 가지고 있다. 방전 특성을 이용해서 전기 에너지를 광으로 변환하는 광원은 램프 점등시 나타나는 부성저항 특성 때문에 반드시 점등회로를 필요로 하는데 방전램프의 점등회로인 안정기를 필요로 한다.

일반적으로 사용되는 코일식 안정기는 무게, 외형크기, 설치공간, 리액턴스 성분에 의한 역률저하, 코어와 권선에 의한 전자기적인 응력에 의한 가정소음 수반 등에 제약이 따르므로 이러한 문제점을 개선한 전자식 안정기는 반도체 소자를 이용한 고주파 변환 기술인 스위칭 전자 기술을 도입하여 효율향상, 수명연장, 램프 전력 제어성 용이, 안정기의 외형감소 등의 장점을 가진다.^[1,2] MHD 램프는 점등조건에 따라 램프동작 시 램프내부의 기체압력 변화가 램프로 입력되는 구동전류의 주파수에 의해서 관 내벽에 대한 반사파와 정재파를 형성 할 때 음향공명현상이 발생하여 방전의 불안정을 초래하거나 램프의 파괴로 이어질 수 있어 이를 방지하기 위한 대책이 필요하다. 음향공명현상을 피하는 방법은 넓은 안정주파수 범위 내에 주파수로 안정기를 구동시키는 방법, 기본파 전류에 고주파 전류를 삽입하는 방법, 주파수를 일정 범위내로 가변하는 100[kHz] 이상에

서 구동하는 방법 등이 있다.^[3~5] 본 연구는 100[kHz] 이상에서 안정기를 구동하고 있으며, 복공진형 고주파 인버터 회로를 이용한 전자식 안정기를 제안하고 있다.

제안된 회로는 직렬 공진회로의 전류를 병렬 공진회로의 주입전류로 작용하게 하여 스위치의 전류분담을 감소시키고 전원분할용 커패시터를 직렬공진용 커패시터로 작용하게 함으로써 커패시터의 용량을 최소화하여 공진회로 소자의 크기를 줄인다.

또한, 제안회로에 ZVS기법을 도입하여 스위치의 턴온·오프 시에 발생하는 스위칭 손실을 저감할 수 있도록 하였고, 회로의 기본동작원리 및 회로 해석 시 무차원화 파라미터를 도입하여 범용성 있게 기술하였고, 회로해석에서 얻은 운전특성 무차원화 스위칭 주파수(μ), 무차원화 저항(λ) 및 제 파라미터에 따라 특성평가를 하였다.

본 연구에서는 250[W] MHD 램프를 구동하기 위한 공진형 안정기를 제작하였으며, 램프 시동전압은 램프와 병렬로 연결된 보조 커패시터에 의해 얻어진다. 또한, 이론해석의 정당성을 입증하기 위해 범용 시뮬레이션 툴인 Pspice에 의한 시뮬레이션 파형과 Power-MOSFET를 스위칭 소자로 사용한 실험결과의 비교·검토를 통해서 특성해석의 정당성을 검토하였다.

2. 전자식 안정기의 회로구성과 해석

2.1. 회로구성

그림 1은 전원분할용 커패시터를 갖는 ZVS 하프 브리지 고주파 공진 인버터로 구성된 전자식 안정기를 보여주고 있다.

그림 1의 전자식 안정기는 종래의 하프-브리지형 직렬 공진 회로에 병렬 공진 회로를 부가하고 주 스위치(S_1, S_2) 양단에 병렬로 ZVS 커패시터(C_{s1}, C_{s2})를 연결하여 스위칭 시 소자에 발생하는 턴·오프 손실을 줄일 수 있는 회로구성으로 되어있다. 제안회로의 특징으로는 복공진형 인버터의 전원 분할용 커패시터를 직렬 공진용 커패시터로 작용하게 함으로써 입력단의 전원분할용 커패시터의 용량을 최소화하며 전원 분할용 커패시터를 직렬 공진용 커패시터로 작용하게 함으로써 회로 소자를 줄일 수 있다는 장점을 가지고 있다.[5] 스위칭 소자(S_1, S_2)는 SIT, Power-MOSFET, IGBT 등의 고주파 전력용 자기소호형 소자가 사용 가능하고, 역병렬 다이오드(D_1, D_2)는 회로 운전상태에 따라 나타나는 무효분의 전류를 흘려주기 위한 통로로 사용된다. L_s 및 (C_1 또는 C_2)는 스위칭 소자의 온·오프에 따라서 직렬 공진 회로를 구성하기 위한 공진용 리액터와 커패시티이고, C_p 는 안정기의 시동전압을 얻는데 사용된다.

그림에서 R_L 은 안정기를 해석하기 위해 방전등을 등가화한 부하저항이다.^[6~8] 그림 1의 전자식 안정기의 ZVS동작은 유도성 부하로 동작하고 있을 경우에만 턴·오프 손실이 발생하지 않으므로, 부하 공진회로 상태가 유도성 부하영역으로만 제한되는 단점이 있다. 만약, 용량성 부하로 동작할 경우, 영전류 스위칭에 의해 턴-오프 시 스위칭 손실은 제거되나 턴-온 시에는 큰 스위칭 손실이 발생될 뿐만 아니라, 다이오드의 역회복 시간에 따른 전원단락 현상을 초래해 스위칭 소자에 심한 스트레스를 주기 때문에 하드웨어적으로 안정동작을 기대할 수 없다.

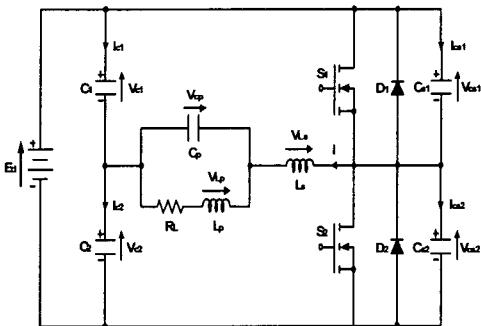


그림 1. ZVS 고주파 공진 인버터로 구성된 전자식 안정기

Fig. 1. Electronics ballast constructed high frequency resonant inverter using ZVS

2.2. 회로해석

그림 1의 회로 동작을 해석하기 위해 다음과 같은 가정을 둔다.

i) 스위칭 소자는 소자에 흐르는 전류는 양방향으로 하고, 턴 온/오프 시간지연 및 손실 등은 영으로 한 이상 스위치로 한다.

ii) 공진회로 소자인 커패시터, 인덕터는 손실이 영인 이상 선형소자로 한다.

iii) 전압원은 리플성분이 영인 직류전압으로 한다.

iv) 회로배선과 전압원의 내부 임피던스 등의 저항분은 집중정수회로로 하여 전압원과 직렬로 연결한 상태로 한다.

v) 회로방정식의 시간 원점은 각 모드의 시점으로 한다.

vi) 배선의 손실도 영이고, 커패시터와 리액터는 무손실, 무유도의 이상적인 소자이다.

vii) 부하는 저항 부하로 한다.

그림 1의 전자식 안정기는 스위칭 소자(S_1, S_2)와 (D_1, D_2)의 온·오프 동작과 (S_1, S_2) 양단의 ZVS용 커패시터(C_{s1}, C_{s2})의 충·방전에 의해 6개의 동작 모드로 분류되나 회로 동작 원리상 4개의 회로 상태로 표현 할 수 있다. 그림 2는 각 모드의 회로동작에 따른 각각의 스위칭 동작모드(a~f)에 대하여 스위칭 소자(S_1, S_2)에 인가되는 구동신호 패턴과 이에 따른 각 소자에 나타나는 정성적인 전압 및 전류 파형을 나타내고 있다.

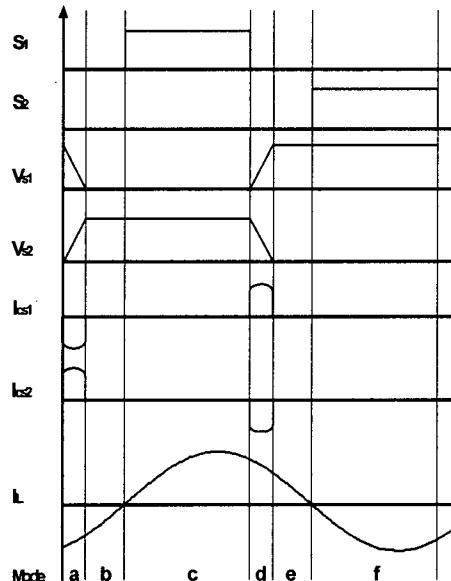


그림 2. 각 부의 정성적인 이론파형

Fig. 2. Drive signal and theoretical waveforms

표 1은 그림 2에서 나타낸 안정기의 동작모드를 스위칭 소자(S₁, S₂)와 다이오드(D₁, D₂)의 온·오프 동작과 스위치 양단의 ZVS용 무손실 턴-오프 스너버 커패시터(C_{s1}, C_{s2})의 충·방전에 따라 각 모드별(a~f)로 구분하여 보여주고 있다. 여기서, 0 = OFF, 1 = ON이다.

각 모드에 대한 회로 상태방정식과 출력방정식을 벡터-행렬 형태로 표현하면 다음과 같다. 회로해석의 범용성을 부여하기 위해 표 2에 나타낸 무차원화 제어 변수를 도입하여 각각의 회로상태 방정식을 나타내면, 다음과 같은 상태 방정식으로 표현할 수 있다. 무차원화된 양은 “*”로 표시하였다.

$$\frac{dX}{dz} = A \cdot X + B \cdot U$$

$$Y = C \cdot X$$

여기서, $X^* = [i_{sw}^*(z), i_L^*(z), V_{cb}^*(z), V_{cl}^*(z), V_{c2}^*(z), V_{cs1}^*(z), V_{cs2}^*(z)]$, $U = [0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0]^T$, 각 모드별 A^* , B^* , C 는 식은 아래와 같으며, $k_1 = \frac{4\pi}{\mu * \beta}$, $k_2 = \frac{4\pi}{\mu}$ 이다.

표 1. 동작모드

Table. 1. Operation mode

| Mode | S ₁ | S ₂ | D ₁ | D ₂ | Remark |
|------|----------------|----------------|----------------|----------------|--------------------------------------|
| a | 0 | 0 | 0 | 0 | C_{cs1} : 방전기간 C_{cs2} : 충전기간 |
| b | 0 | 0 | 1 | 0 | |
| c | 1 | 0 | 0 | 0 | |
| d | 0 | 0 | 0 | 0 | C_{cs1} : 충전기간 C_{cs2} : 방전기간 |
| e | 0 | 0 | 0 | 1 | |
| f | 0 | 1 | 0 | 0 | |

<모드 a>

$$A = \begin{bmatrix} 0 & 0 & -k_1 & k_1 & 0 & 0 & -k_1 \\ 0 & -k_2 * \lambda & k_2 & 0 & 0 & 0 & 0 \\ \frac{k_2}{4} & -\frac{k_2}{4} & 0 & 0 & 0 & 0 & 0 \\ -\frac{k_2}{8\alpha} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{k_2}{8\alpha} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{k_2 * \delta}{8} & 0 & 0 & 0 & 0 & 0 & 0 \\ -\frac{k_2 * \delta}{8} & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

표 2. 무차원화 파라미터

Table 2. Normalized Parameters

| | Reference Values | Normalized Values |
|-----------|------------------------------|---------------------|
| Voltage | E_d | $v^*(z) = v(t)/E_d$ |
| Current | $I_b = E_d/Z_b$ | $i^*(z) = i(t)/I_b$ |
| Time | $T_{sw} = 1/f_{sw}$ | $z = t/T_{sw}$ |
| Frequency | $f_r = 1/2\pi\sqrt{L_b C_b}$ | $\mu = f_{sw}/f_r$ |
| Impedance | $Z_b = 2\sqrt{L_b/C_b}$ | $\lambda = R/Z_b$ |
| Power | $P_b = E_b \cdot I_b$ | $P^*(z) = P(t)/P_b$ |

Remarks

f_{sw} : Operating Frequency of Inverter
 T_{sw} : Operating Period of Inverter
 $L_b = L_p$, $C_b = C_p$, $C_s = C_l = C_2$, $C_z = C_{s1} = C_{s2}$,
 $\alpha = C_s/C_p$, $\beta = L_s/L_p$, $\delta = C_p/C_z$

$$B = [-k_1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0]$$

<모드 b, c>

$$A = \begin{bmatrix} 0 & 0 & -k_1 & 0 & -k_1 & 0 & 0 \\ 0 & -k_2 * \lambda & k_2 & 0 & 0 & 0 & 0 \\ \frac{k_2}{4} & -\frac{k_2}{4} & 0 & 0 & 0 & 0 & 0 \\ -\frac{k_2}{8\alpha} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{k_2}{8\alpha} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B = [k_1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0]$$

<모드 d>

$$A = \begin{bmatrix} 0 & 0 & -k_1 & 0 & -k_1 & -k_1 & 0 \\ 0 & -k_2 * \lambda & k_2 & 0 & 0 & 0 & 0 \\ \frac{k_2}{4} & -\frac{k_2}{4} & 0 & 0 & 0 & 0 & 0 \\ -\frac{k_2}{8\alpha} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{k_2}{8\alpha} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{k_2 * \delta}{8} & 0 & 0 & 0 & 0 & 0 & 0 \\ -\frac{k_2 * \delta}{8} & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B = [k_1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0]$$

<모드 e, f>

$$A = \begin{bmatrix} 0 & 0 & -k_1 & k_1 & 0 & 0 & 0 \\ 0 & -k_2 * \lambda & k_2 & 0 & 0 & 0 & 0 \\ \frac{k_2}{4} & -\frac{k_2}{4} & 0 & 0 & 0 & 0 & 0 \\ -\frac{k_2}{8\lambda} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{k_2}{8\lambda} & 0 & 0 & 0 & 0 & 0 & 0 \\ \frac{k_2 * \delta}{8} & 0 & 0 & 0 & 0 & 0 & 0 \\ -\frac{k_2 * \delta}{8} & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B = [-k_1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 1 \ 0 \ 0 \ 0 \ 0 \ 0]$$

3. 특성평가

그림 3은 $\alpha=0.33$, $\beta=3.44$, $\lambda=0.07$ 로 고정하고, (μ, δ) 를 파라미터로 하였을 경우, ZVS용 커패시터의 총·방전 시간(Z_d)특성을 나타내고 있다. 그림에서 알 수 있듯이, δ 가 커질 수록 Z_d 의 값이 감소한다는 것을 알 수 있는데, 이는 δ 가 커짐에 따라 ZVS용 무순실 커패시터가 작아져 총·방전 시간이 짧아졌기 때문이다. 또한, 무차원화 주파수(μ)가 유도성 부하 상태로 감에 따라 Z_d 의 값이 점점 커지는 것을 알 수 있다.

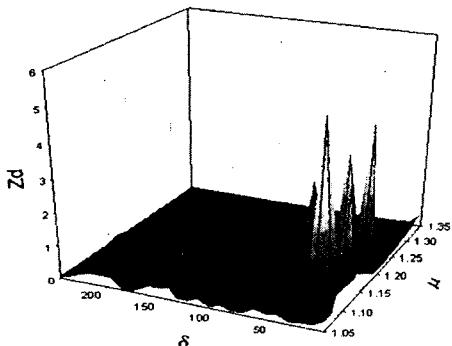


그림 3. Z_d 특성

Fig 3. Characteristics of Z_d

그림 4는 (μ, λ) 에 따른 출력 전력 특성(P_{max}^*)을 나타내고 있다. 그림에서 알 수 있듯이, P_{max}^* 가 μ 가 0.55 및 1.2부근은 최대가 되나 0.85부근은 최소가 된다는 것을 알 수 있다. μ 가 0.55 및 1.2부근의 특성치는 직렬 공진에 의한 최대 출력특성이이며, 부하에는 유효전력성분은 감소하고 무효전력성분이 증가하기 때문에 고효율 출력전력을 얻을 수 없다.

μ 가 0.85 부근에서는 출력 전력 특성의 크기가 최소가 되지만, 부하에는 무효전력 성분이 아닌 유효성분만을 포함하고 있기 때문에 고효율의 출력전력을 얻을 수 있다.

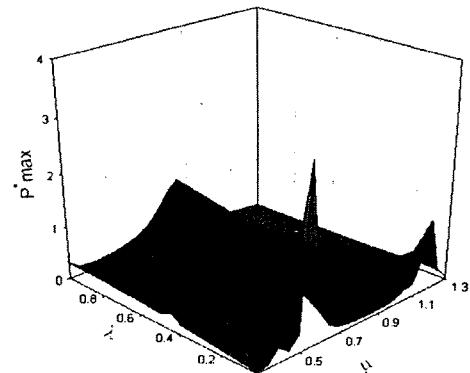


그림 4. 출력 전력 특성

Fig 4. Characteristics of output power

그림 5는 $\alpha=0.33$, $\beta=3.44$, $\delta=40$ 로 고정하고, (μ, λ) 에 따른 스위치 전류의 최대치 특성(i_{swmax}^*)을 나타내고 있다. 그림에서 알 수 있듯이, μ 가 0.55 및 1.2부근은 직렬 공진용 커패시터(C_s)와 리액터(L_s)에 의한 최대 공진점으로 나타나고 있는데 이는 전원에서 전체 임피던스를 보았을 때, 스위치 전류는 저항성 부하상태이다. 그러나 저항성 부하상태에서 스위치전류가 증가한다는 의미는 병렬커패시터 양단의 부하에 주입되는 부하전류가 유효성분은 감소하고 무효성분이 증가하기 때문에 부하 임피던스가 감소하여 스위치전류가 상승한다고 사료된다. 또한, μ 가 0.55 및 1.2부근을 제외한 임의의 μ 에 대하여 λ 가 증가함에 따라 스위치 전류가 조금씩 증가하고 있는데 이는 λ 가 증가하면 병렬커패시터 양단(V_{cp}^*)에 부하제동계수가 증가하게 되어 부하임피던스가 감소하게 되어 스위치 전류는 증가하게 된다.

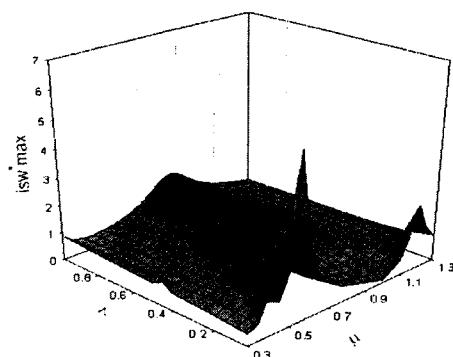


그림 5. 스위치 전류의 최대치 특성

Fig 5. Characteristics of peak switch current

그림 6은 $\alpha=0.33$, $\beta=3.44$, $\delta=40$ 로 고정하고, (μ, λ) 를 파라미터로 하였을 경우 별렬커패시터 최대전압특성 (V_{cpmax}^*)을 나타내고 있다. 본 논문에서 제안하고 있는 공진전류 주입형 고주파 인버터 회로정수는 직렬공진에 의한 부하출력을 얻기보다는 별렬공진에 의한 스위칭 주파수에 의해서 출력부하를 제어하는 것이 바람직하다.

V_{cpmax}^* 의 최대전압은 공진전류 주입형 인버터의 $(i_{sw}^* - i_L^*)$ 차의 전류를 적분한 값으로 주어진다. 이들 특성치는 설계시 별렬 공진용 커패시터(V_{cp}^*)의 내압을 결정하는 중요한 자료로 사용된다.

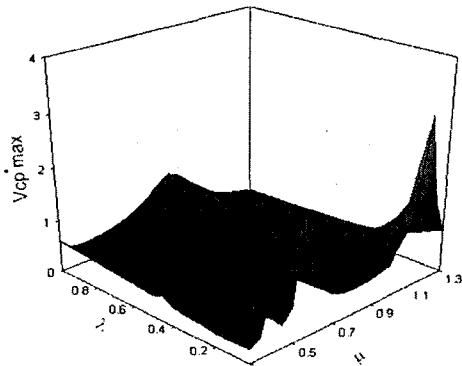


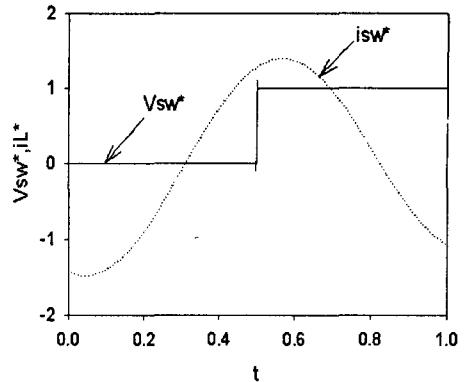
그림 6. 별렬커패시터 전압의 최대치 특성
Fig 6. Characteristics of peak parallel capacitor

4. 실 험

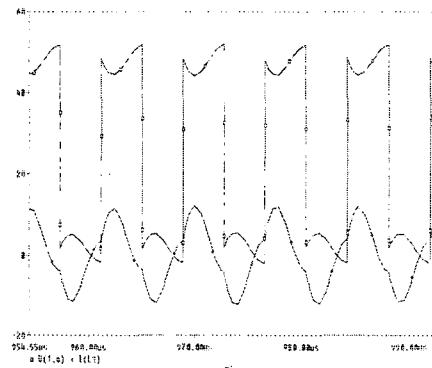
특성해석에서 얻은 설계수치 값에 기초를 두고, 스위칭 소자로 International Rectifier사의 IRFP 460을 사용하여 실험을 행하였다. 실험에 사용된 공진용 캐퍼시터(Cs)의 용량과 정격은 $0.6[\mu F]$ 와 $900[V]$ 이며, 보상용 캐퍼시터(Cp)의 용량과 정격은 $1.8[\mu F]$ 와 $900[V]$ 이다. 또한, 공진용 리액터의 용량은 $3.2[\mu H]$ 로 선정하여 공진주파수를 $123[kHz]$ 로 하여 운전을 행하였다.

그림 7(a)는 $\alpha=0.33$, $\beta=3.44$, $\delta=40$, $\mu=1.02$ 인 경우의 수치해석을 이용한 스위치 전압(V_{sw}^*)과 스위치 전류(i_{sw}^*)의 이론파형을 보여주고 있으며, 그림 7(b)는 스위칭 주파수가 $130[kHz]$ 인 경우, 시뮬레이션 툴인 Pspice에 의한 시뮬레이션 파형이며, 그림 7(c)는 스위칭 주파수가 $130[kHz]$ 인 경우, 그림 1의 회로에서의 스위칭 소자 양단전압 및 전류를 실측한 파형을 나타내고 있다.

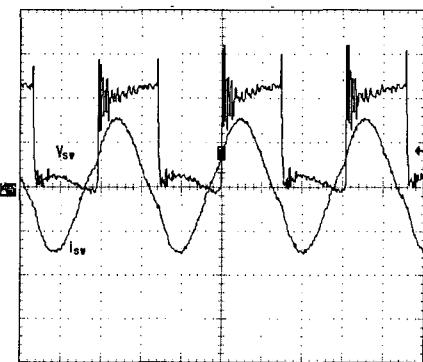
그림에서 보는 바와 같이 이론 파형과 시뮬레이션 파형 그리고 실험 파형이 거의 일치되고, 전압의 위상의 전류의 위상보다 앞서는 유도성 부하로 운전되고 있으며, 이 운전상태에서는 스위칭 전류가 적어 스위치온·오프 시 손실을 저감시킬 수 있다.



(a) 이론파형



(b) Pspice 파형



(c) Experimental Waveforms($f_{sw}=130[kHz]$)
(Volt:20[V]/div, Current:10[A]/div)

그림 7. 스위치 전압(V_{sw}) 및 전류 (I_{sw}) 파형
Fig 7. Waveforms of Switch Voltage(V_{sw}) and Current(I_{sw})

그림 8의 (a)는 $\alpha=0.33$, $\beta=3.44$, $\delta=40$, $\mu=1.02$ 인 경우의 수치해석을 이용한 보상용 커패시터 전압(V_{cp}^*)과 부하전류(i_L^*)의 파형을 보여 주고 있으며, 그림 8(b)는 스위칭 주파수가 $130[kHz]$ 인 경우, 시뮬레이션 툴인 Pspice에 의한 시뮬

레이션 파형이며, 그림 8(c)는 스위칭 주파수가 130(kHz)인 경우, 보상용 캐패시터 전압 (V_{cp})과 부하전류 파형(i_L)을 실측한 파형을 나타내고 있다.

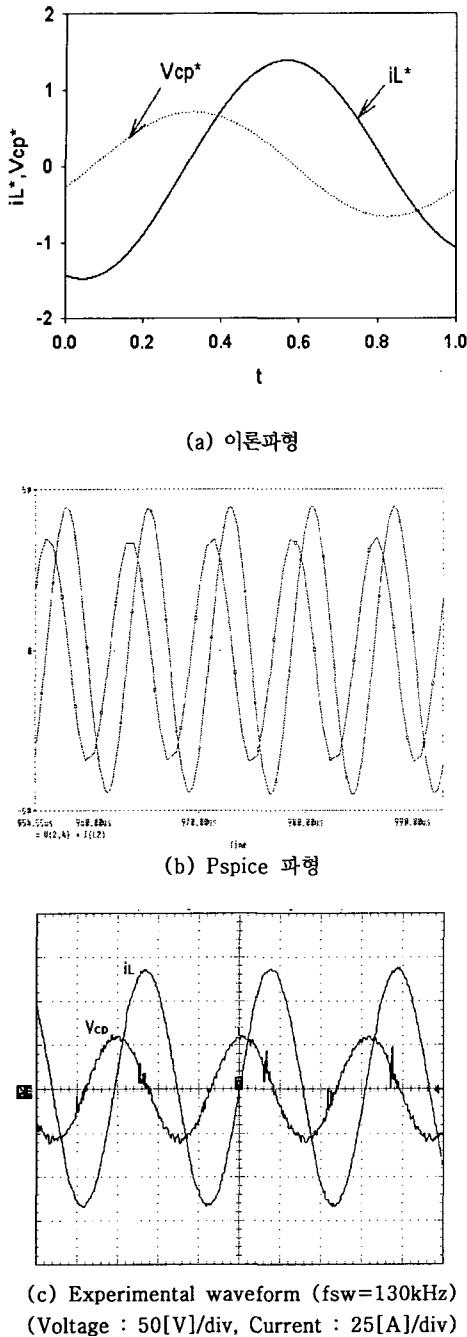


그림 8. 보상용 캐패시터 전압(V_{cp}) 및 부하 전류(i_L) 파형

Fig 8. Waveforms of V_{cp} and Load Current (i_L)

5. 결 론

본 논문은 직렬공진회로의 전류를 병렬공진회로의 주입전류로 작용하게 하여 스위치의 전류부담을 감소시키는 효과를 가지는 복공진형 인버터를 이용한 250[W] 램프 구동용 전자식 안정기를 제작하였다.

주 회로에서 직렬공진 커패시터를 공진용 커패시터로 작용하게 함으로써 회로소자를 줄이고, 또한 제안회로에 ZVS기법을 도입하여 스위치의 텐 온·오프 시에 발생하는 스위칭 손실을 저감할 수 있는 공진전류 주입형 인버터를 이용한 전자식 안정기의 동작특성 및 특성평가를 무차원화 파라미터를 도입하여 도식적으로 명확하게 표현하였다. 또한 이론해석의 정당성을 입증하기 위해 수치해석을 통한 이론 파형과 범용 시뮬레이션 툴인 Pspice에 의한 시뮬레이션 파형 그리고 Power-MOS-FET를 스위칭 소자로 사용한 실험결과의 비교·검토 통해서 특성해석의 정당성을 검토하였다. MHD 램프를 점등하기 위한 복공진형 인버터는 안정적으로 동작되었으며, 향후 새로운 안정기의 개발에 유용할 것으로 기대된다.

감사의 글

본 연구는 2004학년도 영남대학교 학술연구조성비 지원에 의한 것입니다.

참 고 문 헌

- [1] A. Takeuchi et. al: "Zero-Voltage-Switching Controlled High Power-Factor Converter", PESC'96, Vol. 1, pp. 1859~1864, 1996.
- [2] Jong-Hae Kim, Dong-Hee Kim and Chae-Gyan Ro etc, "A study on the ZVS-SEPP type high frequency resonant inverter with induction heating jar(I)", Trans. KIEE, Vol. 48B, No. 2, pp. 69~74, FEB, 1999.
- [3] 김종길, 손영대, "컴팩트 형광등용 일단계 전자식 안정기의 해석 및 설계", 전기학회논문지, 제49B권, 제6호, pp. 441~449, 2000.
- [4] 김병칠, 차현록, 김광현, "HID 램프용 퍼지제어 전자식 안정기", 전기학회논문지, 제51B권, 제10호, pp. 587~594, 2002.
- [5] M.Kamli, S.Yamamoto and Mabe, "A 50~150kHz Half-Bridge Inverter for Induction Heating Applications", IEEE Trans. Ind. Electron., Vol.43, No.1, pp 163~171, Feb.1996.
- [6] 이성희, 이지환, 권우현, "HID 램프용 공진형 전자식 안정기", 전기학회논문지, 제50B권, 제10호, pp. 530~535, 2001.
- [7] 조계현, 박종연, 박재일, "Half Bridge 인버터에 의한 자동차 헤드라이트용 전자식 안정기 개발", 전기학회논문지, 제52B권, 제3호, pp. 140~146, 2003.
- [8] Jae-Sun Won, Dong-Hee Kim, A study on characteristic analysis of current fed high frequency resonant inverter for wax-sealing, Trans. KIEE, Vol. 50B, No. 11, pp. 568~574, NOV. 2001.