2004년도 대한전기학회 전기물성·응용부문회 추계학술대회 논문집 (2004.11.5-11.6)

외부전극 형광램프의 절연 파괴에 의한 핀홀(Pinhole) 현상

이주영[1], 김상범[1], 송혁수[1], 길도현[1], 이대흥[1], 구제환[1], 조광섭[1], 조미령[2], 황명근[2], 김영욱[2]
광운대학교[1], 한국조명기술연구소[2]

Pinhole Phenomena of Dielectric Breakdown in External Electrode Fluorescent Lamps

J. Lee[1], S. Kim[1], H. Song[1], D. Gill[1], D. Lee[1], J. Koo[1], G. Cho[1], M. Cho[2], M. Whang[2], Y. Kim[2]
Kwangwoon University[1], Korea Institute of Lighting Technology[2]

Abstract - 외부전극 형광램프의 구동에서 과도한 전력을 인가하면, 외부전극 부분의 유리관 표면에 작은 원형의 구멍이 발생하여 램프가 파손된다. 이를 핀홀이라고 지칭한다. 핀홀은 외부전극과 유리관을 유전층으로 하는 캐패시터의 절연파괴로 분석된다. 외부전극에 정상 동작 이상의 고 전압을 인가하면, 고 전류에 의하여 전극부분에 상당한 열이 발생하고, 이러한 전극부분에 발생하는 열과 고 전압에 의한 유리층 자체의 강한 전기장에 의하여 절연이 파괴되면서 핀홀이 발생한다. 이러한 현상은 유리판을 절연층으로 하여 유리판 양면에 전극을 형성하여 고 전압에 의한 절연 파괴 실험과 동일한 현상으로 이해된다.

1. 서 론

LCD backlight의 광원으로서 CCFL(cold cathode fluorescent lamp)이 광범위하게 사용되어 왔다. 한편 EEFL(external electrode fluorescent lamp)은 CCFL의 구동 주파수와 동일한 저주파 구동 방식으로 2000년에 처음 소개[1]되어 그동안 LCD backlight의 광원으로 검토되었다. 최근에는 EEFL을 광원으로 LCD-TV용 backlight에 EEFL이 채용되어 상용화되기에 이르렀고, 다가오는 대형 평판 TV 시대에 LCD-TV의 주력 광원으로 각광받을 것으로 전망된다. 최근 몇 년 사이에 EEFL의 성능이 많이 개선되어 휘도와 효율의 측면에서 CCFL에 필적하게 되었다. 그러나 EEFL의 신뢰성 문제는 backlight의 광원 적용에 걸림돌이 되었다. 특히 본 연구에서 다루는 EEFL에서의 핀홀(pinhole)의 문제는 그 원인에 대하여 많은 논란이 되었다.

CCFL이나 EEFL의 구동에서 있어서, 인가전압을 점점 높이면, 어느 한계 전압에서 램프가 손상된다. 이때 CCFL은 전극의 접합부분이 녹아버리고, EEFL은 전극 표면에 작은 구멍인 핀홀이 발생하여 램프로서의 기능을 상실하게 된다. 본 연구에서는 핀홀 현상에 대한 체계적인 연구를 통하여 그 원인을 규명하는 것을 목적으로 EEFL의 핀홀 발생 실험과 유리재의 절연파괴 실험을 병행하였다.

2. 본 론

2.1 실험 방법 및 결과

본 연구는 램프 손상 실험과 유리재 절연 파괴 실험이다. EEFL 및 CCFL, 얇은 판유리에 고전압을 인가하여 결과를 보고 CCFL과 EEFL의 파손 형태를 비교하고, 핀홀 발생과 유리재 파괴 실험을 비교 분석한다. EEFL은 외부전극의 전기용량성(capacitive coupled discharge) 결합에 의한 방전이다. 따라서 외부전극과 유리관 내부의 플라즈마 사이에 존재하는 유리관벽을 유전층으로한 유전층 장벽 방전을 특징으로 한다. 이에 유리판의 양쪽 표면에 전극을 형성하여 유리재를 유전층으로 한 캐패시터를 제작하여 고 전압에 의한 절연 파괴 실험을 수행하고 두 실험을 비교한다.

2.1.1 EEFL 및 CCFL 고 전력 인가 실험

본 연구에서 사용한 램프는 길이 352 mm, 외경 2.6 mm, 두께 0.3 mm의 보로실리케이트 관으로 EEFL과 CCFL에서 동일한 길이 및 외경을 가진다. 관의 내벽은 RGB삼원색 형광체가 도포되어 있으며, 가스 조성비율은 네온 97 %, 아르곤 3 %와 미량의 수은이 첨가되어 있으며 압력은 80 Torr이다. 외부 전극은 유리관 성형시보다 낮은 온도에서 실버 페이스트를 수십 마이크로미터의 두께로 소성하였다. 실버페이스트는 PDP에서도 널리 사용되고 있는 것으로 Ag 파우더에 $PbO-B_2O_3-SiO_2$를 바인더로 사용한다.

CCFL은 양단에 ballast capacitor C를 부착하였으며, EEFL은 길이 l의 실버페이스트 전극을 소성하였다. C와 l의 값을 변화시키며 각각의 램프가 파손되는 시점을 측정하였다. 구동회로는 핀홀 발생 실험과 유리재 절연파괴 실험에서 동일하게 전압 가변형 DC-AC 인버터를 사용하였으며 구동 주파수는 70 kHz로 고정하였다.

그림1은 CCFL과 EEFL의 실험 회로에 대한 개념도이다. CCFL은 양단에 ballast capacitor를 부착한다. EEFL의 외부전극의 길이는 l이다. 각 실험에서 V_{ab}를 측정하고 전류를 측정한다.

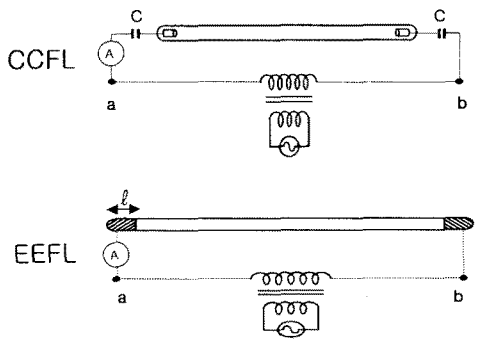

그림 1. CCFL 및 EEFL 비교실험 개념도

그림 1의 회로에서 램프에 인가하는 전압을 증가하면, 관전류가 증가하면서 휘도도 증가한다. 전압을 어느 한계 이상으로 인가하면 CCFL의 경우는 전극 부분에서 고열이 발생하고 급기야 전극 부분이 녹아버린다. EEFL도 마찬가지로 고전압이 인가되고 관전류가 증가함에 따라서 전극 부분이 고열이 발생하고 어느 순간에 램프가 꺼져버린다. 그림 2는 손상된 램프의 사진이다. CCFL(위)은 전극부위의 유리관이 녹아서 구부러진다. EEFL(중간)의 경우 전극 부위에 발생된 핀홀의 사진이다. 아

래쪽의 사진을 보면 핀홀의 형태는 직역기 약 0.4 mm인 원형이다.

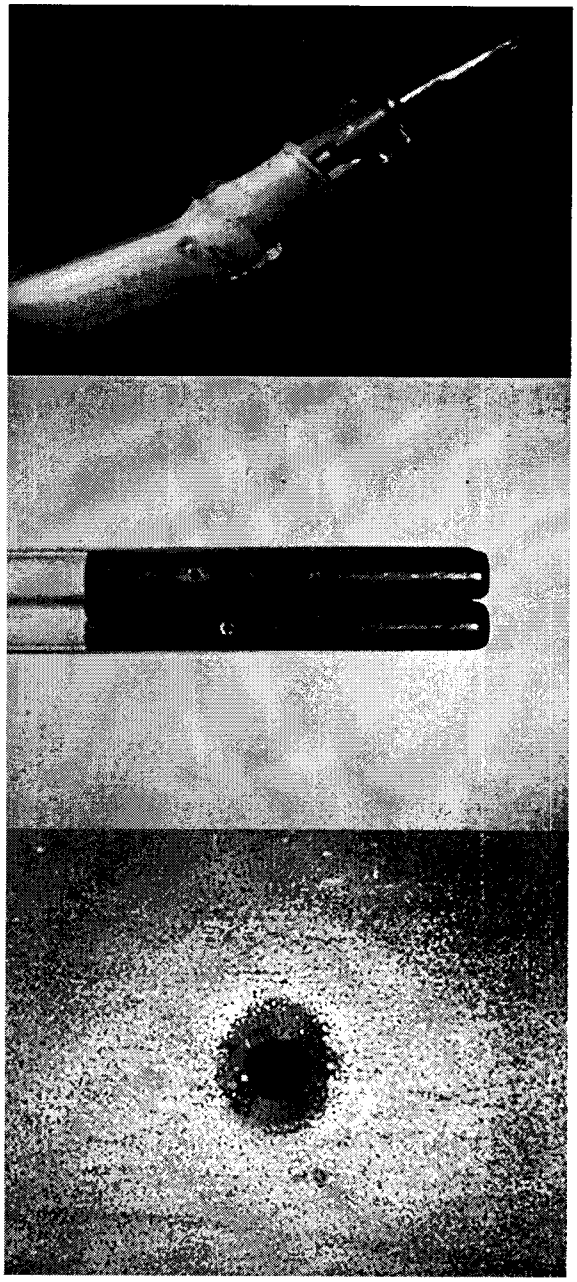

그림 2. 손상된 램프 사진
상 - 전극 부위가 녹아내린 CCFL
중 - 핀홀이 발생한 EEFL
하 - 핀홀 발생부위 확대사진

그림 3. 은 CCFL의 휘도 변화 및 램프 손상점 그래프이다. CCFL은 C값의 변화에 대한 실험이다. EEFL은 전극 길이의 변화와 램프 손상점을 나타내었다. 그림 3-(a)는 관전류에 대한 휘도 증가 이후 램프 손상 그림, 3-(b)는 입력 전력 증가 대비 휘도 그래프이다. 그림 3-(a)은 휘도가 30,000 cd/m^2 이상이 되면, 휘도의 증가율이 감소하며, 약 40,000 cd/m^2 정도 지점에서 휘도는 포화된다. 마찬가지로 3-(b)는 입력전력 대비 휘도를 램프 손상 시점까지 표시한 그래프이다. 입력전력이 증가함에 따라 휘도는 선형적으로 증가하다 30,000 cd/m^2 정도 지점에서부터 증가율 감소와 함께 포화되기 시작한다. 이후에도 지속적으로 입력 전력을 증가시키면 CCFL은 전극 부위가 녹아내리고 램프로서의 기능을 상실한다. 본 실험에서 CCFL의 양단에 설치한 ballast capacitor는 11 pF에서 23.5 pF까지 변화하였다. capacitor의 값이 커질수록 램프의 휘도 효율은 상승하고 램프 파손의 시점도 늦춰진다. 그러나 이러한 현상도 어느 시점에서는 포화되며, 16.5 pF과 23.5 pF에서는 거의 비슷한 효율과 파손 시점을 갖는다.

그림 4는 EEFL의 휘도 변화 및 램프 손상점 그래프이다. 그림 4-(a)는 전극 길이에 대한 관전류 대비 휘도 그래프이다. 관전류가 증가함에 따라 휘도는 선형적으로 증가하며 일정 이상이 되면 포화되어 휘도 증가량이 줄어든다. 그 이상으로 계속 전류를 증가시키면 핀홀이 발생하며, 전극 길이가 길어질수록 고휘도에서 포화되며 핀홀 발생시점은 늦춰진다. 이 때 전극이 짧아져도 휘도 포화지점은 최소 30,000 cd/m^2 이상이며 관전류 약 12-20 mA에서 발생한다. 개별 램프 구동 관전류의 적정값이 5-10 mA임을 고려할 때 구동 전류값과 핀홀 발생 관전류에는 큰 차이가 있다.

그림 4-(b)는 전극 길이별 입력 전압 대비 휘도 그래프이다. 전극 길이가 길어짐에 따라 입력전력 대비 휘도 증가율이 높다. 핀홀 발생 시점은 큰 차이를 보이지 않으며 약 20 W의 입력 전력지점에서 발생한다. EEFL의 입력 전력 대비 휘도 곡선에서 볼 수 있는 결과에서도 마찬가지로 핀홀은 휘도가 포화된 이후 상당히 큰 과전력을 인가한 후에 발생한다. 그래프를 보면 알 수 있듯이 적정 휘도를 30,000 cd/m^2 로 가정했을 때 적정휘도 구동 입력 전력은 5-7 W이므로 휘도 발생 지점까지는 10 W이상의 과전력이 인가되어야 한다.

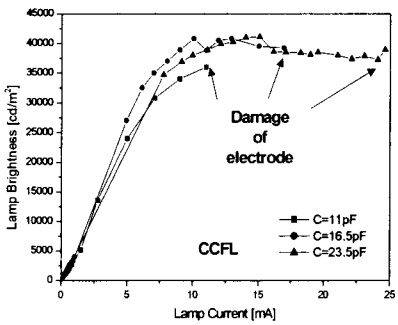

그림 3-(a) CCFL의 램프 전류 대비 휘도 그래프

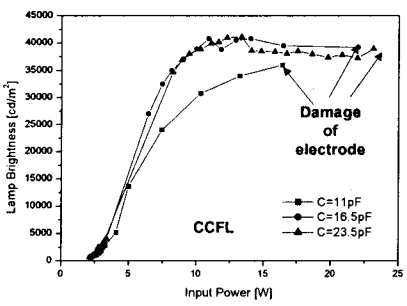

그림 3-(b) CCFL의 입력전력 대비 휘도 그래프

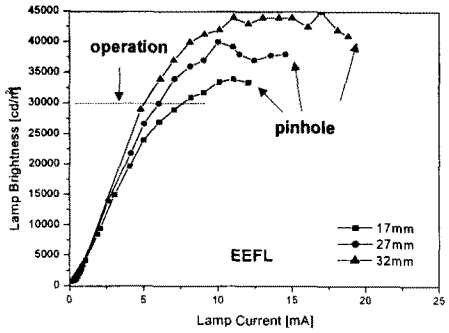

그림 4-(a) EEFL의 램프전류 대비 휘도 그래프

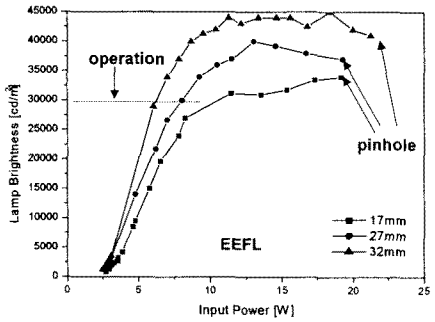

그림 4-(b) EEFL의 입력전력 대비 휘도 그래프

그림 5 는 전극 길이별 핀홀발생 입력 전력과 일반적으로 사용하는 휘도 최대치인 30,000 cd/m^{2}인 전력의 그래프이다. 전극의 길이에 큰 영향을 받지 않고 핀홀은 약 20 W정도의 일정 전력에서 발생한다.

그림 6은 핀홀 발생시의 전극 길이별 핀홀 발생시의 전압, 전류 그래프이다. 핀홀 발생시의 전력이 전극 길이에 상관없이 일정한 반면, 전압과 전류는 반대로 변화한다. 핀홀은 전극의 길이가 길어짐에 따라 낮은 전압, 높은 전류에서 발생한다. EEFL의 구동시 전극 길이가 길어질수록 효율이 좋아지다가 포화되는 현상을 볼 수 있는데 이것은 관전류가 전극의 길이에 따라 증가하기 때문이다.

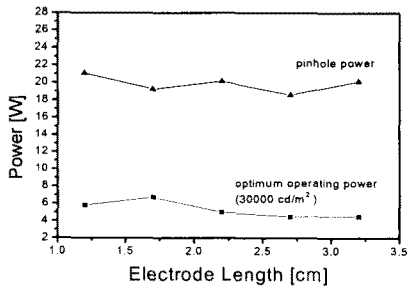

그림 5. EEFL의 전극 길이 대비 핀홀 발생 입력전력

따라서 전극의 길이가 길어지면 동일 전압에서도 전류량이 증가하기 때문에 효율이 좋으며, 한계이상의 전력이 인가되어 휘도가 포화된 이후에는 같은 이유로 핀홀이 발생한다.

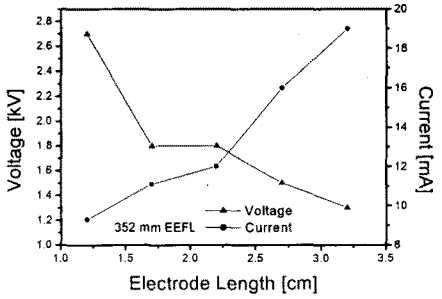

그림 6. EEFL의 전극 길이에 따른 핀홀 발생 전압 및 전류

2.1.2 유리재의 절연파괴 실험

유리재 절연파괴 실험에서는 가로 24 mm, 세로 40 mm, 두께 150 μm 커버글라스용 유리재를 사용하였다. 두께별 실험을 위해 유리재를 수개 겹쳐서 사용하였으며, 전극은 유리판의 양면에 넓이 1 cm 길이 1.5 cm만큼의 구리판을 대어 고정하여 사용하였다.

그림 7.은 유리재 절연파괴 실험의 개념도이다. 유리재의 양면에 같은 크기의 전극을 부착하고 전압가변형 DC-AC 인버터를 이용하여 전압을 인가한다.

유리재 절연파괴 실험시 대기중에서와 진공중에서 같은 조건으로 실험을 수행하였으며 진공 장비는 로터리 펌프와 터보 펌프를 사용하여 10^{-4} Torr까지 배기하여 챔버 내에서 실험하였다. 유리판 양면에는 제작한 플라스틱 고정대를 장치하여 구리전극을 고정시켜 실험하였다.

표 1.은 대기 및 진공 챔버 내에서의 유리판 두께별 절연 파괴 전압과 전력을 나타낸 것이다. 전압 부분을 보면 유리판이 두꺼워짐에 따라 절연 파괴 현상이 일어나는 전압은 상승한다. 대기 중에서는 진공 챔버 내에서보다 낮은 전압에서 절연파괴 현상을 일으킨다.

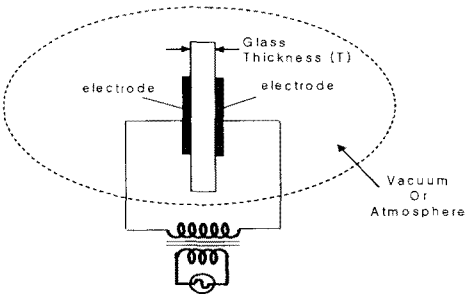

그림 7. 유리재 절연파괴 실험 개념도

표1. 유리판 두께에 따른 절연파괴 조건표

Glass Thickness [um]	Breakdown			
	Atmosphere		Vacuum	
	Voltage [V]	Input Power [W]	Voltage [V]	Input Power [W]
150	1,168	3.47	2,067	3.71
300	1,859	6.97	2,867	5.5
450	2,336	11.43	3,267	6.7

표 1의 전력 부분을 보면 유리판이 두꺼워짐에 따라 절연파괴가 일어나는 입력 전력이 증가한다. 핀홀발생 입력 전압과 전류는 진공 및 대기 두 조건에서 모두 유리관이 두꺼워짐에 따라 증가하였다. 그러나 핀홀발생 전

압이 진공중일 때 실온 대기중일 때 보다 높은 것에 반해 핀홀 발생 전력은 진공중에서 실험하였을 때 더 낮게 관측되었다. 대기중 실험에서는 주변 기체 입자들로 인한 전류가 발생하기 때문에 동일 전압에서 전류량이 진공중에서 보다 크다. 그런 이유로 절연파괴 전압은 진공중에서 더 높지만 절연파괴까지의 전류는 대기중에서 더 높다.

그림8.은 절연파괴 현상이 일어난 유리판의 확대사진이다. 홀의 직경은 약 0.7 mm이다. 인버터의 전압을 증가시킴에 따라 전압 전류가 증가하다가 절연파괴 현상이 일어나는 지점에서 전류가 급증하면서 유리판에 구멍이 뚫린다. 홀 주위에는 절연파괴 순간에 생긴 기포와 변색된 모습을 볼 수 있다.

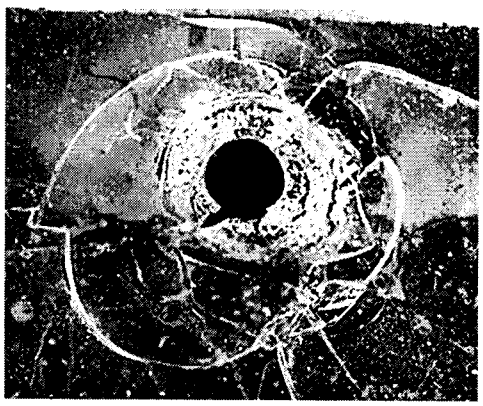

그림 8. 절연파괴가 일어난 유리판 사진

2.2 결과 분석 및 토의

EEFL 구동시 적정 이상의 전력을 공급하면 외부전극의 표면에는 핀홀이 발생하며 램프가 파손된다. EEFL의 용량결합성 장벽 방전 구동 메카니즘을 고려하면 핀홀은 방전공간에 형성된 플라즈마와 전극, 두 도체 사이의 유전체로 작용하는 유리가 전기적 힘의 이동에 의해 절연파괴 됨으로써 발생하는 것으로 생각된다. 고압으로 인가되는 고전력은 유전층, 유리 표면을 파괴할 정도의 충분한 조건에 있다.

본 연구에서 실험한 유리판의 절연파괴 실험에서 나타난 홀 모양의 구멍은 EEFL에서 발생하는 핀홀과 유사하며 EEFL 구동시 관 내부에 존재하는 플라즈마를 전극으로 생각할 때 같은 조건의 실험이라고 생각할 수 있다. 수회에 걸친 실험으로 EEFL 구동시 발생하는 핀홀은 절연파괴 현상에 의한 것임을 알 수 있었다.

같은 조건의 실험이라고 생각할 때 유리판 두께를 변화시킨 절연파괴 실험은 유리관의 두께를 변화시킨 EEFL 실험으로 생각할 수 있다. 동일조건의 EEFL의 유리관의 두께를 변화시키면 핀홀 발생의 전기적 조건이 틀려지게 된다. 그러나 유리관의 두께는 전극의 길이와 함께 EEFL에서 방전관 자체에서 capacitor의 역할을 하므로 방전 효율에 지대한 영향을 끼친다. 따라서 EEFL의 핀홀을 막기 위해 유리관의 두께를 두껍게 조정할 수는 없을 것이다.

3. 결 론

전기 용량성 결합에 의한 유전 장벽 방전인 EEFL의 구동에는 적정한 값의 입력 전압이 있다. 적정 구동값은 주어진 입력 전력에서 포화되지 않고 최적의 고휘도와 고효율을 낼 때이다. 본 실험에서는 외경 2.6 mm, 길이 352 mm, 유리관 두께 0.3 mm 전극 길이 20 mm의 EEFL을 사용하였으며 구동전압 1 kV, 휘도 30000 cd/m^2 출력일 때 적정 입력 전력은 6 W이다. 약 20 W의 고전력이 인가될 때 외부전극 표면에는 핀홀이 발생하며 플라즈마가 분출 된다. 2.6 mm외경 0.3 mm두께의 EEFL에서 핀홀의 구조는 0.3 mm 지름의 원형이며 주변부위는 플라즈마 방출로 인한 변색된다.

EEFL에서의 핀홀은 비교실험을 통해 유리를 유전체로 사용하는 외부전극의 절연파괴 현상으로 이해된다. 절연파괴 현상은 유전체의 두께가 두꺼워짐에 따라 높은 전압에서 일어난다. 실제로 본 연구에서 수행한 유리재의 절연파괴 실험에서 유리재의 두께가 두꺼워질수록 절연파괴 전압은 높아졌으며, 핀홀실험시 사용한 유리관의 두께와 같은 두께인 300 μm의 유리재를 대기중에서 실험하였을 때 약 1.9 kV전압, 7 W의 전력에서 절연파괴 현상이 발생했다. 유리재의 두께가 두꺼워지면 절연파괴 전압이 높아지므로 이 결과를 응용하여 유리관의 두께를 정할 수 있으나 현재 사용되고 있는 0.3 mm두께의 유리관은 6 W에서 30,000 cd/m^2 의 휘도를 출력할 수 있으며, 입력 전력 20 W이상에서 핀홀을 발생시키므로 그 적정 범위 내에 있다.

감사의 글

본 연구는 2003년도 광운대학교 연구년 지원으로 수행되었음

[참 고 문 헌]

[1] H. S. Kim. Et al.: "LCD Planar Backlight Employing the External Electrode Fluorescent Lamps Driven by Square Pulses from Switching Inverter", SID'01 Digest, pp. 687-689 (2001)

[2] S. J. Kim, et al.: "Capacity Coupled Electrodeless Discharge Backlight Driven by Switching Inverter for 17" and 20.1" LCD TVs", SID '02 Digest. Pp. 1151-1153. (2002)

[3] G. Cho, et al,: "Switching Inverters for the LCD Backlighting", IMID'02 Digest. Pp. 537-538. (2002)

[4] H. Yoo. et al.: "Development of High Performance Backlight Unit Employing EEFL", IMID'02 Digest. pp. 835-837 (2002)

[5] D. G. Joh. Et al.: "High Luminous Flat Panel Fluorescent Lamp for LCD-Backlight", ASID'00 Digest, pp. 470-474. (2000)

[6] N. Kwon, et al.: "LCD Backlight Assembling Electrodeless Fluorescent Lamps with Capacitively Coupled Electro Connector", IDW'01 Digest. pp. 625-628. (2001)

[7] S. J. Kim, et al.: "External Electrode Fluorescent Lamp Backlight Technology", IDW'02 Digest. pp.493-496, (2002)

[8] T. S. Cho et al.: "External Electrode Length on Capacitively Coupled External Electrode Fluorescent Lamps". JPN. Appl. Phys. Vol. 41. pp.. L355-L357. *(2002)

[9] Y.M.. Kiim et al.: "Electrode Formation for the External Electrode Fluorescent Lamps", IMID'02 Digest. pp. 553-535 pp (2002)

[10] N. O, Kwon et al.: "Selt-Discharge Effets on Multi-Lsmps Bsckli ght Driven by a High Speed Whitching Inverter", IMID'02 Digest 539-540. (2002)

[11] G. Cho et al.: "High Power Single Stage Inverter for the Multi-Lamps Backlight of 24", 32" and 40" LCD TVs", SID'03 Digest, pp. 1368-1371 (2003)

[12] B. S. Kim et al.: "High Power Dimming Control for a Large Area LCD Backlight", , SID'03 Digest, pp. 1372-1375 (2003)