

문턱전압 열화를 최소화하는 비정질 실리콘 TFT 유기 EL 용 화소 회로

이혜진*, 유봉현, 이재훈, 남우진, 한민구
 서울대학교 공과대학 전기, 컴퓨터공학부

Polarity-Balanced Driving to Reduce V_{TH} Shift in a-Si for Active-Matrix OLEDs

Hye-Jin Lee*, Bong-Hyun You, Jae-Hoon Lee, Woo-Jin Nam, Min-Koo Han
 School of Electric Engineering and Computer Science, Seoul National University

Abstract - 유기EL(Organic Light Emitting diode : OLED)은 자체발광 소자로서 액정 디스플레이(Liquid Crystal Display)에 비해 빠른 응답속도, 넓은 시야각 등의 뛰어난 화질 표현이 가능하다. 구동 박막 트랜지스터(TFT)의 전류가 OLED의 휘도를 결정하므로, 고품질의 영상을 위해 미세한 TFT 전류 조절 능력이 매우 중요하다. 비정질 실리콘(a-Si) TFT는 그레인 구조를 갖는 다결정 실리콘(poly-Si) TFT에 비해 균일한 전기적 특성을 나타내지만, 장시간 구동에 따른 문턱전압의 열화가 발생한다. 본 논문에서는 상기의 문제점을 최소화하기 위하여 positive bias에 의한 열화를 negative bias로 어닐링하는 구동방법을 제안하였다. 본 회로는 2개의 게이트 선택 신호와 6개의 a-Si TFT로 이루어져있다. 실험 결과를 통해 추출된 소자 parameter를 바탕으로 제안된 회로의 simulation을 수행 및 검증하였다. 본 회로는 a-Si TFT에서 발생하는 문턱전압 열화 등의 신뢰성 문제를 감소시킨다.

1. 서 론

유기EL(Organic Light Emitting Diode:OLED)은 Liquid Crystal Display(LCD)에 비해 빠른 응답속도를 가지는 자체 발광 소자로, 우수한 이미지 표현이 가능하다[1]. OLED 디스플레이는 구동 TFT의 전류가 휘도를 결정하기 때문에, 고품질의 이미지를 구현하기 위해 TFT의 미세한 전류 조절 능력이 필요하다. 우수한 전류 구동 능력을 가지는 다결정 실리콘 박막 트랜지스터(poly-Si TFT) 기반의 OLED 디스플레이는 그레인 구조를 갖는 poly-Si TFT의 특성으로 인한 화소 간 불균일성이 나타나 대화면, 저가격의 패널을 제작하기가 어렵다.

Active Matrix LCD(AMLCD)에서 스위칭 소자로서 사용되는 비정질 실리콘(a-Si) TFT는 낮은 원가로 제조할 수 있으며 화소 간 균일한 특성을 가진다. 최근에는 a-Si TFT가 AMOLED 응용에 있어서 스위칭 트랜지스터뿐만 아니라 구동 트랜지스터로 적용되고 있다. 그러나 a-Si TFT는 전기적 바이어스에 의해 문턱전압이 열화되는 문제점을 가지고 있다. 이러한 열화로 인해 발생하는 불균일성을 보상하기 위해 여러 픽셀 회로가 제안되고 있다[2][3]. 본 논문의 목적은 a-Si TFT를 적용한 AMOLED 패널에서의 새로운 구동 방법을 제안하는 것이다. 제안된 방법을 통해 TFT 열화를 최소화하여 문제가 되고 있는 a-Si TFT의 신뢰성을 확보하고자 한다. 제안된 회로의 검증은 simulation을 통해 이루어졌으며, simulation에 사용된 parameter는 단위 소자 측정으로 추출하였다.

2. 본 론

2.1 종래의 AMOLED 회로

그림 1은 전압 프로그래밍을 이용한 종래 AMOLED의 픽셀 회로를 보여준다. 한 프레임(일반적으로 16.7msec) 동안 이미지 데이터를 유지하기 위한 저장 캐패시터(Cst)가 스위칭 트랜지스터(SW), 전류 구동 트랜지스터(DTR)와 함께 사용되었다. 데이터 전압에 의해 DTR의 게이트 노드에 전기적 스트레스가 계속적으로 인가되며, 이것이 TFT의 열화를 진행시킨다. 기존의 2-TFT 픽셀 구조에서 계속적인 데이터 인가로 인한 DTR의 문턱전압 이동이 발생한다. 드레인으로부터 스스로 흐르는 전류(I_d)가 $(V_{data}-V_{oled}-V_{th})^2$ 에 비례하기 때문에 시간에 따른 문턱전압의 상승은 I_d 를 감소시키고, 결국에는 디스플레이의 밝기를 저하시킨다[2][8]. 따라서 전류 구동 트랜지스터의 문턱전압 열화를 보상하는 새로운 구동 방법이 필요하다.

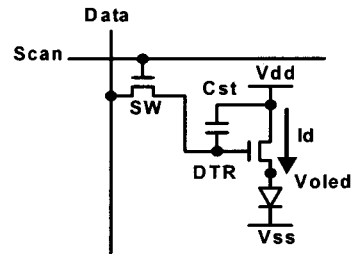


그림 1. 기존 n-type AMOLED 픽셀 회로

➡ Positive bias에 의한 이동(스트레스)
 ⬅ Negative bias에 의한 이동(보상)

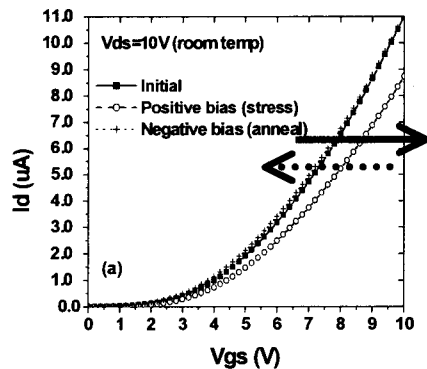


그림 2. bias 스트레스와 회복 사이클의 전달 특성 ($W/L=200/3.5\mu m$): positive bias ($t=10,000\text{sec}$, $V_{gs}=13V$, $V_{ds}=13V$); negative bias. ($t=10,000\text{sec}$, $V_{gs}=-13V$, $V_{ds}=13V$)

2.2 V_{TH} 열화의 보상

수소화된 비정질 실리콘(a-Si:H)의 문턱전압은 게이트 전압의 positive bias에 의해 증가한다. 이 현상은 두 가지 메커니즘으로 설명할 수 있다. 게이트 절연막으로 널리 쓰이는 Si nitride로의 전하 포획과 채널(a-Si:H)의 결합 영역 생성이 그것이다. 일반적으로 게이트 전압의 positive bias 스트레스가 전하 포획의 상태 밀도를 증가시키는 반면, negative bias 스트레스는 포획된 전하 및 결합 상태 밀도를 감소시킨다[4][5][6].

그림 2는 a-Si TFT의 전달 특성을 보여준다 (폭: 200 μ m, 길이: 3.5 μ m). 10,000초 동안 V_{gs}=V_{ds}=+13V를 인가할 때 문턱전압이 양의 방향으로 이동하게 된다. 연속적으로 인가된 negative bias 스트레스(V_{gs}=-13V)에 의해 a-Si TFT의 문턱전압은 음의 방향으로 이동한다. Positive bias 스트레스 후 negative bias 인가는 a-Si TFT를 초기 특성으로 회복시킴을 확인할 수 있다. 상기의 실험에서 관찰된 회복 현상이 Powell에 의해 제안된 "negative bias 어닐링"이다[5]. Positive bias 스트레스에 의해 Si nitride에 트랩된 전하가 연속적으로 인가되는 negative bias에 의해 방출되고, 밴드갭 내에서의 결합 상태를 감소시키는 것을 실험을 통해 확인하였다.

본 논문에서는 상기의 실험에서 관찰된 positive 및 negative 스트레스에 의한 문턱전압의 이동방향성을 이용하여 새로운 구동 방법을 제안한다. 제안된 방법으로 a-Si TFT의 열화를 최소화하여 고품질의 OLED 디스플레이를 구현할 수 있을 것으로 사료된다.

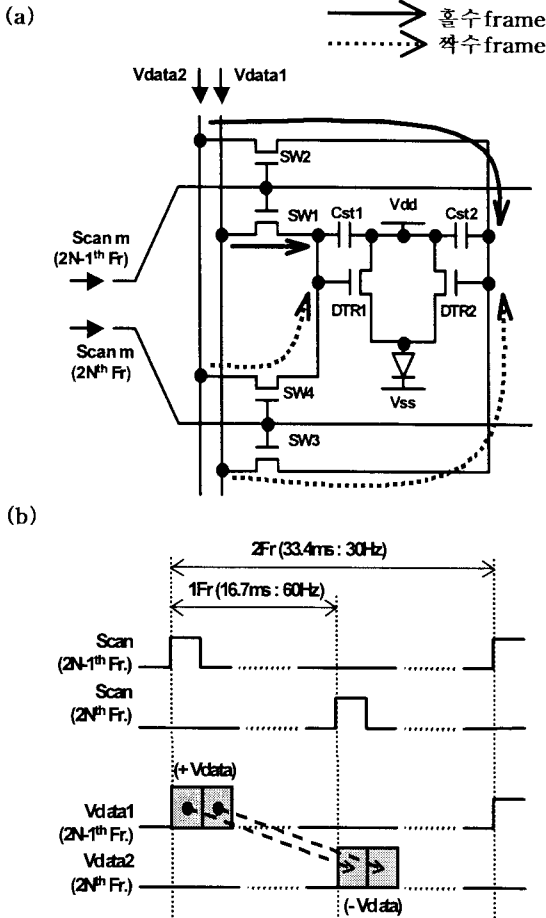


그림 3. 제안된 새로운 픽셀 방법의 등가 회로 (a)와 timing diagram (b)

2.3 제안된 새로운 구동 방법

2.3.1 Bias 어닐링을 이용한 보상 회로

그림 3은 제안된 구동 방법의 픽셀 등가 회로와 timing diagram을 보여준다. 픽셀 회로의 주된 구성 성분은 두 개의 전류 구동 트랜지스터(DTR1, DTR2)와 저장 캐패시터(Cst1, Cst2), 그리고 positive 데이터를 제공하는 스위칭 트랜지스터(SW1, SW3)이다. Negative bias를 통해 트랜지스터의 특성을 보상하기 위한 스위칭 트랜지스터(SW2, SW4)가 두 개의 게이트 선택 라인, 데이터 라인과 함께 적용되었다. 수평 신호를 선택하기 위한 게이트 선택 신호는 한 프레임씩 걸러서 공급된다.

게이트 선택 신호가 high일 때, SW1과 SW2(혹은 다음 프레임의 SW3, SW4)가 turn-on된다. 데이터 신호는 스위칭 트랜지스터 SW1(혹은 SW3)를 통해 DTR1(혹은 DTR2)의 드레인과 게이트가 연결되는 지점에서 캐패시터에 저장된다. 예를 들면, 홀수 프레임에서 m번째 스캔(2n-1st)이 high일 때 이 게이트 선택 신호가 SW1과 SW2를 turn-on시키는 것이다. 스위칭이 진행되면서 저장 캐패시터(Cst1)가 positive 데이터(+vdata)에 의해 충전되는데, 이것은 한 프레임 동안 데이터를 유지하기 위함이다. 스캔(2n-1st) 신호가 low로 바뀌면, DTR2가 negative bias로 어닐링되고 DTR1은 OLED에 구동 전류를 흘려보낸다.

SW3와 SW4 역시 짝수 프레임에서 홀수 프레임과 동일한 방법으로 동작한다. 제안된 방법은 다음과 같이 요약할 수 있다: 각 프레임마다 전류 구동 TFT(DTR1, DTR2)의 문턱전압이 양의 방향으로 이동하고, 이웃한 TFT가 동작할 때 negative bias에 의해 어닐링된다(그림 4).

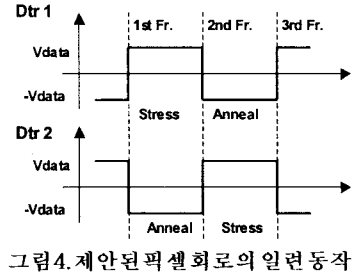


그림 4. 제안된 픽셀 회로의 일련 동작

2.3.2 회로 simulation

SmartSpice을 통한 simulation의 회로 동작을 확인하기 위해, a-Si TFT를 제작하여 측정하였다. 회로 parameter는 표 1에 수록하였다.

소자 parameter는 그림 5와 같이 단위 소자를 통해 추출하였고, OLED 디스플레이에 적합한 회로 parameter에 의해 회로가 검증되었다.

회로 simulation에서 프레임 비율은 16.7msec이고 신호 주기는 20.7usec이다.

표 1. 시뮬레이션에 이용된 회로 parameter

	Parameter	Value
Device design rule	DTR 1, 2	200/5 μ m(W/L)
	SW 1,2,3,4	20/5 μ m(W/L)
	Cst 1, 2	0.3pF
Signal & DC source	OLED	V _{th} =4V
	Vscan	-15~20V
	Vdata	2.4~8.4V
	Vdd	12V
Frequency	Vss	-4V
	Frame freq.	60Hz
	Line freq.	48KHz

그림 6은 저장 캐패시터 전압과 DTR 구동 전류의 simulation 결과이다. 저장 캐패시터(Cst1 혹은 Cst2)에서 각각의 프레임동안 데이터 신호의 레벨을 잘 유지하였고, 이것은 OLED 디스플레이에서 휘도를 유지시킨다. 다음 프레임에서 그라운드를 기준으로 대칭적인 bias 즉, 극성이 반전되는 전압이 다른 전류 구동 트랜지스터에 인가된다.

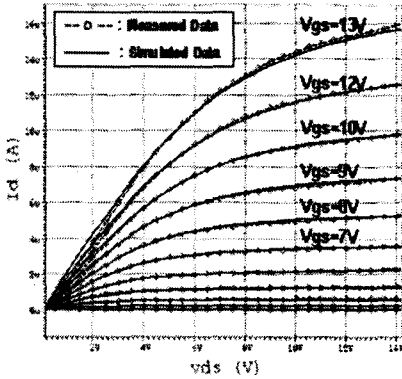
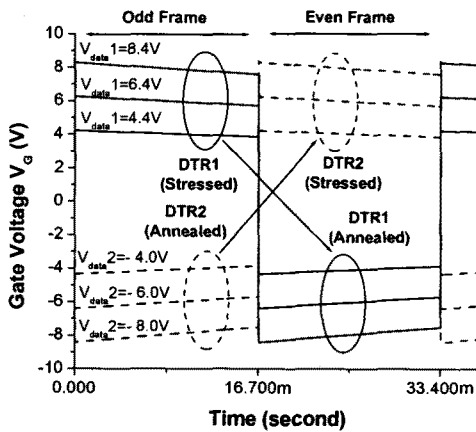


그림 5. 소자parameter를 이용한 측정 데이터와 시뮬레이션 결과

(a)



(b)

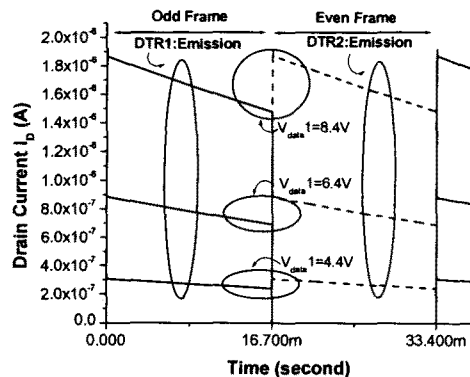


그림 6. 제안된 구동 방법의 simulation 결과 (Vdata1:4.4-8.4V, Vdata2:-4-8V)

3. 결 론

본 논문에서는 AMOLED에서 발생하는 시간에 대한 특성의 열화를 최소화하기 위해 비정질 실리콘 TFT를 이용한 새로운 구동 방법을 제안하였다. 제안된 구동 방법은 negative bias를 이용한 bias 어닐링에 기반을 두고 있으며, 실험 데이터로부터 추출한 소자 parameter를 이용하여 simulation으로 검증하였다. 두 개의 게이트 선택 신호와 구동 TFT를 적용한 제안된 구동 방법은 OLED 디스플레이의 안정성에 기여할 것으로 보인다.

[참 고 문 헌]

- [1] T.Tsujimura, "A 20-inch OLED Display Driven by SuperAmorphous-Silicon Technology", SID 03 DIGEST, pp6-9, 2003
- [2] J. Sanford, "TFT AMOLED Pixel Circuits and Driving Methods", SID 03 DIGEST, pp10-13, 2003
- [3] K.C.Goh, "A New a-Si:H Thin-Film Transistor Pixel Circuit for Active-Matrix Organic Light-Emitting Diodes", IEEE ED letter, Vol.24, No.9, Sep 2003
- [4] M.J.Powell, "Defect pool in amorphous-silicon thin-film transistors", Physical Review B, Vol45, #8, pp4160-4170, Feb 1992
- [5] M.J.Powell, "Bias-stress-induced creation and removal of dangling-bond states in amorphous silicon thin-film transistors", Appl. Phys. Lett. 60(2), pp207-209, 1992
- [6] M.J.Powell, "Charge trapping instability in amorphous silicon-silicon nitride thin-film transistor", Appl. Phys.Lett.43(6), 1983
- [7] C.R.Kagan. "Thin-Film Transistors", pp121-131, 2003
- [8] R.M.A.Dawson, "The impact of the Transient Response of Organic Light Emitting Diodes on the Design of Active Matrix OLED Displays", IEEE IEDM 98, pp875-878