유한 알파벳 PID제어기 설계

Design of the PID Controller Using Finite Alphabet Optimization

양윤혁*, 권오규**
Yun-Hyuck Yang and Oh-Kyu Kwon

Abstract - When a controller is implemented by a one-chip processor with fixed-point operations, the finite alphabet problem usually occurs since parameters and signals should be taken in a finite set of values. This paper formulates the finite alphabet PID control problem which combines the PID controller with the finite alphabet problem. We will propose a PID parameter tuning method based on an optimization algorithm under the finite alphabet condition. The PID parameters can be represented by a fixed-point representation, and then the problem is formulated as an optimization with constraints that parameters are taken in the finite set. Some simulation are to be performed to exemplify the performance of the PID parameter tuning method proposed in this paper.

Key Words : Finite alphabet control, PID control, One-chip processor, Fixed-point operation, Optimization

1. 서론

제어나 신호처리 분야의 실제문제를 처리 할 때에, 신호값이 유한 집합에 속하도록 제한되는 경우가 자주 발생한다. 이러한 문제를 유한 알파벳 문제라고 일컫는데, 제어 및 신호처리 장치를 디지탈화 하고 결과를 제시 하는 경우 흔히 생기는 현상이다[1]. 디지탈 프로세서 내에서 사용되는 숫자는 고정 소수점이나 부동 소수점으로 표현할 수 있는데, 비록 부동 소수점 형태가 고정 소수점 형태보다 더 적은 오차를 발생시키지만, 어떤 형식으로 표현하더라도 비트수의 제약에 의해 발생하는 양자화 오차를 피할 수는 없다. 그러나 실제 분야에서는 다음과 같은 이유로 고정 소수점 하드웨어로 구성된 디지탈 프로세서가 폭넓게 이용되고 있는데, 그 이유는 다음과 같다. 비용이 중요하게 고려되는 경우에 고정 소수점 하드웨어가 부동 소수점 하드웨어보다 비용측면에서 경제적이고, 또한 구성시에도 덜 복잡한 논리회로 크기를 갖는데 이는 곧 에너지 소비적인 측면에서도 더 효율적이라는 것을 의미한다[5,7].

고전 제어기법의 하나인 PID 제어는 구조가 간단하고 제어성능이 우수하며 제어이득 조정이 비교적 쉽기 때문에 다양한 현대제어기법이 존재하는 요즘에도 산업현장에서 가장 많이 사용되는 제어기법이다[2,3]. 이런 PID 제어기를 고정 소수연산을 갖는 단일칩 프로세서로 구현하는 경우 계수와 신호들은 유한 집합의 값에서 취해지게 되고 이는 위에서 언급된 알파벳 문제로 귀착하게 된다. 이 문제는 유전 알고리즘에 기반한 접근법을 통하여 Whidborne에 의해 이미 풀이 되었고[4], Collins와 Zaho는 H_2 성능지표와 유전 알고리즘을 통한 접근법을 제시하였다[5,6]. 상태 공간 표현상에 제약조건을 갖는 최적화 문제를 유전 알고리즘으로 풀어 냄으로써 문제를 공식화 하고 있다[6]. 그러나 이러한 방법은 실시간 제어에 적용하기에는 너무 복잡하고, 플랜트 모델이 상태 공간 형태로 주어져야 하기 때문에 플랜트 모델 없이 동조 가능한 PID 제어의 큰 장점을 살리지 못한다는 문제점을 안고 있다.

이 논문에서는 입출력자료만을 사용하여 처리할 수 있는 유한 알파벳 PID 동조법을 제시한다. PID 계수를 단일칩 프로세서에서 계산할 수 있는 해상도와 정수배 형태로 구성되는 등식 제약에 의해 표현할 수 있는데, 그러면 이 문제는 제약조건을 갖는 최적화 문제로 설정할 수 있고, 이 최적화 문제의 해를 통해서 디지털 PID 제어기를 위한 알파벳 계수 동조법이 제시된다. 제시된 PID계수 동조법의 성능 검증을 위해 Matlab의 Fixed-Point Blockset을 사용하여 디지털 제어기를 구현한다.

이 논문은 다음과 같이 구성되어 있다. 제2장에서는 PID 제어기를 다루고, 제3장에서는 PID 동조에서의 성능지표를, 유한 알파벳 PID 동조법과 제안된 동조법의 성능시험을 위한 모의실험을 제4장과 제5장에서 각각 다룬다. 끝으로 제6장에서는 이 논문에서 수행한 연구에 대한 결론을 제시한다.

2. PID 제어

일반적으로 입력$u(t)$, 출력$y(t)$, 기준입력$r(t)$을 가지는 연속형 SISO (Single Input/Single Output) 되먹임 제어시스템에서, PID제어기는 시간영역에서 다음과 같이 표현할 수 있다.

$$u(t) = K_p\left(e(t) + \frac{1}{T_i}\int_0^t e(\tau)d\tau + T_d\frac{de(t)}{dt}\right), \qquad (1)$$

* 非 會 員 : 仁何大學 電氣學科 碩士課程
** 正 會 員 : 仁何大學 電氣學科 正敎授 · 工博

여기서 $e(t) = r(t) - y(t)$로 오차신호를 의미하고, K_p, T_i, T_d는 각각 PID의 제어기의 비례, 적분, 미분 게인 이다. 식(1)을 후향 차분 근사식에 의해 이산화 하면 디지털 PID 제어기는 다음과 같은 이산형태로 표현 할 수 있다[3].

$$u(k) = u_0 + u_p(k) + u_i(k) + u_d(k), \tag{2}$$

여기서 u_0은 초기 제어 입력이고,

$$u_p(k) = K_p e(k) \tag{3}$$

$$u_i(k) = u_i(k-1) + K_p \alpha e(k) \tag{4}$$

$$u_d(k) = \beta u_d(k-1) - K_p \beta N[y(k) - y(k-1)], \tag{5}$$

$\alpha = h/T_i$, $\beta = T_d/(T_d + hN)$, h는 샘플링 시간, N은 미분폭주(derivative kickup) 현상을 피하기 위해 미분기에 더해주는 필터의 대역폭을 조절하는 계수이다. 식(2)-(5)에서 볼 수 있듯이 제어 설계 변수를 K_p, T_i, T_d보다 K_p, α, β로 취하는 것이 편리하다. 그림1은 Matlab의 Simulink를 통해 구현된 이산형 PID 제어기를 보여준다.

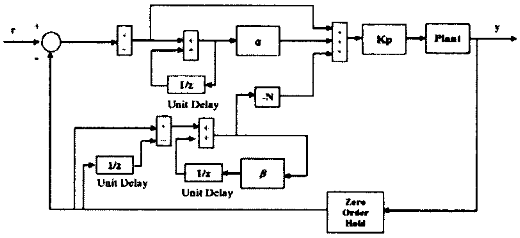

그림1. 연속형 플랜트를 가지는 이산형 PID제어기

3. 최적 PID 동조법에서 성능지표

PID 계수동조법에는 다양한 방법들이 제시되었는데, 예를 들면 Ziegler-Nichols 계수 동조법[8], 계전기 자동 동조법[2], 극배치 기법이나 극영점 상쇄를 이용한 모델 기반 동조법, 그리고 최적화를 이용한 방법[3] 등이 있다. 이 중에서 최적화를 이용한 방법은 특정 성능지표를 최소화 하는 방법에 의해 제어기 계수들을 결정하는 접근법을 취한다. 성능지표는 일반적으로 오차, 입력신호, 출력신호, 상태 변수 등으로 정의되는데, 주로 다음과 같은 것들이 사용된다.

- 오차 절대값 적분(IAE):

$$J = \int |e(t)| dt \tag{6}$$

- 오차 제곱 적분(ISE):

$$J = \int e^2(t) dt \tag{7}$$

- 오차 제곱과 시간 곱의 적분(ITSE):

$$J = \int te^2(t) dt \tag{8}$$

- 오차 제곱과 입력제곱 합의 적분:

$$J = \int [\gamma e^2(t) + \rho u^2(t)] dt, \tag{9}$$

여기서 γ, ρ은 가중인수이다.

위의 지표는 적분연산을 합 연산으로 대체 함으로써 이산시간 시스템에 대해서도 유사하게 표현할 수 있다. 만약 시스템상에 제약이 존재하지 않는다면, 최적화 문제는 성능지표에 상관 없이 쉽게 풀이될 수 있을 것이다. 그러나 이 논문에서 제어기는 고정 소수점 프로세서에 의해 구현되고, 모든 신호와 계수들은 최적화 문제의 풀이를 어렵고 복잡하게 만드는 유한 알파벳 제약 하에 있다.

4. 제약조건을 갖는 최적화로써 유한 알파벳 PID 동조

유한 알파벳 제약 하에 신호값들은 일정 레벨의 유한 숫자에 속하도록 제한받기 때문에, 제어기 계수값은 유한 집합에 속하는 값을 가져야 한다. 이산형 PID제어기를 표현한 그림1에서 볼 수 있듯이, 제어기 계수가 다음과 같은 등식을 만족시키는 알파벳 제약을 만들 수 있다.

$$[K_p, \alpha, \beta] = [M_1, M_2, M_3] \cdot S, \qquad M_1, M_2, M_3 \in M \tag{10}$$

여기서 M은 유한 정수 집합, S는 스케일링 요소를 의미한다. 예를 들어, 2^{-5} 해상도를 가지는 unsigned 8비트를 사용한다면, 다음과 결정될 수 있다.

$$M = \{0, 1, \cdots, 254, 255\}, \; S = 2^{-5}$$

이 논문에서는 다음과 같은 이산시간 성능지표를 사용한다.

$$J = \sum_{k=1}^{N} [\gamma_k e^2(k) + \rho_k u^2(k, \theta)], \tag{11}$$

여기서 $\theta = \{K_p, \alpha, \beta\}$, $e(k) = r(k) - y(k)$이고, γ_k, ρ_k는 가중인수이다. 이것은 연속시간 형태(9)에 대응하는 이산시간 형태이다.

위에 언급된 내용에 기반해서 유한 알파벳 동조문제를, 그림1에서 묘사된 되먹임 제어 시스템에서 입출력 데이터를 사용하고, 식(10)에 표현된 등식 제약조건 하에서 성능지표 식(11)를 최소화하는 계수집합 $\theta = \{K_p, \alpha, \beta\}$을 결정하는 문제로 설정할 수 있다. 이것의 해는 최적화 툴박스에 의해 쉽게 얻을 수 있는데 이 논문에서는 Matlab 최적화 함수 "fmin-conset" 을 사용한다[9]. 최적화 과정을 통하여 PID 계수값이 결정되면, 고정 소수점 연산 하에서의 성능 평가가 필요하다. 이 평가를 위해, Matlab의 Fixed-Point Blockset을 모의실험에 대해 사용한다[7]. 그림2는 Fixed-Point Blockset을 이용해서 구현된 제어기를 보여준다. 여기서 Gateway In block과 Gateway Out block은 각각 A/D 컨버터, D/A 컨버터의 모의

실험을 위한 것이다.

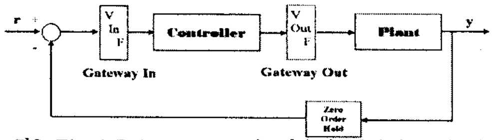

그림2. Fixed-Point Blockset을 이용한 디지털 구현 제어기

5. 모의실험

이 장에서는 제시된 방법의 효과를 검증하기 위해서, 이 방법에 의해 동조된 유한 알파벳 PID 제어기를 가지는 되먹임 시스템에 대해 모의실험을 수행한다. 식(12)와 같이 표현되는 2차 전달 함수 모델을 고려하자.

$$G(s) = \frac{1}{40s^2 + 10s + 1}, \qquad (12)$$

이 모델에서 모의실험을 위해 사용된 조건은 다음과 같다.

- Sampling time : $h = 0.1sec$
- Data representation type : signed 8bit
- Scaling factor : 2^{-5}

그림3은 잘 동조된 계수값에 대한 연속형 모의실험의 결과와 그 동조된 값을 유한 알파벳 최적화 기법의 적용 없이 고정 소수점 프로세서로 구현된 PID 제어기에 적용했을 때의 단위 계단응답을 나타내는데, 점선은 연속형의 경우를 실선은 8bit로 구현된 경우를 각각 나타낸다. 이 그림에서 볼 수 있듯이, 고정 소수점 연산으로 인한 양자화 오차의 발생으로 되먹임 제어 시스템의 성능저하 현상이 나타나고, 이것은 정상상태에서 정확한 추종성능을 필요로 하는 경우에 적용하기 어렵게 된다.

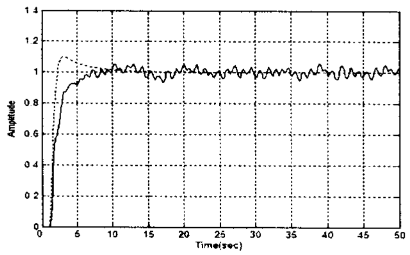

그림3. 단위 계단 응답의 비교
(점선: 연속형의 경우, 실선: 8비트 연산의 경우)

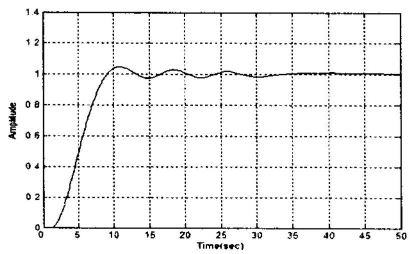

그림4. 제시된 동조법에 의한 단위 계단 응답

이 문제에 대해 제시된 방법을 적용한 경우, 유한 알파벳 최적화 알고리즘을 통해 동조된 PID 제어기의 각 계수값은 다음과 같다.

$$K_p = 3.9688,\ \alpha = 0.0938,\ \beta = 0.7812$$

그림4는 제시된 동조법에 의해 동조된 값에 따른 되먹임 제어 시스템의 단위 계단응답을 보여준다. 그림3에서 8비트 연산의 경우와 비교해 보았을 때 향상된 정상상태 응답을 볼 수 있다. 위 모의실험의 경우에는 균일화된 스케일링 요소를 사용하였지만, 각 계수에 대해 다른 스케일링 요소를 사용한다면 더 좋은 성능을 얻을 수 있을 것이다.

6. 결론

이 논문에선 단일칩 프로세서로 제어기를 구현할 때에 발생하는 유한 알파벳 문제를 고려한 PID 계수 동조법을 제시하였다. 유한 알파벳 PID 제어문제를 설정 하였고, 등식 제약조건을 가지는 최적화 문제에 기반한 최적 동조법을 제시하였다. 이 방법은 플랜트 모델을 필요로 하지 않고, 단지 입출력 데이터만을 이용하여 구현할 수 있다는 장점이 있다. Fixed-Point Blockset을 이용하여 알파벳 PID제어기를 구현하였고, 제시된 방법에 의해 설계된 제어기의 성능검증을 위해 모의실험을 수행하였다.

참 고 문 헌

[1] Goodwin, G.C., Quevedo, D.E., "Finite alphabet control and estimation", International J. of Control, Automa- tion and Systems, vol.1, No.4, pp. 412-430, 2003.

[2] Astrom K.J., Hagglund, T., "PID Controllers: Theory, Design, and Tuning", Instrument Society of America, Research Triangle Park, NC, 1995.

[3] Cominos P., Munro, N., "PID Controllers: Recent tun- ing methods and design to specification", IEE Proc. Control Theory Appl., vol.149, pp. 46-53, 2002.

[4] Whidborne, J.F., "A genetic algorithm approach to designing finite-precision PID controller structures", Proc. of the American Control Conference, pp. 4338 -4342, 1999.

[5] Collins, Jr., E.G., Zaho, Y., "Optimal PID controller with finite word length implementation" Proc. of the American Control Conference, pp. 2173-2178, 2001.

[6] Gen, M., Cheng, R. "Genetic Algorithms & Engineer- ing Optimization", John Wesley & Sons, Inc, 2001.

[7] The Mathworks Inc, "Fixed-Point Blockset: User's Guide", The mathworks Inc., 1995.

[8] Ziegler, J.G., Nichols, N.B., "Optumum settings for automatic controllers", ASME Trans., vol.64, pp.759-768, 1942.

[9] Akerblad, M., Hansson, A., Wahlberg, B.,"Automatic tuning for classical step response specification using iterative feedback tuning", Proc. of the 39th IEEE CDC, pp. 3347-3348, 2000.