

CMOS 공정을 이용한 on-chip 인덕터 모델링과

이를 이용한 Dual Band RF 수신기 설계

한 동 옥, 추 성 중, 임 지 훈, 최 승 철, 이 승 응, 박 정 호

고려대학교 전자 컴퓨터공학과

전화 : 02-924-8021 / 핸드폰 : 018-614-2802

On-chip Inductor Modeling in Digital CMOS technology and Dual Band RF Receiver Design using Modeled Inductor

Dong Ok Han, Sung Joong Choo, Ji Hoon Lim,

Seung Chul Choi, Seung Woong lee, Jung Ho Park

Dept. of Electronics and Computer engineering, Korea University

E-mail : dongok@korea.ac.kr

Abstract

This paper has researched on-chip spiral inductor in digital CMOS technology by modeling physical structure based on foundry parameter. To show the possibility of its application to RF design, we designed dual band RF front-end receiver.

The simulated receiver have gain of 23/23.5 dB and noise figure of 2.8/3.36 dB at 2.45/5.25 GHz, respectively. It occupies $16mm^2$ in $0.25\mu m$ CMOS with 5 metal layer.

I. 서론

급속히 증가하는 이동통신 시장에서 IC는 SoC (System On a Chip) 형태로 점점 고집적화 되어가고 있다. 이러한 추세에 발맞춰 Si기반의 RFIC (Radio Frequency Integrated Circuit)에 관심이 집중되고 있으며, Si를 이용한 RFIC 기술이 빠른 속도로 발전하여 실제로 응용되고 있다. 그러나 TSMC (Taiwan Semiconductor Manufacturing Company), UMC (United Microelectronics Corporation) 등과 같은 고주파수에 맞게끔 검증된 RF CMOS (Complementary Metal Oxide Semiconductor) foundry가 흔하지 않으며 국내 foundry는 RF 모델을 제공하지 않아 공정을 이용하기가 아직은 많은 어려움이 있다. 이러한 이유로 Digital CMOS 공정을 이용하여 많은 이들이 RFIC를 설계하고 있지만 SoC에 있어서 가장 중요한 인덕터 모델이 없어 정확하고 좋은 결과가 나오지 않고 있다.

본 논문에서는 이상적인 인덕터를 가지고 제작하고 이를 측정하여 다시 수정한 후에 재차 설계를 하는 기존의 방법과는 달리, 실제 제작공정과 동일하게 인덕터 모델을 그리고, 제공하는 parameter를 이용하여 사용주파수 대역에 맞는 정확한 on chip 인덕터를 모델링 하였다. 그리고 모델의 scattering parameter를 추출하여 ADS (Advanced Design System) 상에서 회로에 적용해 2.4 Ghz 대역과 5.2 Ghz 대역의 dual band RF front-end receiver를 설계하였다.

II. 나선형 인덕터 모델링

인덕터를 모델링 하는 방법에는 Greenhouse, Bryan Formula, Terman method 등이 있는데, 본 논문에서는 나선형 인덕터의 각각의 segment를 나누어 좀더 정확하게 값을 계산하기 위하여 Grover 방법을 사용하였다 [1].

인덕터 값과 Q (Quality) factor는 인덕터의 width (um), length (um), spacing (um), turn 수에 따라 영향이 크다. 동일한 인덕터 값이라도 위의 인덕터 parameter에 따라 발생하는 coupling effect, eddy current, feed-through capacitance 등이 다르므로 Q-factor의 값은 천차만별이다.

본 논문에서 사용한 인덕터는 5 GHz 대역에서 높은 Q 값이 나올 수 있게 각각의 parameter의 영향을 최대한 고려해 최적화하여 높은 Q 값을 갖는 인덕터를 만들었다 [2, 3].

사용한 인덕터는 width=8, spacing=3, turn=2.25 length=220 이며 그림 1과 같다.

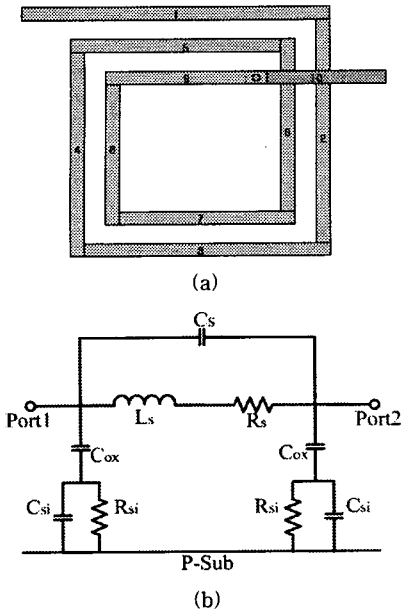


그림 1. 나선형 인덕터의 (a)구조 와 (b)등가회로

나선형 인덕터에서 가장 중요한 factor인 직렬 인덕턴스 (L_s) 는 각각의 segment의 인덕터 값과 mutual inductance 값의 합으로 수식 (2.1)~(2.5)에 의해 구할 수 있다.

$$L_S = L_{segment} + \sum M_+ - \sum M_- \quad (2.1)$$

$$L_{seg} = 2l \left\{ \ln \left[\frac{2l}{w+t} \right] + 0.50049 + \left[\frac{w+t}{3l} \right] \right\} \quad (2.2)$$

Mutual inductance는 plus와 minus성분이 있는데, 예를 들면, 방향이 같은 segment 1과5 (M_{15}) 는 plus성분을, 방향이 서로 반대인 segment 1과3 (M_{13}) 은 minus성분을 만들어낸다. 사용한 인덕터의 mutual inductance는 총 6개의 plus성분과 10개의 minus성분을 갖는데 이를 $L_{segment}$ 에 더해주어 전체 인덕턴스 값을 구해낼 수 있다. Mutual inductance는 수식 (2.3)~(2.5)로부터 구할 수 있다.

$$M = 2lQ \quad (2.3)$$

$$Q = \ln \left\{ \left(\frac{l}{GMD} \right) + \left[1 + \left(\frac{l^2}{GMD^2} \right) \right]^{\frac{1}{2}} \right\} - \left[1 + \left(\frac{GMD^2}{l^2} \right) \right]^{\frac{1}{2}} + \left(\frac{GMD}{l} \right) \quad (2.4)$$

$$\ln GMD = \ln d - \left\{ \left[\frac{1}{12} \left(\frac{w}{d} \right)^2 \right] + \left[\frac{1}{60} \left(\frac{w}{d} \right)^4 \right] + \left[\frac{1}{168} \left(\frac{w}{d} \right)^6 \right] + \left[\frac{1}{360} \left(\frac{w}{d} \right)^8 \right] + \dots \right\} \quad (2.5)$$

l : segment의 길이, w : segment의 폭
 t : frequency correction parameter
 d : distance between the track centers
 GMD: Geometric Mean Distance between conductors

나머지 기생성분들은 공정상에서 제공하는 parameter를 가지고 계산을 할 수가 있다. 계산된 직렬 인덕턴스인 L_s 와 등가모델에서의 나머지 기생성분을 계산할 수 있는 계산식과 계산값을 표 1에 나타내었다 [4, 5].

표 1. 나선형 인덕터의 물리적 의미와 계산값

| 계산식 | 계산값 |
|---|-----------|
| L_s : Greenhouse | 2.6254 nH |
| $R_s = \frac{\rho l}{w\delta(1 - e^{-t/\delta})}$ | 3.954 Ohm |
| $C_s = nw^2 \frac{\epsilon_{ox}}{t_{ox}M_5 - M_4}$ | 5.5224 fF |
| $C_{ox} = \frac{1}{2}lw \frac{\epsilon_{ox}}{t_{ox}}$ | 43.94 fF |
| $C_{si} = \frac{1}{2}lwC_{sub}$ | 12.38 fF |
| $R_{si} = \frac{2}{lwG_{sub}}$ | 3.23 KOhm |

III. 시뮬레이션 비교

실제 1Poly/5Metal 공정으로 layout하여 제작할 것과 똑같은 형태로 각각의 공정 parameter를 가지고 계산하여 등가모델을 만들었던 것과 같이 HFSS (High Frequency Structure Simulator) 에서도 같은 물질과 구조를 가지고 인덕터의 layout structure를 그림 2와 같이 만들었다 [6].

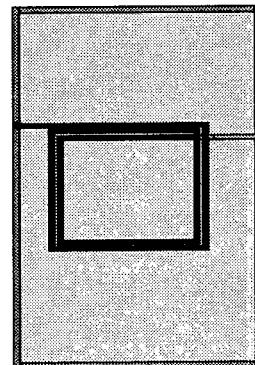


그림 2. HFSS에서의 인덕터 layout structure
 HFSS모델은 ground를 인덕터 양쪽에 두어 reference

로 삼았으며, CPW (Coplanar Wave Guide) 구조로 양쪽 port에 50옴 termination을 하였으며, 사용주파수의 2배수인 10 GHz까지 sweep하여 simulation 하였다. Simulation을 통해 얻은 HFSS에서의 결과를 추출하여 ADS상에서 인덕터 등가모델과 같이 비교하였다 [7]. 비교한 S-parameter 결과는 그림 3에 보여주고 있다.

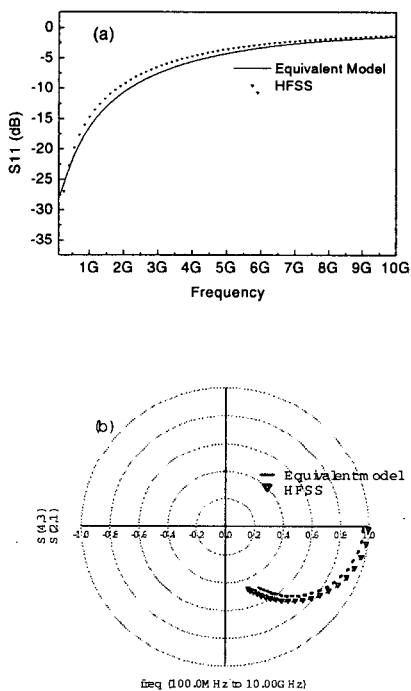


그림 3. 등가모델 과 HFSS 결과비교
(a) dB(S(1,1))과 (b) polar(S(2,1))

그림 3 (b)에서 10 GHz까지 SRF(Self Resonance Frequency)가 보이지 않는 이유는 해당 주파수대에서 보이는 직렬 capacitance 값이 작기 때문에 보이지 않으며 실제로 40 GHz까지 보았을 때 비교적 높은 35 GHz에서 resonance가 나타난다.

Simulation 결과에서 보는바와 같이 segment 하나하나까지 parameter값을 적용해 발생하는 모든 기생성분을 계산한 등가모델은, 비교적 정확하다고 알려진 HFSS의 모델과 10 GHz이하에서 거의 유사하다는 것을 알 수가 있으며, 이것으로 볼 때 제작될 인덕터는 등가모델로의 대치가 가능할 것이다.

IV. RF 수신단 설계

그림 4는 모델링 한 인덕터의 S-parameter를 추출해

설계한 dual band RF receiver의 layout 모습이다.

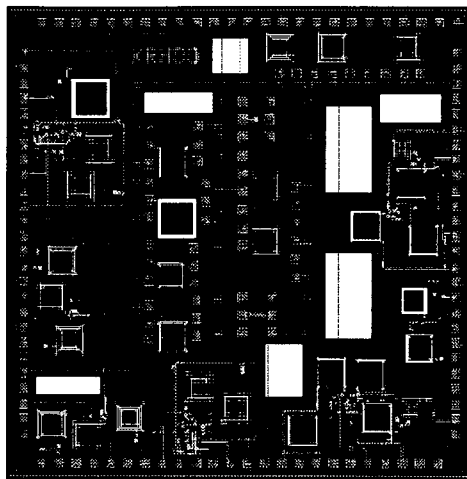
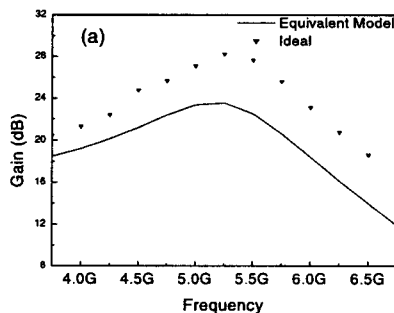


그림 4. Dual Band RF Receiver

그림 4에서 아래 부분이 설계한 회로이며, 양쪽은 test하기 위한 block별 회로도이다. 또한, 중앙은 사용한 수동소자를 측정 하기 위한 pattern이고 하얀 부분은 density error를 위한 dummy이다.

설계한 application은 ISM (Industrial, Scientific and Medical) band 2.45 GHz 대역의 bluetooth 와 802.11a 기반의 5.25 GHz 대역의 wireless LAN (Local Area Network) 을 설계를 하였다. 실리콘 기반 공정에서는 기관 손실이 많이 발생하고 또한 낮은 stability로 인해 특성을 떨어뜨리므로 이를 보완하기 위하여 cascode와 feedback구조를 사용하여 stability를 높였으며, Mixer에서는 RF신호를 입력으로 되돌려 linearity를 높일 수 있는 feedback구조를 이용하여 설계를 하였다 [8].

그림 5 에는 wireless LAN대역에서, parameter를 고려한 모델을 사용한 경우와 그렇지 않고 이상적인 소자를 사용하여 설계한 경우의 차이를 보여주고 있다.



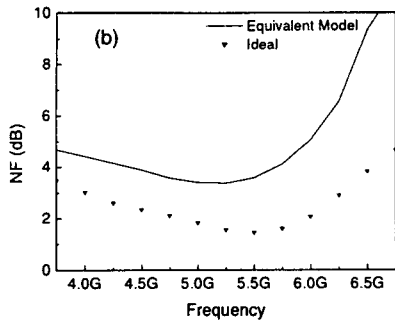


그림 5. 등가모델과 이상적 소자의 설계결과
(a) Gain (b) NF

수신단에서 노이즈는 초단 증폭기에 영향이 크다는 사실로 보면, 그림 6 (b)에서 2 dB 의 차이는 초단 증폭기회로의 특성이 크게 다르다는 것이며 여기에 사용된 인덕터 값의 정확한 모델이 필요하다는 것을 알 수 있다.

표 2는 실제 인덕터 모델을 가지고 설계한 dual band RF 수신단의 simulation 결과 값이다.

표 2. Dual band RF Receiver 설계 결과

| | 2.45 GHz | 5.25 GHz |
|------------|-----------------------|-----------------------|
| Gain (dB) | 23 | 23.5 |
| NF (dB) | 2.8 | 3.36 |
| S11 (dB) | -26 | -17 |
| OIP3 (dBm) | 18 (LNA) 8 (Mixer) | 12 (LNA) 6 (Mixer) |

V. 결론

국내 실리콘 기반의 공정에서는 on-chip 인덕터를 구현하기도 어려울 뿐더러 RF 모델을 제공하지 않아 설계에 많은 어려움이 있었으나, 본 논문에서는 수회 제작하여 특성을 얻어내는 기존의 방법이 아닌 실제 제작될 소자와 동일한 값으로 모델링하고 이의 S-parameter를 추출 및 이용하여 설계를 하였다.

일반적으로 사용하는 이상적인 소자를 가지고 설계를 하면 실제 측정값과 큰 차이가 발생하지만, 논문에서 사용한 인덕터 모델은 HFSS 모델과 고주파에서도 비교적 잘 맞기 때문에 공정 parameter 값을 이용하면 국내 Digital CMOS 공정을 통해 on-chip 인덕터나 RFIC 제작이 가능할 것이며, 고집적화 되어가는 급속

한 통신시장에 꼭 필요한 Si기반 RF SoC 설계에 큰 도움이 될 것이라고 생각한다.

참고문헌

- [1] H. M. Greenhouse, "Design of planar rectangular microelectronic inductors," IEEE Trans. Parts, Hybrids, Pack., vol. PHP-10, pp.101-109, June 1974.
- [2] ASITIC, <http://rfic.eecs.berkeley.edu/~niknejad>
- [3] K. Okada, "Design Optimization Methodology of On-Chip Spiral Inductor," to be published in IEICE Transactions on Electronics, Vol. E87-C, No. 6, June 2004.
- [4] C. Patric Yue, "Physical Modeling of Spiral Inductors on Silicon," IEEE Trans. electron devices vol. 47, 3 March 2000.
- [5] Hynix 0.25um 설계 Data Sheet, January 2004.
- [6] Ansoft, Inc.. High Frequency Structure Simulator (HFSS). [Online]. Available: <http://www.ansoft.com/products/hf/hfss/index.cfm>
- [7] Agilent, Inc.. Advanced Design System (ADS). [online]. Available: <http://eesof.tm.agilent.com/docs/adstoc2003C/manuals.htm>
- [8] Trask, C, "Low noise, High linearity double-balanced active mixers using lossless feedback,," IEEE international symposium vol.1 pp.26-29 May 2002

* 이 연구의 일부는 반도체 설계 교육센터(IDECE)의 지원에 의해 이루어 졌습니다.