

AC PDP의 고온오방전 개선에 관한 연구

박차수, 최준영, 김동현, 이해준, 이호준, 박정후  
부산대학교 전기공학과

A Study on the Reduction of the High temperature misfiring in AC PDP

Cha-Soo Park\*, Joon-Young Choi, Dong-Hyun Kim, Hae-June Lee, Ho-Jun Lee, Chung-Hoo Park  
Department of Electrical Engineering, Pusan National University, \* Korea Electric Power Corporation

**Abstract** - Misfiring is often observed during the high temperature quality assurance test of plasma display panel. This limits the productivity of PDP industry. In this paper, experimental observations on the misfiring at high panel temperature have been performed through time dependent discharge light output and static margin measurement. For the high temperature condition, firing voltage increment is found in both surface and facing discharges. This in turn increases time lag in address discharge, and results in increment of misfiring probability. In order to reduce this kind of misfiring, a new method that applies automatically different slope of ramp erasing pulse on the common electrode according to temperature variation is proposed. The experimental results show that controlling the slope of ramp erasing pulse is quite effective for compensating temperature-dependent variation of reset and address discharge.

1. Introduction

최근 뛰어난 화질과 훌륭한 동작특성을 가진 AC PDP는 현재 Cathode Ray Tubes (CRTs)의 특성을 뛰어넘고 있다. 하지만 LCD, OLED, 그리고 Projection TV와 같은 다른 FPD (Flat Panel Display)들과 경쟁하기 위해서는 효율 및 화질의 향상과 가격의 저감의 노력이 아직까지 더 필요하다 [1]. 실용적인 관점에서는 생산성의 향상이 가장 중요한 요소 중의 하나이다. Graphic signal input 또는 동작 환경의 폭 넓은 변화에서도 발생해서는 안되는 오방전 또는 켈개짐 현상으로 정의되는 방전 안정성 또는 넓은 구동마진은 생산성 향상에서 요구되고 있다. 하지만, ADS (Address-Display period Separated) 방법의 PDP 구동시, 고온 QA (quality assurance) test에서 몇몇 셀의 꺼짐 현상이 종종 관측되고 있다. 이러한 고온 오방전은 생산성 향상을 위해서 극복해야 될 문제 중 하나이다. 이러한 중요한 문제임에도 불구하고, PDP의 구동특성에 따른 패널 온도의 영향에 대한 연구는 매우 제한적이다.

본 논문에서는 ADS 구동법에서 고온오방전을 실험적으로 관측하였고, 고온에서 오방전의 가능성을 감소시키기 위해 패널의 주변온도에 따라 Common 전극에 인가되는 경사형 소거펄스의 기울기가 자동으로 변화되는 새로운 구동법을 제안하였다. 제안된 방법의 효과는 패널에서 방출되는 광을 측정함으로써 입증하였다.

2. Experimental

본 연구에서는 XGA급 해상도를 가진 7-inch test 패널을 사용하였다. 패널의 특성은 표 1에 나타내고 있으며, 8 sub-field를 가진 1 field 구간의 시간은 1.63ms이다. 그림 1은 본 연구에서 사용된 ADS 구동파형의 1 sub-field 개략

도를 나타내고 있다. 각 sub-field의 reset 구간에서 reset-up, -down의 인가 시간은 각각 100ns, 150ns이다. scan 구동 IC에 의해 발생하는 scanning 펄스의 폭은 실제 42-inch ac PDP의 펄스 폭과 동일하게 3ms로 하였다. 8-subfield의 각 address 구간의 인가시간은 약 1ms로 하였다.

방전 셀의 전류 파형은 광파형과 유사하기 때문에 photo-diode (C5460, Hamamatsu Co.)에 의해 방전 광파형을 측정하여 방전 전류를 대신 하였다 [2], [7]. 방전 늦음과 전류 분산의 함으로 정의되는 addressing time은 digital oscilloscope (LT354, Lecroy Co.)에 의해 측정하였고, 방전 셀의 spectrum은 spectroradiometer (CS-1000, Minolta Co.)에 의해 측정하였다. PDP 패널만의 온도특성을 측정하기 위해 구동회로는 자체 제작한 고온조의 외부에 설치하였다.

표 1. Specifications of a 7-inch ac PDP

Front panel		Rear panel	
iTO width	270 $\mu$ m	Address electrode width	100 $\mu$ m
iTO gap	65 $\mu$ m	White back thickness	15 $\mu$ m
Bus width	85 $\mu$ m	Rib height	130 $\mu$ m
Dielectric thickness	40 $\mu$ m	Rib pitch	270 $\mu$ m
MgO thickness	5000 $\text{Å}$	Rib width	75 $\mu$ m
Ne+He(9.6%)+Xe(4%)	520torr	Phosphor thickness	20 $\mu$ m

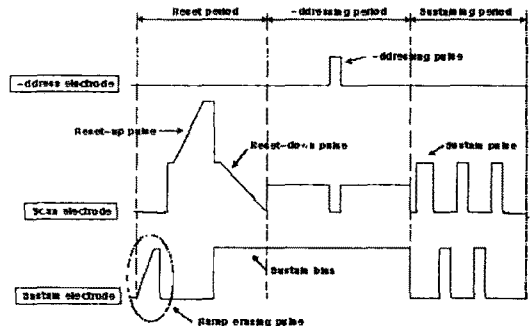


그림 1. Schematic diagram of driving waveform

3. Observation of high temperature misfiring in ADS driving scheme

ac PDP의 구동법으로 ADS (address-display separated) 방법이 널리 사용되고 있다 [4], [5]. ADS 구동법에서는 1 frame은 그림 1와 같이 reset, address, 그리고 sustain 구간으로 구성된 sub-field가 8개로 구성되었다. 각 sub-field는 각각 다른 휘도를 실현하기 위해 다른 sustain 펄스 수를 가지고 있다. reset 구간에서는 이

전 sub-field의 벽전하 조건과 상관없이 scan 전극에 인가되는 경사 펄스 (reset-up pulse)에 의해 모든 셀의 유전층 상에 균일한 벽전하가 축적된 후, 떨어지는 경사 펄스 (reset-down pulse)에 의해 축적된 벽전하는 소거되어 addressing에 적합하게 된다. 하지만 reset-down pulse에서는 주로 면방전이 발생하기 때문에 address 전극 상에 축적된 벽전하는 거의 소거되지 않는다. 결과적으로 모든 방전셀의 표면조건은 reset 구간에서 동일해진다. address 구간의 역할은 scan 전극과 address 전극 사이에 addressing 펄스를 인가하여 선택한 셀의 유전층 상에 새로운 벽전하를 축적시키는 것이다. reset 구간에서 address 전극 상에 축적된 벽전하는 addressing 시 방전 전압을 낮추는 역할을 한다. sustain bias (blocking voltage)는 벽전하를 형성시키는데 도움을 주기 위해 addressing 동안 sustain 전극에 인가되어야 한다. sustain 구간은 전체 sustain 전극에 인가되는 sustaining 펄스에 의해 화상을 구현하는 역할을 한다. address 구간에서 벽전하가 축적된 선택된 셀은 첫 번째 sustain 펄스에 의해 방전되고, 충분히 생성된 벽전하를 가진 선택된 셀은 따라오는 sustain pulse에 의해 안정적으로 연속 방전되어 화상이 구현된다.

PDP의 화질은 sustain 구간의 오방전과 직접적으로 연관되며, 오방전은 고온에서 주로 발생한다. 구동관점에서 고온 오방전의 원인은 ADS 구동법에서 reset과 sustain 구간에 직접적으로 관계되는 addressing의 실패에 의해 주로 발생한다 [3]. 그림 2(a)는 상온에서 1개의 방전셀에 대해 인가된 1 sub-field의 정상적인 방전 광파형을 보여주고 있다. 패널의 주변온도가 80°C까지 상승하면 그림 2(b)와 같이 reset 구간의 방전 광파형 세기가 감소되고 addressing과 sustaining 시 광파형이 불안정한 것을 알 수 있다. 즉, 고온에서 방전셀의 깜빡거림 현상이 발생한다. 특히, 고온 오방전은 녹색 방전 셀에서 주로 발생한다. 고온에서 오방전 현상을 감소시키기 위해서 경사 펄스의 전압, 경사 기울기, addressing 전압, 그리고 sustain 전압, 등을 조절하면 가능하다. 하지만, 이러한 방법들은 장소 및 상황에 따라 패널의 주변온도가 변화하기 때문에 실제로는 적용하기 어렵다. 따라서 간단하면서도 효과적으로 스스로 조절이 가능한 구동법이 필요하다.

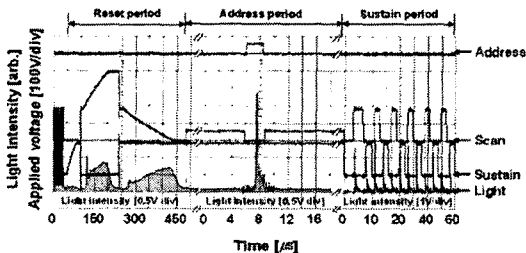


그림 2. Discharge light waveforms at different temperatures

#### 4. Reset and address characteristics influence by ambient temperature

그림 3은 상온과 80°C에서 reset 구간의 방전셀의 광파형을 보여주고 있다. 80°C에서의 방전 광파형은 상온에서의 것보다 약하고 지연되었다. 이러한 reset 구간의 방전특성은 address 구간의 방전특성에 영향을 미치게 된다. 그림 4는 addressing 방전 분산을 보여주고 있다. addressing 방전 분산은 500번의 방전을 누적한 것이다. 상온에서 80°C까지 주변온도가 증가하면 1.3μs인 addressing 방전분산이 2.2μs까지 증가하게 된다. 특히, 녹색 형광체의 방전셀에서 addressing 지연이 주로 발생하게 된다. 이것은 녹색 형광체의 전기적인 특성이 다른 형광체에 비해 좋지 않기 때문에 나타난다.

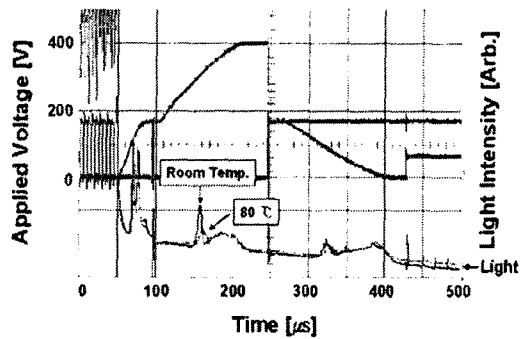


그림 3. Light waveforms of discharge cells at room and high temperatures

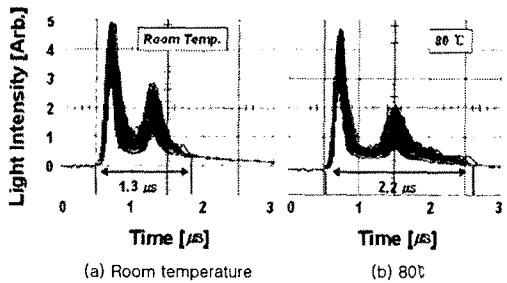
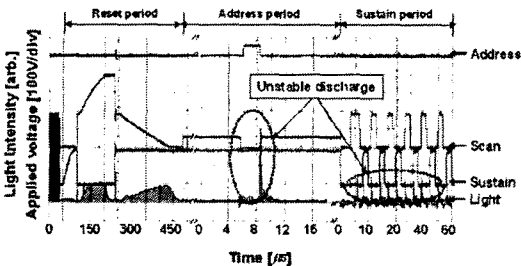


그림 4. Addressing dispersions of discharge cells

(a) Normal discharge light waveform at a room temperature



(b) Discharge light waveform at high temperatures

sustain 구간의 마지막에 common 전극에 인가되는 경사형 소거 펄스의 역할은 이전 sub-field에서 방전된 셀의 유전층 상에 축적된 벽전하를 제거하는 것이다. 경사형 소거 펄스에 의해 소거된 벽전하 상태는 다음 reset-up 펄스의 방전특성에 영향을 끼친다. 그림 5는 경사형 소거 펄스의 기울기에 따른 reset-up 방전의 광파형 변화를 보여주고 있다. 기울기가 증가함에 따라 강한 소거방전과 함께 sustain 전극 상에 더 많은 양이온이 축적됨으로써 reset-up 펄스의 방전 개시 시간은 줄어든다. 결과적으로 경사형 소거 펄스의 기울기에 따라 address 전극상의 벽전하를 조절하는 것이 가능하게 된다. 그 조절가능성을 그림 6에 나타내고 있다. 그림은 경사형 소거펄스의 기울기에 따른 addressing 분산 시간을 나타내고 있다. addressing 분산 시간은 경사형 소거펄스의 기울기가 증가함에 따라 감소함을 알 수 있다.

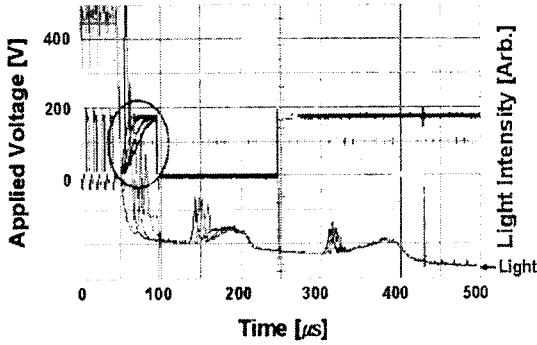


그림 5. Discharge light waveforms of reset-up pulse for various slope rates of the ramp erasing pulse at room temperature.

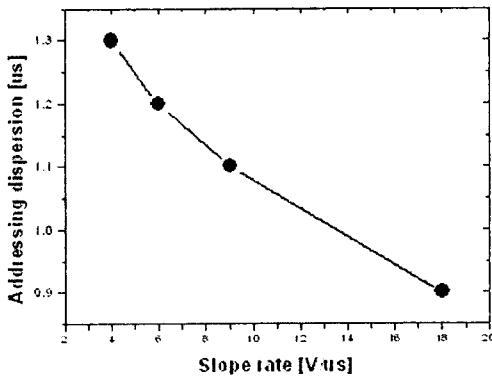


그림 6. Relationships between the slope of the ramp erasing pulse and the time of addressing dispersion.

그림 7은 상온과 80°C에서 경사형 소거펄스의 기울기에 따른 방전셀의 addressing 광파형을 보여주고 있다. 상온에서 6 V/μs의 경사형 소거펄스를 인가할 경우 1.3μs인 addressing 분산 시간 [그림 7(a)]은 주변온도가 80°C가 되면 2.2μs로 증가하였고 [그림 7(b)], 고온에서 경사형 소거펄스의 기울기를 18 V/μs로 변화시킬 경우 addressing 분산 시간이 다시 1.2μs까지 감소 [그림 7(c)]됨을 알 수 있다. 그림 9 경우 패널의 spectrum 세기 변화를 그림 8에서 나타내고 있다. 상온, 6 V/μs인 경우에 41% [그림 8(a)]인 spectrum 세기는 80°C가 되면 37%까지 감소 [그림 8(b)]하였고, 다시 경사형 소거펄스의 기울기를 18 V/μs까지 변화시키면 spectrum 강도가 40%로 회복 [그림 8(c)]되는 것을 알 수 있다. 녹색 파장대의 spectrum 감소는 녹색 방전셀의 불안정, 깜빡임 현상 때문이다. 80°C, 18 V/μs의 경사형 소거 펄스를 인가할 경우 녹색 방전셀의 깜빡임 현상은 사라지게 된다.

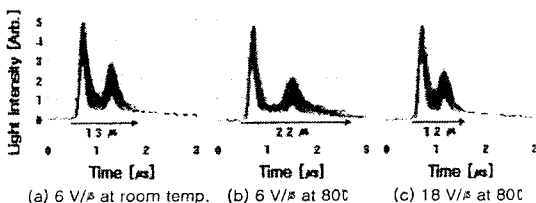


그림 7. Addressing light waveforms of discharge cells for different temperatures and different slope rates of ramp erasing pulse

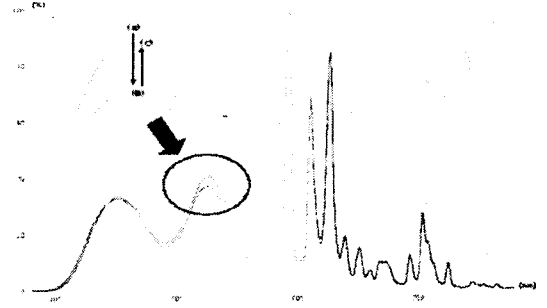


그림 8. Variation of spectrum intensities for the case of Fig. 7

### 5. Driving method to compensate the high temperature misfiring

그림 9(a)는 현재 널리 사용되고 있는 voltage-controlled ramp (VCR) 파형 발생기의 개략도를 보여주고 있다 [8]. 기존의 일정한 기울기를 가진 경사 파형은 이 회로에 의해 발생된다. 이 경우, n-channel FET의 drain과 gate 사이에 연결된 콘덴서와 gate와 연결된 저항에 의해 기울기가 결정된다. 그림 9(b)는 기존의 회로도에 thermistor를 연결하여 온도에 따라 저항값이 변하는 제안된 파형 발생기의 개략도를 보여주고 있다.

그림 10는 상온과 80°C에서 제안된 방법을 적용시 reset-up 구간의 방전 광파형을 보여주고 있다. 온도가 변화함에 따라 경사형 소거펄스의 기울기가 자동으로 변화함으로써 방전 개시 시간과 방전 강도가 온도가 변화하더라도 거의 동일함을 알 수 있다.

그림 11은 제안된 방법을 적용 시 온도 변화에 따른 addressing 분산을 나타내고 있다. 온도가 변화하더라도 addressing 분산 시간은 거의 일정함을 알 수 있다. 결과적으로 80°C에서 기존방법의 addressing 분산 시간보다 약 45% 감소됨을 알 수 있다.

그림 12는 제안된 방법을 적용 시 온도 변화에 따른 spectrum 세기의 변화를 나타내고 있다. 온도 변화와는 상관없이 spectrum 세기는 거의 일정함을 알 수 있다. 그림 15는 기존의 방법과 제안된 방법의 온도변화에 따른 녹색 방전셀의 spectrum 세기의 변화를 나타내고 있다. 80°C에서 제안된 방법의 spectrum 세기는 기존의 방법에 비해 약 10% 향상됨을 알 수 있다.

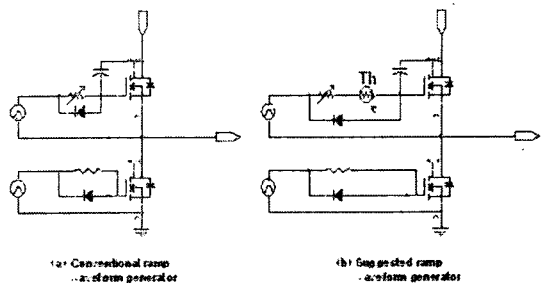


그림 9. Schematic diagram of waveform generator

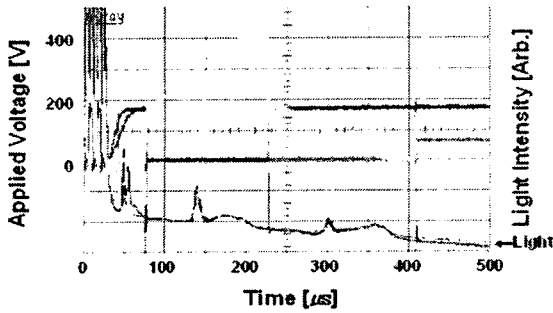


그림 10. Discharge waveforms of reset-up pulse using suggested method for both room temperature and 80°C in the reset period

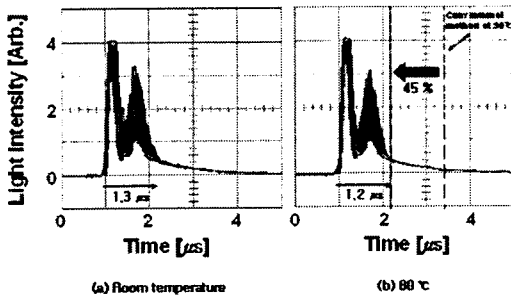


그림 11. Addressing dispersions of discharge cells from Fig. 10

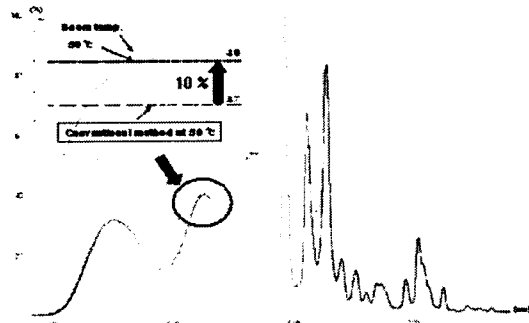


그림 12. Spectrum intensities of discharging cells using the suggested method for temperature variation

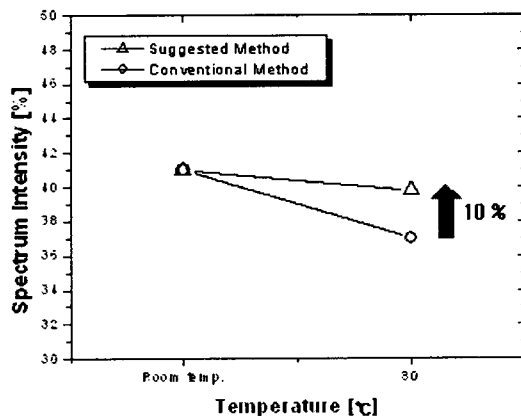


그림 13. Relationships between the light dispersion and the temperature.

## 6. Conclusion

본 논문에서는 고온에서 오방전을 감소시키기 위해 온도 변화에 따라 경사형 소거 펄스의 기울기가 자동적으로 변화하는 새로운 방법을 제안하고, 경사형 소거 펄스의 기울기가 항상 일정한 기존의 방법과 실험적으로 비교하였다. 기존의 방법에서는 패널의 장소 및 상황에 따라 주변온도가 변화하기 때문에 고온 오방전을 구동적인 입장에서 감소시키기 어려웠다. 따라서 고온에서 addressing 시간이 상온에 비해 증가하였다. 하지만, 제안된 방법인 경우, 주변 온도의 변화에 따라 경사형 소거 펄스의 기울기가 자동으로 변화하기 때문에 고온 오방전을 감소시키는 것이 가능하다. 따라서 온도가 변화 하더라도 reset 구간의 방전 개시 시간 및 addressing 시간이 상온과 거의 유사하였다. 80°C에서 addressing 시간은 기존의 방법에 비해 약 45% 감소되었고, spectrum 강도는 약 10% 개선되었다.

## References

- [1] J P Boeuf, "Plasma display panels: physics, recent developments and key issues", J. Phys. D: Appl. Phys, 36 (2003) R53-R69.
- [2] C.-H. Park, S.-H. Lee, D.-H. Kim, W.-G. Lee, and J.-E. Heo, "Improvement of Addressing Time and Its Dispersion in AC Plasma Display Panel", IEEE Trans. Electron Devices, vol. 48, No. 10, pp. 2260-2265, Oct. 2001.
- [3] J.-Y. Choi, D.-H. Kim, J.-E. Heo, S.-N. Ryu, J.-H. Ryu, H.-J. Lee, and C.-H. Park, "Effect of ramp-type erase pulse waveform on the high Temperature driving characteristics of ac PDP", Proceedings of The 2nd IMID, pp. 57-60, Aug. 2002.
- [4] T. shinoda et al., "High level gray scale for AC plasma display panels using address-display period-separated sub-field method", Trans. IEICE, vol. C-2, no. 3, pp. 349-355, 1998.
- [5] S. Yoshikawa et al., "Full-color AC plasma display with 256 gray scale", Jpn. Display, pp. 605-608, 1992.
- [6] Larry F. Weber, "Plasma Display Device Challenges", Proc. Asia display '98, pp. 15-27, Sept. 1998.
- [7] C.-H. Park, S.-H. Lee, D.-H. Kim, Y.-K. Kim, and J.-H. Shin, "A Study on the New Type Sustaining Electrode Showing High Luminous Efficiency in AC PDPs" IEEE Trans. Electron Devices, vol. 48, No. 10, pp. 2255-2259, Oct. 2001.
- [8] C.-H. Park, S.-H. Lee, D.-H. Kim, J.-H. Ryu, and H.-J. Lee, "A Modified Ramp Waveform to Reduce Reset Period in AC Plasma Display Panel", IEEE Trans. Electron Devices, vol. 49, No. 5, pp. 782-786, May 2002.