

van der Pauw 와 four point probe 방법에 의한 반도체 웨이퍼의 면저항 비교

\*강전홍, 김한준, 유광민, \*\*한상옥, \*\*\*김종석, #박강식, ##구경완  
\*한국표준과학연구원, \*\*충남대학교, \*\*\*한밭대학교, #대덕대학교, ##영동대학교

Comparison of van der Pauw method with FPP method in Sheet Resistance Measurements of Semiconductor Wafer

\*J.H.Kang, H.J.Kim, K.M.Yu, \*\*S.O.Han, \*\*\*J.S.Kim, #K.S.Park, ##K.Y.Koo.  
\*KRISS, \*\*ChungNam Univ., \*\*\*HanBat Univ., #Daeduk College, ##Youngdong College.

Abstract

반도체 웨이퍼의 면저항을 정밀 측정하는 대표적인 두 가지 방법인 4탐침(four point probe)방법과 van der Pauw 방법으로 반도체 웨이퍼의 면저항을 비교평가 하였다. 4탐침방법에 의한 측정 시스템을 사용하여 웨이퍼의 전체 면에 대하여 면저항을 측정하고, 같은 웨이퍼의 가장자리 네 지점에 탐침 전극을 구성한 후 van der Pauw 방법으로 면저항을 측정할 결과 4탐침 방법에 의한 측정결과를 기준으로 1%이하의 일치도를 나타냈다.

도록 스위칭 박스를 설치하였다. 측정 개략도는 그림 1에 나타냈으며, 측정시스템에서 사용한 기기는 dc current source(burster 6424, 불확도: 0.01%)와 digital voltmeter(Wavetek 1281, 불확도: 0.1%, at 10 μV 분해능)를 사용하였다. 측정은 웨이퍼 위에 4탐침 probe를 위치시키고 낮은 전류에서부터 전류범위를 확대하여 측정전압이 10 mV범위에서 측정될 때 공급전류를 고정시키고, 정방향과 역방향의 전류를 가하여 측정하였으며[3], 면저항은 컴퓨터에 의하여 자동으로 계산되도록 측정프로그램을 개발하여 적용하였다.

1. 서 론

4탐침방법은 일반적으로 측정이 간편하고 정확하여 반도체 관련 산업에서 널리 사용되고있는 측정방법으로 반도체 웨이퍼의 면저항을 측정하는데 주로 사용된다. 또한 실리콘 기판위에 입혀진 확산층, 에피택셜층, 이온주입층, 화학 증착층 등에 대한 국부적인 면저항 측정이 용이하고 반도체 웨이퍼의 전체 면에 대한 균일도 측정에도 많이 사용하고 있다. 그러나 반도체 생산라인에서의 사용은 면저항 측정시 탐침에 의해 웨이퍼 면이 손상되는 파괴적인 방법이므로 측정 후에는 사용이 불가능하고 측정시 탐침의 접촉 특성이 좋아야 하는 단점이 있다. van der Pauw 방법은 4탐침 방법에 비하여 반도체 웨이퍼의 면저항 측정에 많이 사용되진 않지만 국부면이 아닌 전체 면에 대하여 비교적 간단하게 측정 할 수 있으며, 측정 탐침은 최외곽 가장자리 위치에서만 사용하므로 비교적 웨이퍼 면에 손상을 주지 않는 비파괴적인 방법으로서 용도에 따라 적절하게 사용할 수 있다. 그러나 이 방법은 균일한 면저항의 웨이퍼가 요구되며, 면저항 측정시 가장자리 위치에서 탐침의 접촉이 좋아야 하는 단점이 있다. 오늘날 반도체 소자의 설계 및 생산공정에 있어서 필수적으로 검토되는 silicon wafer의 면저항 측정은 4탐침 방법이 주로 사용되고 있으나 4탐침 방법을 기준값으로 볼 때 van der Pauw 방법도 비교적 정확한 측정값(1%이하)을 얻을 수 있으므로 반도체 웨이퍼의 전체 면에 대한 저항값이 요구될 때에는 이 방법을 적용할 필요가 있다. 따라서 본 연구는 van der Pauw 측정방법이 반도체 웨이퍼의 면저항 측정 정확도에 미치는 영향에 대하여 평가하고, 4탐침 측정방법에 의한 결과와 비교하여 측정 정확도를 확인하였다.

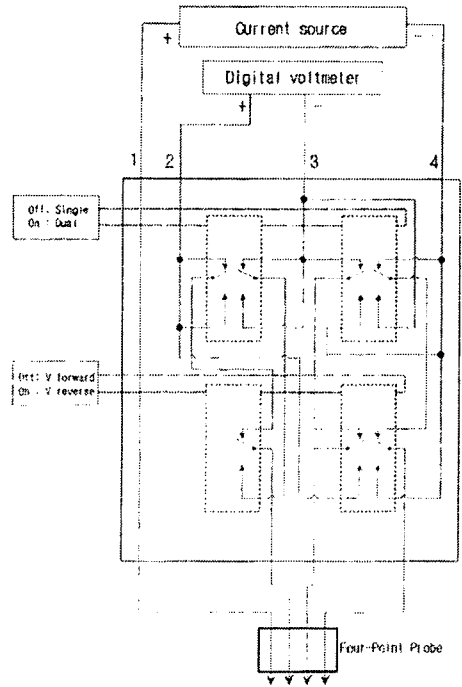


그림 1. 측정 개략도

2. 본 론

2.1 4탐침 방법에 의한 측정

이 4탐침 방법은 반도체 생산공정의 면저항 측정에 주로 많이 사용되는 방법으로서 측정시 probe spacing에 의한 변화와 가장자리 효과가 자동적으로 보상되는 dual configuration 기술을 적용하여 0.1%이하의 측정불확도를 가지는 측정 시스템을 사용하였다[1][2]. 이 측정 시스템의 구조를 간단히 살펴보면 내부에는 probe station을 장착시키고 probe를 상,하로 자유롭게 조절할 수 있도록 설계하였으며, single 및 dual configuration에 의한 측정을 간단하게 변환시킬 수 있

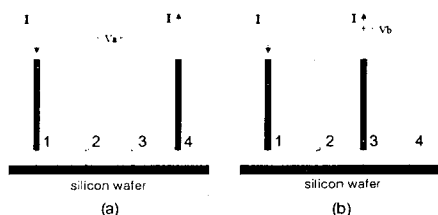


그림 2. Single & Dual configuration 방법

Dual configuration method에 의한 측정기술로서 그림 2의 (a),(b)에 나타난 바와 같이 single 및 dual configuration방법에서 각각의  $R_a$ 와  $R_b$ 를 구하면, 즉,

$$R_a \text{는 그림 (a)에서 } R_a = \frac{V_{24}}{I_{14}} \text{이고, } R_b \text{는 그림 (b)에서}$$

$$R_b = \frac{V_{24}}{I_{13}} \text{이다. } R_a \text{와 } R_b \text{의 측정값은 전류를 정방향과}$$

역방향으로 가하여 평균값을 취하여 얻어지며, 일반적으로  $R_a$ 의 측정값과  $R_b$ 의 측정값 크기는 비슷하고, 웨이퍼의 직경이 100 mm이상의 크기이며 probe spacing이 같은 경우에  $\frac{R_a}{R_b}$ 는 1.262이다[3]. 또한 probe spacing이

웨이퍼의 직경과 평행할 때 기하학적인 보정인자  $k_a$ 는 다음 식 (1)과 같이 정의되어 dual configuration 방법의 면저항  $R_s = k_a R_a$ 로서 구해지게 된다[2][3].

$$k_a = -14.696 + 25.173(R_a/R_b) - 7.872(R_a/R_b)^2 \quad (1)$$

$$1.20 \leq R_a/R_b \leq 1.32$$

본 연구에서 사용된 시료는 silicon wafer의 직경이 5"(100 mm)크기인 30 Ω/sq, 100 Ω/sq, 200 Ω/sq, 범위이고, 시험환경은 온도 23±1 °C, 습도 50 %이하의 실험실에 24시간 이상 충분히 적응시켰다. 측정 시스템의 전원핀과 전압계는 측정의 정밀·정확도를 향상시키기 위하여 국가 표준기로부터 소급성이 유지된 기기로 교정된 장비로 제작사의 매뉴얼을 참고로 예열한 후 측정하였다. 먼저 웨이퍼의 전체 면에 대한 평균 면저항값을 측정하기 위하여 그림 3의 측정점의 방향으로 약 1 cm간격으로 측정하였으며, 면저항의 평균값에 대한 면저항 균일도는 0.1 %이하였다.

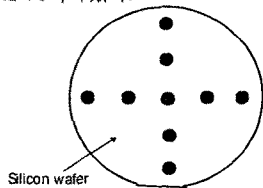


그림 3. 측정점

## 2.2 van der Pauw 방법에 의한 측정

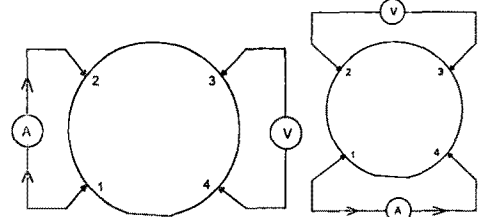
van der Pauw 방법은 그림 4의 (a)와 (b)에 나타난 바와 같이 silicon wafer의 가장자리 임의의 네 지점에 탐침 전극을 구성하여 그림 (a)의 1과 2사이에 전류를 공급하고 마주보는 방향 3과 4의 위치에서 유도되는 전압을 측정하여 저항  $R_A$ 를 구하며, 같은 방법으로 그림 (b)의 1과 4사이에 전류를 공급하고 2와 3사이에서 전압을 측정한 후 저항  $R_B$ 를 구하여 식 (3)으로부터 면저항( $R_s$ )을 구하는 방법이다. 즉, van der Pauw 방법에 의한 면저항  $R_s$ 는 측정 저항값  $R_A$ 와  $R_B$ 로부터 다음 식(2),(3)과 같은 관계식으로 나타내지며 식 (3)으로부터 면저항( $R_s$ )을 구하게 된다[4][5].

$$e^{-\pi R_A / R_s} + e^{-\pi R_B / R_s} = 1 \quad (2)$$

$$\rho = R_s \cdot d = \frac{\pi d}{\ln(2)} \frac{R_A + R_B}{2} f(\gamma) \quad (3)$$

여기서,  $d$ 는 시료의 두께,  $\rho$ 는 비저항,  $f(\gamma)$ 은 비율  $\frac{R_A}{R_B}$ 의 함수로 주어진다. 본 연구에 사용된 탐침 전극은 반도체 소자의 특성 시험에 주로 사용되는 probing solution Inc.(Model: OSM 1)장비의 탐침으로서 웨이퍼의 가장자리 네 지점에 탐침을 고정시키고 4탐침 방법에서 사용한 dc current source와 digital voltmeter

을 사용하여 5회 반복 측정하였다. 그리고 탐침 전극에 의한 면저항 측정결과와 비교하기 위하여 그림 4의 (c),(d)와 같이 전극을 silver paste로 웨이퍼 가장자리 위치에 입힌 다음 면저항을 측정한 결과 탐침전극으로 측정된 결과에 비해 약 2 %의 낮은 값 차이를 나타냈다. 이것은 측정지점의 차이에서 오는 요인과 탐침 전극에 비해 silver paste전극의 면적에서 오는 차이 때문일 것으로 판단된다. 따라서 그림 4의 (a),(b)와 같이 측정 전극은 되도록 탐침전극을 사용하는 것이 유리하며, 가능한 웨이퍼의 최외곽 가장자리에 위치시켜야 측정의 정확도를 높일 수 있다.

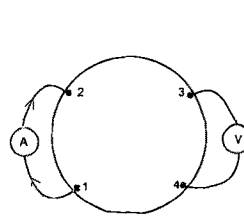


(a)

(b)

$$R_A = \frac{V_{34}}{I_{12}}$$

$$R_B = \frac{V_{23}}{I_{14}}$$



(c)

(d)

$$R_A = \frac{V_{34}}{I_{12}}$$

$$R_B = \frac{V_{23}}{I_{14}}$$

그림 4. van der Pauw 방법

## 2.3 측정결과

4탐침과 van der Pauw방법에 의해 측정된 면저항의 측정 결과는 표 1과 같으며, 면저항 30 Ω/sq.과 100 Ω/sq.범위의 silicon wafer는 페어차일드코리아 반도체(주)로부터 제공받은 제품으로 polished된 silicon wafer에 이온을 주입한 재료이다. 그리고 200 Ω/sq. 범위의 silicon wafer는 미국 표준기관(NIST)으로부터 구입한 표준인종물질로서 slice형태의 웨이퍼를 평가용 시료로 사용하였다.

표 1. 측정방법에 따른 면저항 측정결과와의 비교

측정방법	측정 웨이퍼(Ω/sq.)		
	30	100	200
4탐침(A)	33.74	102.4	166.3
불확도	0.25 %	0.3 %	0.46 %
van der Pauw(B)	33.43	101.4	168.1
불확도	0.37 %	0.46 %	0.57 %
$\frac{(A)}{(B)} \cdot 100 \%$	0.93 %	1.0 %	-1.1 %

4탐침 방법에 의한 측정불확도는 표 2에 나타냈으며

측정전류는 30 Ω/sq.범위의 경우 1.5 mA, 100 Ω/sq.범위에서는 460 μA, 200 Ω/sq.범위에서는 320 μA의 전류를 각각 공급하여 측정전압이 약 10 mV가 지시되도록 하였다[3]. 그 결과 30 Ω/sq.과 100 Ω/sq.범위에 대한 면저항 특성은 0.3 %이하의 불확도로 나타나 웨이퍼의 균일도 특성이 좋은 것으로 판단할 수 있으며, 200 Ω/sq.범위의 불확도는 약 0.47 %로 나타났다. van der Pauw 방법에 의한 측정불확도는 표 3에 나타냈으며, 30 Ω/sq.의 경우는 0.37 %, 100 Ω/sq.는 0.46 %, 200 Ω/sq.범위는 0.57 %로 각각 나타났다. 결과적으로 van der Pauw 방법에 의한 측정불확도는 4탐침방법에 비해 조금 크게 나타났으나 이는 측정전류의 범위가 각각 다르고 핀의 접촉에서 오는 요인 등으로 측정의 안정도와 재현성이 떨어져 측정불확도에 영향을 미치는 것으로 보여진다.

표 2. 4 탐침방법에 따른 불확도 평가결과

불확도 요인		4 탐침방법		
		30 Ω/sq.	100 Ω/sq.	200 Ω/sq.
Type A		0.1 %	0.1 %	0.2 %
Type B	전류원	0.05 %	0.05 %	0.05 %
	전압계	0.05 %	0.1 %	0.1 %
불확도(k=2)		0.25 %	0.3 %	0.46 %

표 3. van der Pauw방법에 따른 불확도 평가결과

불확도 요인		van der Pauw방법		
		30 Ω/sq.	100 Ω/sq.	200 Ω/sq.
Type A		0.15 %	0.2 %	0.2 %
Type B	전류원	0.05 %	0.05 %	0.05 %
	전압계	0.1 %	0.1 %	0.2 %
불확도(k=2)		0.37 %	0.46 %	0.57 %

### 3. 결론

van der Pauw와 4탐침 측정방법에 따라 30 Ω/sq., 100 Ω/sq., 200 Ω/sq.범위에 대한 반도체 웨이퍼의 면저항을 비교 평가한 결과 4탐침 방법에 의한 결과를 기준으로 약 1 %의 측정값 차이를 나타냈다. 일반적으로 반도체 웨이퍼의 면저항 측정에는 비교적 정확한 4탐침 방법이 주로 사용되고 있으나 생산라인에서 사용될 때에는 탐침에 의해서 웨이퍼의 표면에 손상을 미치게 되는 파괴적인 측정방법이므로 한번 측정 후에는 사용할 수 없게 되는 단점이 있다. 반면에 van der Pauw 방법에 의한 면저항 측정은 웨이퍼의 최외곽 가장자리에 핀 전극을 위치시켜 측정하므로 웨이퍼 면의 대부분은 탐침에 의해 손상되지 않는 비파괴적인 측정방법으로 웨이퍼의 활용이 가능한 장점이 있다. 따라서 면저항 웨이퍼의 균일도가 좋은 경우는 이 측정 방법의 활용을 고려해볼 만 하며, 본 연구에서 평가된 면저항 시료 이외의 범위에 대하여도 비교 평가가 요구되고, 추후 van der Pauw 방법에 따른 탐침을 쉽게 적용하여 활용 할 수 있는 방법과 측정 정확도 향상이 요구된다.

### [참 고 문 헌]

- [1] ASTM F84
- [2] ASTM F1529

[3] J. R. Ehrstein and M. C. Croarkin, NIST Special Publication 260-131, 1999 Ed.

[4] van der Pauw, "A method of measuring specific resistivity and hall effect of discs of arbitrary shape," *Philips Res. Rep.*, vol. 13, pp. 1-9, 1958

[5] "DC Conductivity Measurements in the van der Pauw Geometry" Gert Rietveld, vol 52, 2003.