

나노급 도금공정을 위한 미세패턴 제어기술의 개발

이재홍, 이병욱, 이경호^{*}, 김창교
순천향대학교 공과대학 정보기술공학부
순천향대학교 공과대학 신소재화학공학부^{*}

Development of control technique of nano-sized pattern for electroplating

Jae Hong Lee, Byoung Wook Lee, Kyung Ho Lee^{*}, Chang Kyo Kim
School of Information Technology Engineering, Soonchunhyang University
School of Material and Chemical Engineering, Soonchunhyang University^{*}

Abstract - The alumina membrane with nano sized pore was prepared from aluminum by anodic oxidation to apply for storage equipment, gas sensor and stamper. The pore size and cell size of the pores are controlled by anodic oxidation voltage. The alumina thickness was controlled by etching process using 0.2M H₃PO₄. The thickness of alumina on Si wafer was very accurately controlled by anodic oxidation time. Nickel with nano-sized grain was electroplated on the Au layer on silicon wafer. The fabricated pores on alumina membrane was the thickness of 7~10 μm with straight nano-sized pore of 30~120nm. The alumina by the etching process shows smooth surface. The size of Ni grain was 130nm and 250nm for 10mA/cm² and 20mA/cm² of electroplating currents, respectively.

1. 서 론

현재 Al을 이용한 양극산화법은 나노크기의 미세기공을 형성할 수 있으며, 또한 전압의 조절에 의하여 미세기공의 크기를 수 나노에서 수백 나노까지 제어할 수 있기 때문에 이를 응용분야에 이용하기 위한 연구가 활발히 진행되고 있다.

양극산화법은 전해질의 종류에 따라 황산법, 인산법, 크롬산법, 옥살산법으로 나누어지며, 황산법은 반응온도를 0°C로, 나머지는 반응온도를 약 15°C 정도에서 행하면 된다고 알려져 있다.

또한 양극산화법은 전기공급에 따라 정전압법과 정전류법으로 나눌 수 있다. 정전압법에 의해 양극산화를 수행할 경우 전압의 크기를 조절하면 수 나노에서 수백 나노까지 기공의 크기를 자유로이 조절할 수 있는 반면에 기공의 지름이 상부층은 크고 하부층은 작은 2단계별 구조를 갖게 된다. 따라서 상·하부의 크기가 일정한 나노기공을 얻기 위해서는 pore widening 공정을 실시하여야 한다. 이에 반해 정전류법으로 일정전류를 인가하는 양극산화법이기 때문에 형성되는 상·하부 기공의 지름이 일정해지는 장점은 있지만 기공의 크기를 조절하는데는 정전압보다 어려워지는 단점이 있다.

현재 양극산화법을 이용하여 제작된 나노기공은 많은 분야에서 응용대상이 되고 있다. 특히 나노기공에 강자성 금속을 성장시켜 고밀도 수직자기기록매체로 응용될 수 있다는 가능성이 제기되면서 고밀도 저장 장치로의 개발이 진행되고 있다. 또한 나노기공에 감지물질을 성장시키면 작은 크기에 대면적의 감지부를 갖는 센서를 제작할 수 있다는 가능성이 제기되고 있으며, 미세기공을 이용하여 스템퍼로 사용하려는 시도도 진행되고 있다. 하지만 이러한 일련의 응용분야에 있어서 중요한 점은 나노 기공의 크기뿐만이 아니라 기공간의 거리 및 높

이도 자유자재로 조절할 수 있어야 하며, 특히 기공의 상단에 증착장비를 이용하여 다른 층을 증착하기 위해서는 표면의 거칠기(roughness)가 매우 중요하다.

따라서 본 연구에서는 양극산화로 제작된 나노크기의 기공이 각종 응용분야에 적용될 수 있도록 하기 위하여 정전압법으로 나노기공의 크기 및 기공간의 거리를 제어하였으며, 미세기공의 높이를 제어할 수 있고 기공의 구조를 좋게 하기 위하여 pore widening 공정을 실시하였다. 또한, 후 공정을 위하여 기공 상단의 표면 거칠기를 개선하기 위한 연구를 하였다. 그리고 전해도금법으로 미세기공에 Ni을 증착하기 위하여 입자의 크기를 제어할 수 있는 방법을 제시하였으며, 이렇게 제작된 미세기공은 FE-SEM(S-4300, HITACHI)을 이용하여 표면에 분포된 기공의 크기와 형태, 막의 두께 및 구조를 관찰하였다.

2. 실험 방법

본 실험에서 사용된 시편은 순도 99.999%의 Al (0.25mm, thickness)과 wafer 위에 약 1.2μm의 Al을 올린 시편으로, 3×4 cm²로 절단하여 사용하였다.

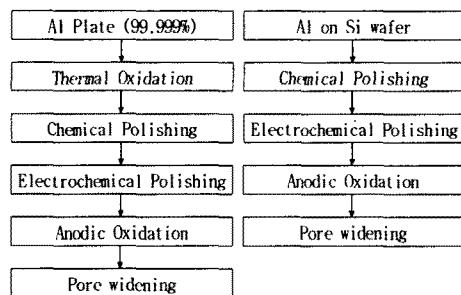


Figure 1. Schematic diagram of Anodic Oxidation (a) for 99.999% Al plate (b) for Al on Si wafer

Figure 1은 미세기공을 제작하기 위한 양극산화 공정이다. Figure 1(a)는 Al plate를 사용한 경우로서, 이때 시편의 전처리과정으로 열산화와 화학연마, 전해연마 과정을 거치게 되며, 이러한 전처리 과정을 거치게 되면 표면의 거칠기가 매우 좋아지게 된다. Figure 1(b)는 Si 웨이퍼 위에 스파터를 이용하여 1.2μm의 Al을 증착한 시편을 사용한 경우로서, Al plate를 사용할 경우와는 다른 전처리 과정을 행하여 주어야 한다. 특히 Al의 막 두께가 매우 얕기 때문에 화학연마의 시간과 전기량을 정밀하게 조절해야 한다.

이처럼 두 시편 모두 전처리과정을 거친 후에 양극산화를 하게 되면 수십 나노에서 수백 나노의 크기를 갖는 기공을 얻을 수 있으며, 정전압으로 양극산화를 수행한 경우에는 정전류로 양극산화를 수행한 경우보다 기공의 형태가 일정하지 않았기 때문에 pore widening 공정($0.1M H_3PO_4$, $60^\circ C$)을 통하여 기공의 모양을 일정하게 만들어 주었다. 또한 기공의 상단 거칠기를 좋게 하기 위하여 인산처리를 매우 정밀하게 실시하였다. 이처럼 제작된 수십 nm 크기의 기공에 금속을 증착하기 위해서는 입자의 크기가 수 나노 이하이어야 한다. 따라서 전해도금법을 사용할 경우에 입자크기를 줄이기 위하여 인가되는 전류량을 조절하였다.

3. 결과 및 고찰

3. 1 양극산화에 의한 나노기공 형성

Figure 2는 Al plate와 Si wafer 위에 증착된 Al 시편을 이용하여 $0.2M$ Oxalic acid으로 $40V$, $1h$ 동안 정전압 양극산화를 실시한 결과로서, (a)는 $110nm$ 정도의 일정한 크기를 보이는 기공이 형성되었으며, (b)는 생성된 기공이 매우 직선적으로 형성되었음을 보여주고 있다. Figure 2(c)는 기공의 하단부를 보기 위해 인산처리를 한 것으로, 기공의 하단에 barrier layer가 형성된 것을 알 수 있다. Figure 2(d)는 Si wafer 위에 약 $1.2\mu m$ 의 Al을 증착하여 양극산화를 실시한 사진으로, 이때 전류량의 변화를 관찰하여 양극산화 시간을 조절하였다. Figure 3은 이러한 전류량의 변화에 따라 생성되는 알루미나 막의 매커니즘을 보여주고 있다.

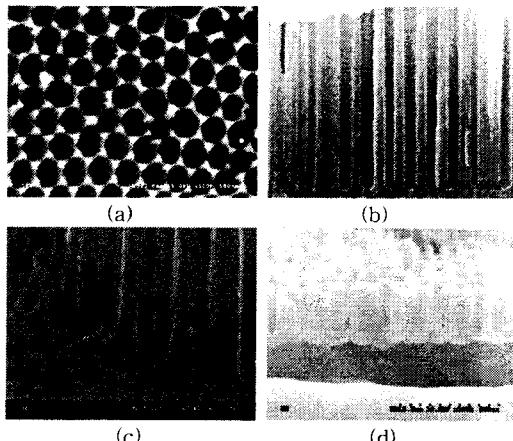


Figure 2. Alumina membrane by anodic oxidation

(a) surface (b) cross-section
(c) barrier layer (d) using Al on Si wafer

Figure 3에서 a~b 구간은 양극산화가 일어나는 구간으로 전류가 미세하게 증가하며, b~c 구간은 Al의 하단부까지 기공이 형성되어 저항의 증가로 인해 전류가 감소하는 구간이다. Figure 3에서 c~d 구간은 barrier layer가 서서히 얇아지는 구간으로 전류량이 증가하게 되며, d 구간 이상이 되면 Si wafer로부터 알루미나 막이 분리되게 되므로 d 지점에서 양극산화를 정지하여야 한다. 하지만 이 과정은 매우 조심하여야 않으면 안되는 것으로, d 지점을 지나치게 되면 산화막이 Al과 분리가 되고, d 지점 이전에 stop을 하게 되면 barrier layer 하단에 Al이 잔존하게 되므로 후 공정을 하기가 어렵게 된다. 즉, Si wafer 상에 Al을 증착하여 양극산화를 하고자 한다면, Al의 막질 상태나 두께 등의 상태에 따라 시간

을 정할것이 아니라 전류의 변화를 관찰해가며 양극산화를 수행해야 한다. 또한 정전류법을 사용하고자 한다면 Figure 3의 그래프와 반대의 현상을 보이게 된다.

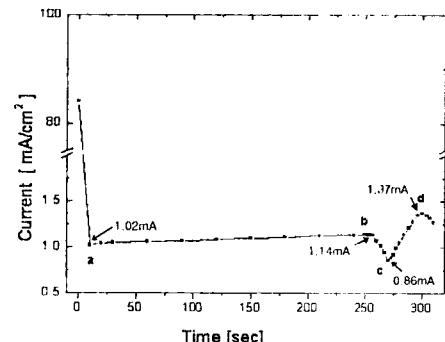


Figure 3. Control of the anodic oxidation time by variation of current (for Al on Si wafer)

3. 2 인산처리 공정에 따른 산화막의 변화

Figure 4는 $3 \times 4cm^2$ 의 99.999% Al plate를 사용하여 $0.2M$ Oxalic acid으로 $40V$, $5min$ 동안 정전압 양극산화를 실시한 경우이다. 전해연마후 표면에 생성된 자연산화막과 다공성 표면을 제거하기 위하여 $60^\circ C$, $0.1M H_3PO_4$ 에 $5min$ 동안 침전시킨 후, 양극산화를 실시하였다.(a)는 인가해준 전기량이 부족하여 기공의 형성이 제대로 일어나지 않은 Al_2O_3 막의 표면을 보여주고 있으며, Figure 4(b)는 Figure 4(a)의 시편에 대한 높이를 측정한 사진으로, 약 $10\mu m$ 정도의 높이를 갖는 Al_2O_3 층을 보여주고 있다. Figure 4(c)는 $0.2M$ 의 H_3PO_4 에 $5min$ 동안 침전시킨 후의 표면으로서 약 $110nm$ 정도의 크기를 갖는 기공이 형성되었지만 표면 상단부의 roughness가 매우 좋지 않음이 관찰되었다. Figure 4(d)는 Figure 4(c)의 시편에 대한 높이를 측정한 사진으로, 인산처리를 한 후의 Al_2O_3 층이 약 $7.4\mu m$ 의 높이로 줄어든 것을 알 수 있다.

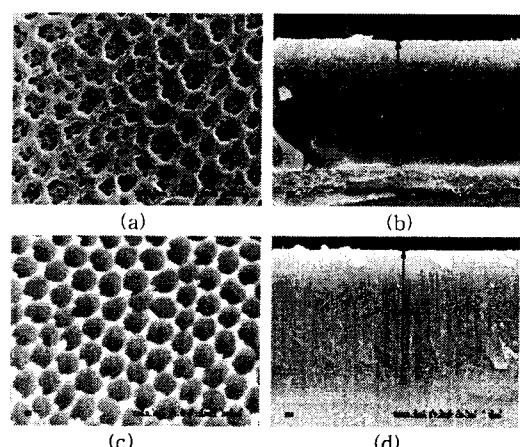


Figure 4. Variation of alumina membrane by pore widening.

before (a) surface (b) thickness of Al_2O_3
after (c) surface (d) thickness of Al_2O_3

이처럼 $0.2M$ 의 인산수용액을 이용하여 후처리공정을 하게 되면 시간에 따라 기공의 모양과 높이가 달라짐은 물론, 기공의 상단 표면 또한 변하게 된다.

Figure 5는 이에 대한 사진으로서, Figure 5(a)는

10min동안 인산처리를 한 것으로, 형성된 기공의 모양이 일정하지는 않지만 산화막의 상단 표면 roughness가 매우 좋 아짐을 알 수 있다. 하지만 Figure 5(b)는 30min 동안 인산처리를 한 것으로, 기공간의 거리는 점점 더 확대시킬 수 있지만 기공의 모양이 더욱 나빠지는 것을 알 수 있다. 따라서 미세기공의 크기와 기공 사이의 거리를 조절하기 위하여 정전압법을 사용한 경우, 후처리 공정이 반드시 필요하지만 기공의 높이와 형태에 따라서 후처리 공정 시간을 달리 해 주어야만 우수한 roughness와 모양을 갖는 나노기공을 얻을 수 있다.

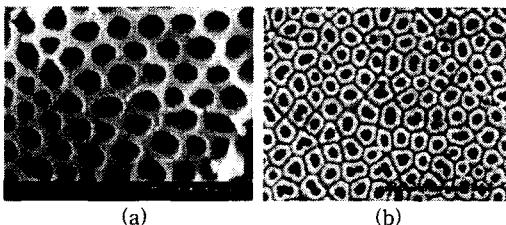


Figure 5. Roughness of the alumina membrane by controlled etching process time
(a) for 10min (b) for 30min

3. 전해도금 조건

형성된 나노기공에 Ni 금속을 채워넣기 위한 방법은 무전해도금, 전해도금 등 여러 가지 방법이 있다. 하지만 기공 내부에만 선택적으로 Ni 금속을 석출시키기 위해서는 전해도금법이 훨씬 유리하다.

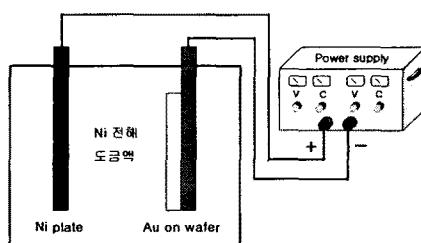


Figure 6. Experimental apparatus for Ni electroplating

Figure 6은 Ni 전해도금을 하기 위해 제작된 전해도금조로서, 55°C의 Ni 전해도금액 속에 Ni plate와 Si wafer를 약 5cm 정도의 거리를 두고 배치한다. 그리고 power supply의 (-)극에 Si wafer를, (+)극에 Ni plate를 연결하여 준 후, 시편의 면적 대 전류량을 조절하여 각각 5min동안 전해도금을 실시하였다.

사용된 Ni 전해도금액의 성분은 다음과 같은 작용을 한다. 먼저, $\text{NiSO}_4 \cdot 6\text{H}_2\text{O}$ (황산니켈)은 Ni 이온을 공급해 주는 주 공급원으로서, Ni ion의 농도가 높으면 대전류 밀도의 사용이 가능해진다. 다음으로 $\text{NiCl}_2 \cdot 6\text{H}_2\text{O}$ (염화니켈)은 염소이온을 공급해 주는 동시에 Ni 이온도 공급하는 것으로, 염소 이온은 Ni의 아노드 용해에 불가결한 성분이며, 또한 음극 전류 효율을 높이는 역할을 한다. 그리고 H_3BO_3 (붕산)은 pH 완충제로로서 중요한 역할을 하게된다.

Figure 7은 전류량에 따른 입자의 크기를 보여주는 그림이다. Figure 7(a)는 10 mA/cm^2 의 전류량을 인가한 경우로서, 평균 130nm의 입자 크기를 보였으며, Figure 7(b)는 20 mA/cm^2 의 전류량을 인가한 경우로서, 평균 250nm의 입자 크기를 보였다.

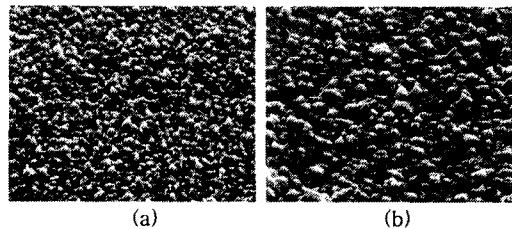


Figure 7. Size of Ni grain for current intensity
(a) 10 mA/cm^2 (b) 20 mA/cm^2

4. 결 론

각 용융분야에 양극산화로 제작된 미세기공을 적용하기 위하여 용융분야에 적합한 크기나 높이, 기공간의 거리를 갖는 미세기공을 제작한 결과는 다음과 같다.

1) 정전압 양극산화법을 이용하여 미세기공을 제작하는 경우, pore widening 공정을 실시함으로서 양호한 구조를 갖는 미세기공을 얻을 수 있으며, 또한 기공의 높이를 조절할 수 있다.

2) 정밀하게 pore widening 공정을 실시하면 기공의 상단 거칠기를 매우 양호하게 만들 수 있기 때문에 양극산화를 이용하여 제작된 나노크기의 기공을 각종 용융분야에 적용할 수 있다.

3) Si 웨이퍼위에 Al을 증착하여 양극산화를 수행하면 기공의 높이를 수 μm 이하에서 조절할 수 있으며, 시간에 따른 전류량의 변화를 통하여 정밀한 양극산화를 수행할 수 있다.

4) 전해도금시 전류량을 매우 작게 하면 Ni 입자의 크기를 수 nm 이내로 줄일 수 있기 때문에 수십 nm의 크기를 갖는 미세기공에 전해도금을 이용하여 Ni을 증착할 수 있다.

[참 고 문 헌]

- [1] W Shim, C. W. Lee, Y. M. Hanm, "Gas Permeation Characteristics of Microporous Alumina Membrane Prepared by Anodic Oxidation", J. Korean Ind. Eng. Chem., Vol. 10, No. 2, 212-217, April 1997.
- (2) Wenchong Hu, Dawei Gong, and Zhi Chen, "Growth of well aligned carbon nanotube arrays on silicon substrates using porous alumina film as a nanotemplate", Applied Physics Letters, Volume 79, number 19, November 2001.
- (3) Hung Sang Suh and Jin Seung Lee, "Highly ordered two dimensional carbon nanotube arrays", Applied Physics Letters, Vol. 75, No. 14, October 1999.
- (4) S. H. Jeong, L. Y. Hwang and K. H. Lee, "Template-based carbon nanotubes and their application to a field emitter", Applied Physics Letters, Vol. 78, No. 14, April 2001.
- (5) J. Li, C. Papadopoulos, and J. M. Xu, "Highly-ordered carbon nanotube arrays for electronics applications", Applied Physics Letters, Vol. 75, No. 3, July 1999.

감사의 글

본 연구는 산업자원부 2003년 지역산업진흥사업(지역특화 기술개발)의 지원에 의하여 수행되었고 이에 감사드립니다.