

시간지연을 고려한 ATM 망에서의 체증제어를 위한 H_∞ 제어기 설계

강래정, 정우채, 김영종, 임택택
고려대학교 전기공학과

Robust H_∞ State Feedback Congestion Control of ATM for linear discrete-time systems with uncertain Time-Variant Delay

Lae-Chung Kang, Woo-Chae Jung, Young-Joong Kim, and Myo-Taeg Lim
Dept. of Electrical Engineering, Korea University

Abstract - This paper focuses on congestion control for ATM network with uncertain time-variant delays. The time-variant delays can be distinguished into two distinct components. The first one that is represented by time-variant queueing delays in the intermediate switches is occurred in the return paths of RM cells. The next one is a forward path delay. It is solved by the VBR Model which quantifies the data propagation from the sources to the switch. Robust H_∞ control is studied for solving congestion problem with norm-bounded time-varying uncertain parameters. The suitable robust H_∞ controller is obtained from the solution of a convex optimization problem including terms of LMIs.

1. 서 론

ATM은 여러 종류의 트래픽 공존에 따른 체증 발생 하에서도 각각의 서비스가 대역폭의 이용효율을 높이면서 데이터의 무결성 및 QoS를 만족해야 한다. 다른 서비스들과 달리 ABR은 ATM 망의 대역폭이나 버퍼와 같은 사용 자원을 파악하여 동적으로 할당하고 자원 관리(Resource Management, RM) 셀을 이용한 피드백 메커니즘을 제공하고 있다. 출발지와 도착지 사이에 가상 회선이 설정되면 셀 지연 변동, 최대 셀 전송지연, 셀 손실이 나타나며, 이에 따른 ABR의 체증제어에 대한 연구가 많이 진행되고 있으며[1-2], 체적 제어나 강인 제어 같은 현대 제어이론의 적용이 연구되고 있다[3-4]. 모든 네트워크에서와 같이 ATM에서도 여러 가지 원인에 의해 시간지연은 발생한다. 기존의 연구 결과는 이러한 시간지연문제를 일정한 값으로 가정하고 문제를 해결하거나[3-4], 외란은 포함하지 않는 시변환 시간지연 문제로 다루었다[5]. 이러한 문제에 대한 연구를 위해 본 논문에서는 샘플링 할 때마다 변하는 시간지연을 불확정 계수로 표현하고, 예측할 수 없는 트래픽 흐름의 통계적 변동과 망 내의 고장 등에 의한 외란으로도 가정하고 강인 제어기를 설계한다. RM셀을 소스로 보낼 때와 소스에서 스위치로 데이터를 보냄에 있어 시간지연이 발생하고, 모델을 이산 시간 상태 공간 모델로 표현할 것으로 시간지연의 값은 정해진 최소치와 최대치 안에서 몇 개의 값으로 정해진다. 이것은 α 와 β 로 표현되며 소스에서의 전송률을 구할 수 있다. 불확정 계수를 가지는 강인 제어 설계에 있어서 일반적인 방법으로는 해결하기 어려운 복잡한 Riccati 부등식의 해를 구하는 문제가 발생한다. 이 논문에서는 LMI (Linear Matrix Inequalities) 방법을 사용한다. 본론에서는 시간지연을 고려한 ATM 망에 대한 시스템 모델을 제안하고 체증제어를 위한 강인제어기를 설계한다. 3장에서는 모의실험을 통하여 큐 길이의 변화를 통해 제안하는 제어기의 타당성을 보인다.

2. 본 론

ATM망에 대한 시변환 시간지연 모델을 제안하고, 이 모델에서의 체증 제어를 위한 불확정 계수를 가지는 강인 제어기를 설계한다.

2.1 시변환 시간지연 모델

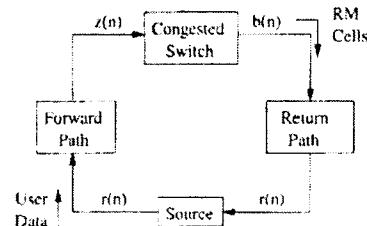


그림 1. 단일 시스템 모델

그림1은 소스가 하나일 때의 모델을 나타내며 $r(n)$ 은 소스에서 보내는 전송률을 나타내고, $z(n)$ 은 스위치로 들어오는 데이터의 전송률이다. 그리고 $b(n)$ 은 스위치에서 큐의 길이에 의해 계산된 RM cell을 피드백 루프를 통해 소스로 보내지는 값이다. ABR 트래픽의 대역폭은 b_0 이며, 샘플링 시간은 T 로 고정되어있다[5]. RM 셀을 전송하는 과정에서 큐의 길이에 따른 시간 지연이 발생한다. 시간지연은 정해진 값을 중에서 하나의 값으로 표현되며, 소스에서의 데이터 전송률인 $r(n)$ 은 최근 정보로 갱신되기 전엔 이전의 정보를 유지 하는 IIFS(Iold Freshest Sample)[6]를 따른다.

$$r(n) = \alpha_{\tau_{\min}}(n)K(n - \tau_{\min}) + \dots + \alpha_{\tau_{\max}}(n)K(n - \tau_{\max}) \quad (1)$$

$$\alpha_j(n) = \begin{cases} 1, & \text{if } j = \tau(n) \\ 0, & \text{otherwise} \end{cases} \quad (2)$$

소스에서 데이터를 전송할 때는 평균 시간지연을 계산한 VBR(Variable Bit-Rate)[6]을 따른다.

$$z(n) = \sum_{i=\tau_{\min}}^{\tau_{\max}} \beta_i(n-i)r(n-i) \quad (3)$$

$$\beta_j(n) = \begin{cases} 1, & \text{if } j = \tau(n) \\ 0, & \text{otherwise} \end{cases} \quad (4)$$

α 와 β 는 다음의 조건을 만족하여야 한다.

$$0 \leq \tau_{\min} \leq \tau(n) \leq \tau_{\max} < \infty \quad (5)$$

$$\sum_{i=\tau_{\min}}^{\tau_{\max}} \alpha_i = 1 \quad (6)$$

$$\sum_{i=\tau_{\min}}^{\tau_{\max}} \beta_i = 1 \quad (7)$$

α 와 β 에 의한 시간지연과, 각 소스에서의 데이터 전송률을 포함하는 상태방정식은 다음과 같다.

$$A_i(n) = \begin{bmatrix} 0 & 0 & \cdots & 0 & 0 & \cdots & 0 & 0 \\ 1 & 0 & \cdots & 0 & 0 & \cdots & 0 & 0 \\ 0 & 1 & \cdots & 0 & 0 & \cdots & 0 & 0 \\ \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots & \vdots \\ 0 & 0 & \cdots & 1 & 0 & \cdots & 0 & 0 \\ R_i\beta[\bar{\tau}_{2,i}, i]\alpha[1, i] & R_i\beta[\bar{\tau}_{2,i}, i]\alpha[2, i] & \cdots & R_i\beta[\bar{\tau}_{2,i}, i]\alpha[\bar{\tau}_{1,i}, i] & 0 & \cdots & 0 & 0 \\ R_i\beta[\bar{\tau}_{2,i}-1, i]\alpha[1, i] & R_i\beta[\bar{\tau}_{2,i}-1, i]\alpha[2, i] & \cdots & R_i\beta[\bar{\tau}_{2,i}-1, i]\alpha[\bar{\tau}_{1,i}, i] & 1 & \cdots & 0 & 0 \\ \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots & \vdots \\ R_i\beta[1, i]\alpha[1, i] & R_i\beta[1, i]\alpha[2, i] & \cdots & R_i\beta[1, i]\alpha[\bar{\tau}_{1,i}, i] & 0 & \cdots & 1 & 0 \end{bmatrix} \quad (10)$$

$$x_i(n+1) = A_i(n)x_i(n) + B_i(n)b(n) \quad (8)$$

$$z_i(n) = C_i(n)x_i(n) + D_i(n)b(n) \quad (9)$$

$$B_i(n) = \begin{bmatrix} w_i \\ 0 \\ \vdots \\ 0 \\ w_i R_i \beta[\bar{\tau}_{2,i}, i] d[0, i] \\ w_i R_i \beta[\bar{\tau}_{2,i}-1, i] d[0, i] \\ \vdots \\ w_i R_i \beta[1, i] d[0, i] \end{bmatrix} \quad (11)$$

$$C_i(n) = (R_i \beta[0, i] d[1, i]; \dots; R_i \beta[0, i] d[\bar{\tau}_{1,i}, i]; 0; \dots; 0; 1) \quad (12)$$

$$D_i(n) = (R_i w_i \beta[0, i] d[0, i]) \quad (13)$$

$x_i(n)$ 은 i 번째 소스의 시간 지연과 전송률을 포함하며, $z_i(n)$ 은 소스의 전송률을 나타낸다. α 와 β 값에서 첫 번째 숫자는 시간지연의 값을 두 번째 숫자는 i 번째 소스를 나타낸다. w_i 는 최대-최소 공정성 알고리즘[7]에 의한 i 번째 소스의 공정 분배이고, $r(n)$ 값은 최대치를 넘지 못하는데 R_i 는 전송률의 폭화 값이다.

2.2 시간지연을 고려한 ATM 모델의 상태방정식

각각의 소스에서의 시간지연 상태와 스위치에서의 큐의 길이, 큐의 폭화점, RM cell의 변화율, RM cell의 폭화점, 각 소스에서의 시간지연 상태와 전송률을 포함하는 상태 방정식은 다음과 같다[5].

$$\dot{x}(n+1) = Ax(n) + Bu(n) + Hu(n) \quad (14)$$

$$y(n) = Cx(n) + Du(n) \quad (15)$$

$$y_s = [1 \ 0 \ 0 \ \dots \ 0]x(n) \quad (16)$$

$$A = \begin{bmatrix} 1 & 0 & T \sum_{i=1}^M D_i & T \left(\sum_{i=1}^M D_i - 1 \right) & TC_1 & TC_1 & \dots & TC_1 \\ 0 & 1 & 0 & 0 & 0 & 0 & \dots & 0 \\ -G & G & 0 & 0 & 0 & 0 & \dots & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & \dots & 0 \\ 0 & 0 & B_1 & B_1 & A_1 & 0 & \dots & 0 \\ 0 & 0 & B_2 & B_2 & 0 & A_2 & \dots & 0 \\ \vdots & \vdots & \vdots & \vdots & \vdots & \ddots & \ddots & \vdots \\ 0 & 0 & B_M & B_M & 0 & 0 & \dots & A_M \end{bmatrix} \quad (17)$$

$$B = \left[T \sum_{i=1}^M D_i \ 0 \ 1 \ 0 \ B_1^T \ B_2^T \ \dots \ B_M^T \right]^T \quad (18)$$

$$H = [1 \ 0 \ 0 \ \dots \ 0]^T \quad (19)$$

$$C = \begin{bmatrix} 0 & 0 & D_1 & D_1 & C_1 & 0 & \dots & 0 \\ 0 & 0 & D_2 & D_2 & 0 & C_2 & \dots & 0 \\ \vdots & \vdots & \vdots & \vdots & \vdots & \ddots & \ddots & \vdots \\ 0 & 0 & D_M & D_M & 0 & 0 & \dots & C_M \end{bmatrix} \quad (20)$$

$$D = [D_1^T \ D_2^T \ \dots \ D_M^T]^T \quad (21)$$

$$x(n)^T = [y_s(n) \ y_0 \ \Delta b(n) \ b_o \ x_1(n)^T \ x_2(n)^T \ \dots \ x_M(n)^T] \quad (22)$$

G 는 $y_s(n)$ 의 차이에 의한 큐 제어이동, $y_o(n)$ 는 큐의 길이, y_0 는 큐의 폭화점, Δb 는 전송률의 변화율, b_o 는 데이터 전송률의 폭화점, 그리고, $x_i(n)$ 은 각 소스의 시간지연 상태를 나타낸다.

2.3 H_{oo} 제어기 설계

위의 상태방정식에서 불확정계수를 포함하는 행렬들은 $A = \bar{A} + \Delta A$, $B = \bar{B} + \Delta B$, $C = \bar{C} + \Delta C$, $D = \bar{D} + \Delta D$ 와 같다. 장인제어에 불확정계수를 적용하기 위해선 다음의 조건을 만족하여야 한다.

$$\begin{bmatrix} \Delta A(k) & \Delta B(k) \\ \Delta C(k) & \Delta D(k) \end{bmatrix} = \begin{bmatrix} M_1 \\ M_2 \end{bmatrix} F(k) [N_1 \ N_2] \quad (23)$$

$$F(k) F(k)^T \leq I \quad (24)$$

앞의 상태방정식은 샘플링 할 때마다 바뀌게 되므로 일 반적으로 Riccati 방정식의 해를 구하기 어렵기 때문에 다음의 상태방정식을 도입한다[10].

$$\dot{x}(n+1) = \bar{A}x(n) + \bar{B}u(n) + H_a u(n) \quad (25)$$

$$y(n) = \bar{C}x(n) + \bar{D}u(n) \quad (26)$$

$$z(n) = E_{1a}x(n) + E_{2a}x(n) \quad (27)$$

$$H = [\sqrt{\epsilon} M_1 \ \gamma^{-1} H] \quad (28)$$

$$E_{1a} = \begin{bmatrix} \frac{N_1}{\sqrt{\epsilon}} \\ [1 \ 0 \ \dots \ 0] \end{bmatrix}, \quad E_{2a} = \begin{bmatrix} \frac{N_2}{\sqrt{\epsilon}} \\ [0 \ \dots \ 0] \end{bmatrix} \quad (29)$$

$\epsilon, \gamma > 0$ 인 경우에 (25)~(27)의 상태방정식을 안정하게 하는 Riccati 방정식의 해는 (14)~(16)의 상태방정식을 안정하게 하는 Riccati 방정식의 해와 같고 상태재환 강인제어를 설계 할 것이므로, $u(n) = -Kx(n)$ 을 대입 할 것이고, K 는 다음과 같다.

$$K = -(E_{2a}^T E_{2a} + B^T P B)^{-1} (B^T P A + E_{2a}^T E_{1a}) \quad (30)$$

$P > 0$ 를 구하기 위해 다음의 Riccati 방정식을 풀다.

$$I - H^T P H > 0 \quad (31)$$

$$A^T P A - P - \begin{bmatrix} B^T P A + E_{2a}^T E_{1a} \\ H^T P A \end{bmatrix}^T \bar{E}(P)^{-1} \cdot \begin{bmatrix} B^T P A + E_{2a}^T E_{1a} \\ H^T P A \end{bmatrix} + E_{1a}^T E_{1a} < 0 \quad (32)$$

$$\bar{E}(P) = \begin{bmatrix} E_{2a}^T E_{2a} + B^T P B & B^T P H \\ H^T P B & H^T P H - I \end{bmatrix} \quad (33)$$

위의 Riccati 방정식을 간단히 하기 위해 입력 $u(n)$ 을 다음과 같이 변환한다[11].

$$u(n) = (B^T L B + E_{2a}^T E_{2a})^{-1} (B^T L B + E_{2a}^T E_{1a}) x(n) \quad (34)$$

L 값은 다음의 Riccati 방정식으로 구할 수 있다.

$$A^T L A - L - (A^T L B + E_{1a}^T E_{2a})(B^T L B + E_{2a}^T E_{2a})^{-1} \cdot (B^T L A + E_{2a}^T E_{1a}) + E_{1a}^T E_{1a} < 0 \quad (35)$$

이러한 Riccati 방정식은 부등식으로 표현되므로 해를 구하기 위해서는 LMI의 형태로 바꿔야 한다. 행렬 M , L , Q 가 있고 M , Q 가 대칭 행렬일 때, $Q > 0$, $M + L^T Q^{-1} L < 0$ 의 필요충분조건은 다음과 같다.

$$\begin{bmatrix} M & L^T \\ L & -Q \end{bmatrix} < 0 \quad \text{or} \quad \begin{bmatrix} -Q & L \\ L^T & M \end{bmatrix} < 0 \quad (36)$$

(35)의 Riccati 방정식을 LMI의 형태로 바꾸면 다음과 같이 표현 된다[8][9].

$$L > 0, B^T L B + E_{2a}^T E_{2a} > 0 \quad (37)$$

$$\begin{bmatrix} A^T L A - L + E_{1a}^T E_{1a} & A^T L B + E_{1a}^T E_{2a} \\ B^T L A + E_{2a}^T E_{1a} & B^T L B + E_{2a}^T E_{2a} \end{bmatrix} < 0 \quad (38)$$

3. 모의실험

시변환 시간지연을 고려하고 체증제어를 위해 y_0 와 y_0 의 차를 이용한 제어기의 시간에 따른 큐의 변화와, 앞에서 제안한 강인제어기를 포함하는 경우의 큐의 길이변화를 비교하는 모의실험을 한다. 외란 값은 $-60\sim60$ cells 사이의 임의의 값으로 하였으며, 하나의 스위치에 데이터를 보내는 소스는 3개경우로 실험하였다. 소스에서 스위치로의 시간지연은 3가지의 경우를 고려하며 ($\tau_{\beta,\min}=0$, $\tau_{\beta,\max}=2D$, 스위치에서 소스로의 시간지연은 4가지로 나타낸다($\tau_{\alpha,\min}=0$, $\tau_{\alpha,\max}=3D$). 샘플링 시간인 T 는 10ms이며, 데이터의 포화점과 큐의 포화점은 각각 3000cells/s, 5000cells로 가정한다. 각 소스의 공정배분은 각각 $w_1=0.3$, $w_2=0.3$, $w_3=0.4$ 으로 변하지 않는 값으로 가정하며, y_0 와 $y_s(n)$ 의 차이에 의한 큐 제어 이득인 G 는 5, 각 소스의 포화 값인 R_i 의 최소치는 0.5이다.

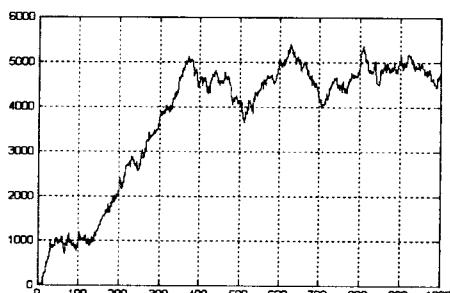


그림 2. 외란이 있는 시스템에서의 큐의 변화

가로 축은 샘플링 횟수를 나타내며, 세로축은 큐의 길이를 나타낸다. 첫 번째 그래프는 시간지연과 외란을 적용하였을 때의 기준의 방법[5]을 사용한 큐의 길이변화에 대한 그래프이다. 그리고 같은 조건에서 앞에서 설계한 강인 H_∞ 제어기를 적용한 그래프를 비교하였다. 두 그래프 모두 큐의 포화점인 5000cells 안에서 변하는 것을 볼 수 있다. 그러나 기준의 방법 보다는 앞에서 제안한 강인 H_∞ 제어기를 적용한 경우의 큐의 변화폭이 작다는 것을 알 수 있다.

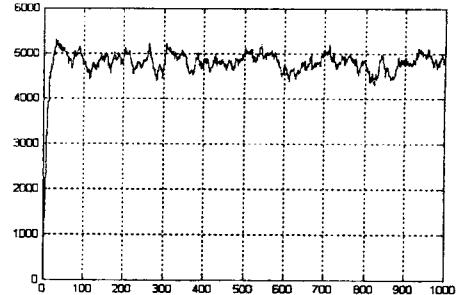


그림 3. 강인제어를 적용한 시스템의 큐의 변화

4. 결 론

본 논문에서는 시변환 시간지연을 포함하는 ATM망의 정체 제어 문제를 해결하기 위하여 불확정계수를 갖는 모델을 제안하고 외란과 불확실성에 강인한 H_∞ 제어기를 설계하였다. 이러한 제어기 설계시 필요한 Riccati 방정식의 해를 LMI를 이용하여 구하였으며 모의실험 통하여 제어기가 ATM망에서 큐의 길이를 제어함으로써 체증을 해소 할 수 있다는 것을 보였다. 이 제어기는 패킷단위의 사용과 피드백 루프의 바탕에서 설계하였으므로 ATM망과 같은 패킷전송과 피드백 루프를 사용하는 다른 전송 매체에서도 사용 될 수 있을 것이다.

[참 고 문 헌]

- [1]R.Jain,"Congestion control and traffic management in ATM networks : Recent advances and a surveys", Computer Networks and ISDN, Vol. 28, pp.1723 1738, 1996
- [2]P. Kenneth,"A Practical Controller for Explicit Rate Congestion Control", IEEE, Vol.47, pp.960-978, 2002
- [3]이수구," H_∞ 필터를 이용한 초고속 비동기전송망의 체증제어", 대한전기학회, Vol.D, 2137-2139, 2003
- [4]장세권,"ABR 서비스의 체증제어를 위한 H_∞ 제어기 설계", 대한전기학회, Vol D, pp.2134-2136, 2003
- [5]L. Mihail,"The Effect of Uncertain Time Variant Delays in ATM Networks With Explicit Rate Feedback: A Control Theoretic Approach", IEEE/ACM, Vol.11, NO4, pp.628-637, 2003
- [6]H. Peter,"On The Nature of The Time-Variant Communication Delays", in Proc. IASTED Conf. Modeling, pp.792 797, 2001
- [7]H. Ohsaki, "Designing efficient explicit rate switch algorithm with max-min fairness for ABR service class in ATM networks" in Proc. IEEE Int. Vol.1, pp. 182 186, 1997
- [8]B. Stephen , Linear Matrix Inequalities in System and Control Theory, siam, 1994
- [9]S. Peng,"Robust H_∞ state feedback control of discrete time delay linear systems with norm-bounded uncertainty", International Journal of Systems Science, Vol.31, pp. 409 415, 2000
- [10]Y. Lisong,"Robust H_∞ control for linear discrete time systems with norm bounded time varying uncertainty", Systems & Control Letters, Vol.27, pp.199 208, 1996
- [11]A. Anton,"The Discrete Time Riccati Equation Related to the H_∞ Control Problem.", IEEE, Vol.39, pp.686 691, 1994