

# 평면형 군위상 지연 선형화기의 설계

권혁문 최원규 황희용 최 경  
 강원대학교 전기전자정보통신공학부  
 hyhwang@kangwon.ac.kr

## A Design of Planner Linear Group Delay Equalizer

HyukMoon Kwonn, Wonkyu Choi, HeeYong Hwang, Kyung Choi  
 Dept. of Electrical and Computer Eng. Kangwon National University

### Abstract

In This paper, a pole-zero optimized design method for multi-layered planar interdigital stripline linear group delay bandpass filter with tap input port is presented. As a design example, a four-pole group delay filter with center frequency of 2.14GHz, bandwidth of 160MHz, and group delay variation of  $\pm 0.1\text{ns}$  for LTCC technology or multilayered PCB technology is designed. In the design process, as well the whole structure is not necessary to be simulated, and within three times of optimizing process we have good result as well. This design method could be useful for controlling error correction of manufacturing process as well as design stage.

Key words : group delay, linear phase, BPF, multilayer, LTCC

## 1. 서 론

군지연 선형화기는 Feedforward 전력증폭기의 고조파 왜곡의 제거나 전송선 형태의 긴 위상지연선의 대체, 디지털 통신시스템의 Symbol Delay Elements 등에 널리 사용되고 있고 그 동안 다양한 형태의 연구가 진행되어 통과 대역 리플값과 군위상 지연값에 따른 각각의 저역 통과 원형 여파기의 소자값들은 잘 정리되었다<sup>[1]-[4]</sup>. 그러나 군지연 선형화기는 전력 전달 특성에서 그 크기 특성뿐만 아니라 위상특성도 동시에 선형적으로 되도록 제어해야하고 그 구조상으로도 교차 결합을 이용하는 복잡한 형태가 되고 설계시의 최적화의 까다로운 난점 있으므로, 통상의 크기 특성만을 제어하는 체비세프나 바터워즈, 타원 함수 형태의 여파기에 비해서는 그 체계적인 연구가 미흡한 실정이다. 또한 실제 물리적 구현에 필요한 다양한 형태의 입출력 결합 형태에 따른 전체적인 연구가 미흡하고, 구성 요소에 따른 각 파라미터들의 변화에 대한 크기와 주파수 의존적인 특성의 체계적인 연구는 거의 없는 실정이다.

다층구조의 제조기술인 LTCC나 다층PCB 기술의 발달로 평판형 군위상 선형화기의 설계에는 스트립라인 형태의 Interdigital 구조가 유리하고 입

출력구조는 소형화를 위해서는 탭결합의 입력과 출력 포트가 선택될 수 있다. 이를 설계하기 위해서는 원하는 구조에 따른 모드매칭, FEM 등의 전용 수치 해석적 프로그램을 개발하던가 아니면 등가 모델들을 이용한 근사적인 초기 설계치에서 상용의 3D 시뮬레이터를 이용한 오랜 최적화의 과정이 필요하고 이 과정의 크기뿐만 아니라 위상까지 최적화시켜야하므로 막대한 최적화 시간이 필요하다.

## 2. 본 론

### 2.1 일반화된 군위상지연선형화기의 등가회로

일반화된 두개의  $n+1$ 차수의 교차 결합된 interdigital 선로를 갖는 위상 선형화기의 등가회로를 Fig. 1에 도시하였다.[3] [6].

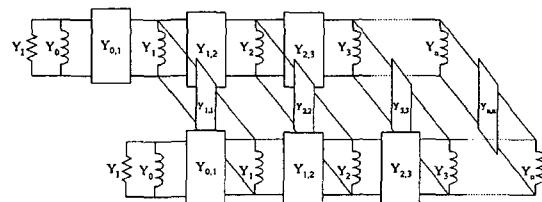


Fig. 1. Equivalent circuit for generalized interdigital linear phase filter.

$$Y_{r-1,r} = \frac{1}{\alpha\sqrt{C_{r-1}C_r}}$$

$$Y_{r,r} = \frac{K_r}{\alpha C_r}$$

$$Y_r = 1 - Y_{r-1,r} - Y_{r,r+1} - Y_{r,r}$$

for  $r = 1 \rightarrow n$ , with  $C_0 = \frac{1}{\alpha}$ ,  $C_{n+1} = \infty$

and  $Y_0 = 1 - \frac{1}{\alpha\sqrt{C_1}}$  (1)

여기서  $\alpha = \omega' \operatorname{cosec} \left( \frac{\pi(f_2 - f_1)}{2(f_2 + f_1)} \right)$  이고,  $\omega'$ 는 lowpass prototype의 차단 주파수,  $K_r$  과  $C_r$  는 [7]에서 참조 할 수 있는 lowpass prototype의 소자 값들이다.

입력과 출력 부분은 그림 2의 등가회로에 관한 식(2)의 인버터  $Y'_{0,1}$ 으로 대체하여 전체의 선형화기는 그림 3과 같은 등가회로가 되고 여기서 모든 소자들은 1/4파장의 길이를 갖는다.

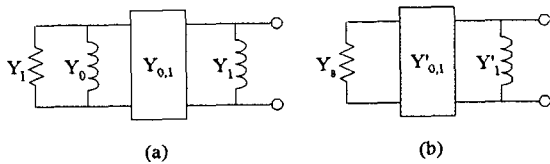


Fig.2 The input or output part(a) and its equivalent circuit(b) for Input or output part

$$Y'_{0,1} = Y_0 \sqrt{\frac{Y_s}{Y_1}} \quad \text{and} \quad Y'_1 = 1 - Y_{0,1}^2 + Y_1 - Y_0 \quad (2)$$

여기서 90도의 위상차는 무시되었다.

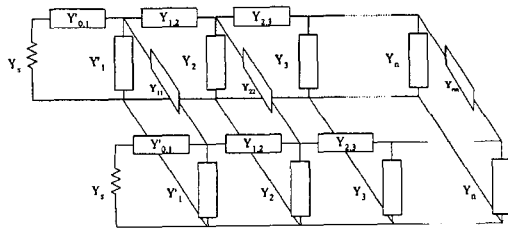


Fig. 3 Equivalent circuit for linear phase filter with quarter wavelength transmission lines.

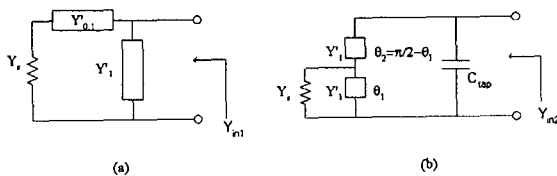


Fig. 4 Inverter input(a) and Tapped input(b)

입력인버터를 탭입력으로 변환하면서 그림 4의 두 회로에 대한 식 (3)을 서로 비교하여 인버터 주파수의존성에 대한 고려를 한다. [11]

$$Y_{in1} = \frac{Y_{0,1}^2}{Y_s} + jB_1$$

$$Y_{in2} = \frac{Y_s B}{D} + jB_2 \quad (3)$$

where  $B_1 = \left( Y'_{0,1} \frac{Y_s^2 - Y_{0,1}^2}{Y_s^2} - Y'_1 \right) \cot \theta$ ,

$$B_2 = \left[ \omega C_{tap} + \frac{ED - BC}{D} \right]$$

$$B = Y_s^2 + Y_1^2 \left( \tan \frac{\theta_2}{2} - \cot \theta_1 \right)^2,$$

$$C = \frac{B}{Y'_1} \sin \theta_2 - Y'_1 \left( \tan \frac{\theta_2}{2} - \cot \theta_1 \right), \quad D = Y_s^2 + C^2,$$

and  $E = Y'_1 \tan \frac{\theta_2}{2}$

그러면 주파수의존성에 대한 보정식을 (4)와 같이 기율기함수  $b_1, b_2$ 로 얻을 수 있다.

$$b_1 = \frac{\pi}{4} Y'_{0,1} \left[ \frac{Y_s^2 - Y_{0,1}^2}{Y_s^2} \left( \frac{K}{\beta} \right)^2 + 1 \right]$$

$$b_2 = \frac{\omega_0 \Delta B_2}{2 \Delta \omega} \Big|_{\text{near } \omega_0} \quad (4)$$

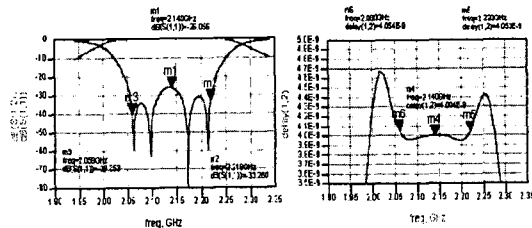


Fig. 5 Filter response by equivalent circuit with tapped inputs (using ADS).

그림 5에는 이들 식을 이용하여 설계한 탭결합 구조를 갖는 선형화기의 특성을 도시하였다.

### 2.2 탭결합 선형화기의 영점극점분석법

EM 시뮬레이터와 회로 시뮬레이터를 이용한 체계적인 Iteration 방법은 두 시뮬레이터에서 제시되는 영점과 극점들을 비교하여 일치시킴으로써 빠르게 수행될 수 있다.

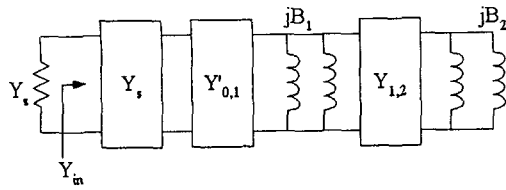


Fig.6 Even or odd mode equivalent circuit for Fig 3.

그림 6은 그림 3의 선형화기에 대한 Even and Odd Modes의 등가회로이고 이는 물리적 구조의 Dimensions를 구하는데 바로 Reference로 사용될 수 있다. 그림 7은 그림 3형태로 설계된 선형화기의 S 파라미터와 군위상을 보여주고, 그림8은 이들의 영점과 극점을 도시한 것이다.

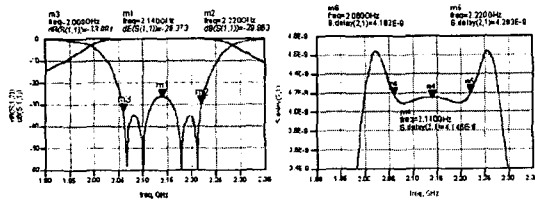


Fig. 7 Filter response by equivalent circuit (using ADSTM).

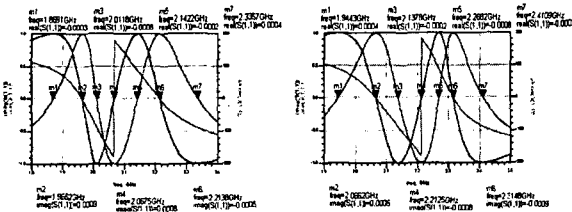


Fig. 8 Typical pole-zeros for s11 of even(left) and odd(right) mode circuit

그림 8의 영점과 극점 각 7개와 S<sub>11</sub>상의 실수 및 허수 성분의 관계는 다음 a)-d)로 정리할 수 있다.

a) Im(S<sub>11</sub>)=0 and Re(S<sub>11</sub>)= -1 at f<sub>4</sub> , or,

$$B_2 = 0 \quad \text{at } f_4$$

b) Im(S<sub>11</sub>)=0 and Re(S<sub>11</sub>)= 1 at f<sub>2</sub>, f<sub>6</sub> , or

$$B_1 - \frac{Y_{12}^2}{B_2} = 0 \quad \text{at } f_2, f_6$$

c) Im(S<sub>11</sub>)=1 and Re(S<sub>11</sub>)= 0 at f<sub>1</sub>, f<sub>5</sub> , or

$$B_1 - \frac{Y_{12}^2}{B_2} = -\frac{Y_{01}^2}{Y_s} \quad \text{at } f_1, f_5$$

d) Im(S<sub>11</sub>)=-1 and Re(S<sub>11</sub>)= 0 at f<sub>3</sub>, f<sub>7</sub> , or

$$B_1 - \frac{Y_{12}^2}{B_2} = \frac{Y_{01}^2}{Y_s} \quad \text{at } f_3, f_7$$

where,  $B_1 = Y_{11} - Y'_1 \cot \theta_1$

$B_2 = Y_{22} - Y_2 \cot \theta_2$  for even mode

and,  $B_1 = -Y_{11} - Y'_1 \cot \theta_1$

$B_2 = -Y_{22} - Y_2 \cot \theta_2$  for odd mode.

그림 6의 입력 어드미턴스 Y<sub>in</sub> 과 S<sub>11</sub>은 (5)와 (6)으로 계산 되므로, a)-d)로부터 공진기의 공진 주파수(또는 전기적 길이 θ) 그리고 결합계수 k는 아래와 같이 식 (7)-(12)로 계산된다.

$$Y_{in} = j \left( \frac{Y_s}{Y'_{01}} \right)^2 \frac{B_1 B_2 - Y_{12}^2}{B_2} = jB \quad (5)$$

$$S_{11} = \frac{Y_s - Y_{in}}{Y_s + Y_{in}} = \frac{Y_s^2 - B^2}{Y_s^2 + B^2} - j \frac{2Y_s B}{Y_s^2 + B^2} \quad (6)$$

$$\lambda_2 = \frac{1}{f_{4e} + f_{4o}} \frac{1}{2\sqrt{\mu\epsilon}} \quad (7)$$

$$\frac{\cot \theta_{21e} \cot \theta_{61e} - \cot \theta_{31e} \cot \theta_{71e}}{(\cot \theta_{21e} + \cot \theta_{61e}) - (\cot \theta_{31e} + \cot \theta_{71e})} = \cot \theta_{42e} \quad (8)$$

$$k_{22} = \frac{4}{\pi} \cot \theta_{42e} \quad (9)$$

$$k_{12} = \frac{4}{\pi} \sqrt{(\cot \theta_{42e} - \cot \theta_{21e})(\cot \theta_{61e} - \cot \theta_{42e})} \quad (10)$$

$$k_{11} = \frac{4}{\pi} \left[ \cot \theta_{21e} + \left( \frac{\pi}{4} k_{12} \right)^2 \frac{1}{\cot \theta_{42e} - \cot \theta_{21e}} \right] \quad (11)$$

$$k_{01} = \frac{2}{\sqrt{\pi}} \sqrt{\frac{\pi}{4} k_{11} - \cot \theta_{31e} - \left( \frac{\pi}{4} k_{12} \right)^2 \frac{1}{\cot \theta_{42e} - \cot \theta_{31e}}} \quad (12)$$

여기서 θ<sub>ije</sub> 는 i-th frequency의 j-th resonator의 전기적 길이 이다.

또한, 그림3의 결합계수 k의 정의는 식 (13)-(16) 같이 간단히 나타낼 수 있다.

$$k_{01} = \frac{J_{01}}{\sqrt{b_1 Y_s}} = 2 \sqrt{\frac{Y_{01}^2}{\pi Y'_1 Y_s}} \quad (13)$$

$$k_{12} = \frac{J_{12}}{\sqrt{b_1 b_2}} = \frac{4}{\pi} \frac{Y_{12}}{\sqrt{Y'_1 Y_2}} \quad (14)$$

$$k_{11} = \frac{J_{11}}{b_1} = \frac{4 Y_{11}}{\pi Y'_1} \quad (15)$$

$$k_{22} = \frac{J_{22}}{b_2} = \frac{4 Y_{22}}{\pi Y_2} \quad (16)$$

2.3 탭결합 선형화기의 물리적 구현

스트립라인형 다층 균지연 선형화기의 물리적 구조와 결합 구조는 그림 9 및 그림 10과 같다.

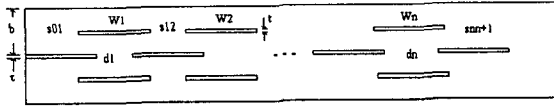


Fig. 9 A cross cut of physical structure

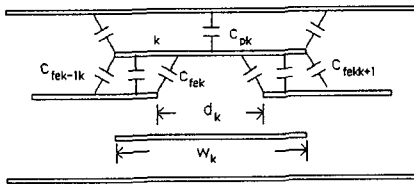


Fig.10 A slot coupling structure for k-th resonator

일반적으로 스트립라인 구조의 fringe 커패시턴스는 그림 9와 10의 구조에서 식(17)-(23)으로 구할 수 있다.<sup>[8][9]</sup>

$$Z_0 = \frac{\eta}{4} \left( \frac{w/b}{1-t/b} + c_f / \epsilon \right)^{-1} \quad (17)$$

여기서 Z0는 대칭구조의 스트립라인 특성 임피던스이고,  $\eta = \sqrt{\mu/\epsilon}$ ,

$$c_f = \frac{1}{\pi} \left[ 2\xi \ln(\xi+1) - (\xi-1) \ln(\xi^2-1) \right], \quad \xi = \frac{1}{1-t/b}$$

이다.

선폭 w는 정규화 선폭이  $w/(b-t) \ll 0.35$  이면 식 (18)로 보정해야한다.

$$w'/b = [0.07(1-t/b) + w/b]/1.2 \quad (18)$$

$$c_{fe} = \frac{c_f}{c_f(0)} c_{fe}, \quad c_{fe} = \frac{2}{\pi} \ln \left( 1 + \tanh \frac{\pi s}{2b} \right)$$

$$c_{fo} = \frac{c_f}{c_f(0)} c_{fo}, \quad c_{fo} = \frac{2}{\pi} \ln \left( 1 + \coth \frac{\pi s}{2b} \right) \quad (19)$$

$$c_p = \frac{2W\epsilon}{b-t} \quad (20)$$

$$c_{11} = s_{cpl} + 2c_f + 2c_{fe} \quad (21)$$

$$c_{12} = c_{fo} - c_{fc} \quad (22)$$

$$k' = \frac{\sqrt{\epsilon r} Z_0 (\pi d)^2}{1920 \left[ b K \left( \operatorname{sech} \frac{\pi w}{2b} \right) \right]} e^{-\pi r/d} \quad (23)$$

여기서 K[ ]는 complete elliptic integral of the first kind이고, k'는 dk를 통한 두 스트립선로 간의 결합계수이다.

위 식들에서 슬롯의 너비 d를 구하기 위해서는, 선로의 너비 w를 알아야하고 gap은 식 (24)와 같이 cp의 감소를 초래한다. 이에 따라 w는 다시 결합계수에 영향을 미친다. 따라서 완전한 Dimension들을 구하기 위해서는 식 (24)-(27)을 이용한 몇 번의 Iteration이 필요하다.

$$\Delta c_p = 2 \frac{d}{b-t} \quad (24)$$

$$c_f = c_{fe}(d) \quad (25)$$

$$c_{\text{index}} / \epsilon = \eta Y_1 Y_{\text{index}} \quad \text{OR} \quad c_{\text{index}} / \epsilon = \eta Y_1 Y'_{\text{index}} \quad (26)$$

$$w_1/b = 1/2(1-t/b) [1/2c_1/\epsilon + 1/2\Delta c_{p1}/\epsilon - c_{fo}(s_{01})/\epsilon - c_{fe12}/\epsilon]$$

$$w_k/b = 1/2(1-t/b) [1/2c_k/\epsilon + 1/2\Delta c_{pk}/\epsilon - c_{fk}/\epsilon - c_{fek-1k}/\epsilon - c_{fek+1}/\epsilon]$$

$$w_n/b = 1/2(1-t/b) [1/2c_n/\epsilon + 1/2\Delta c_{pn}/\epsilon - c_{fo}(s_{n+1})/\epsilon - c_{fenn-1}/\epsilon]$$

(27)

여기서 k는 k번째 공진기를 대한 것임을 나타낸다.

공진기의 개방단(gi)의 Fringe 커패시턴스에 의한 공진 주파수의 변화를 고려를 위해서는 그림 11에서 식 (28)을 사용한다.

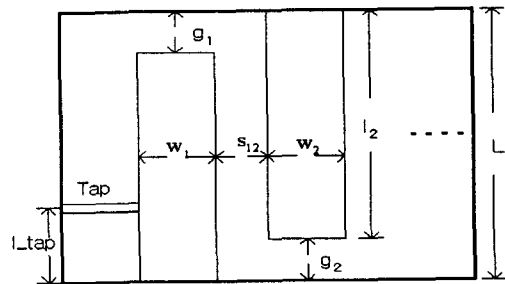


Fig.11 Top view of the filter.

$$\omega_0 (C_{g1} - C_{\text{tap}}) = Y_{o1} \cot \frac{\pi l_1}{2\lambda}$$

$$\omega_0 C_{gk} = Y_{ok} \cot \frac{\pi l_k}{2\lambda} \quad (28)$$

여기서 C<sub>gk</sub>와 Y<sub>ok</sub>는 k번째의 gap fringing capacitance와 공진기의 특성 임피던스를 나타내고, 각 C<sub>gk</sub>는 식(29)를 이용하여 구할 수 있다 [10]

$$C_{gk} = \omega_0 \epsilon w_k (2c_{f0}(g_k)/\epsilon), g_k = L - l_k \quad (29)$$

그림 12에 선형화기의 물리적 Dimension의 초기치를 구하는 flow chart를 도시하였다.

### 2.4 탭결합 선형화기의 설계

그림 12와 같은 과정으로 구해진 물리적 초기치는 3D 시뮬레이터인 Sonnet<sup>TM</sup>에 의한 Even 모드 Odd 모드 각각의 S<sub>11</sub>계산을 통해 영점 극점 분석법으로 최적화시킨다. 이에 따라 중심 주파수 2.14GHz에서 비유전을 25로 설계된 160MHz 대역폭에 ±0.1nS의 Group delay Variation을 갖는 4단의 7.5\*2.5\*10.0mm 크기의 균지연 선형화기의 특성을 도시하면 그림 13과 같다.

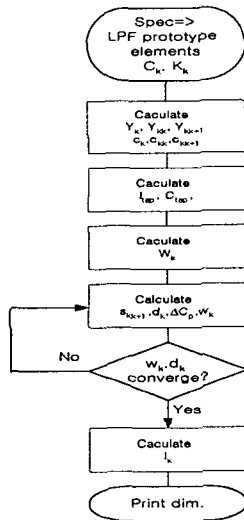


Fig. 12 Flow chart for initial design

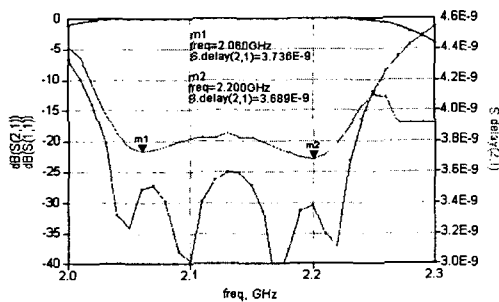


Fig. 13 Equalizer response by EM-simulator (Sonnet<sup>TM</sup>)

## 3. 결 론

본 논문에서는, 탭입력 형태에 대해 영점-극점 분석법을 제시하였고, 다층구조 스트립라인 형태

의 균지연 선형화기의 설계하였다. 스트립라인의 결합은 Fringing 커패시턴스를 이용하여 초기치를 계산하고 탭입력 형태에 대해 제시한 영점-극점 분석법과 3D EM simulator를 이용한 최적화 설계를 하였다.

LTCC 제작을 위해, 중심주파수 2.14GHz에서 비유전을 25를 이용하여 160MHz의 대역폭과 ±0.1nS의 Group delay Variation을 갖는 4단의 7.5\*2.5\*10.0mm 크기의 균지연 선형화기를 설계하였다.

### [참 고 문 헌]

[1] David Chambers and Yafei Huang, "Synthesis of Delay Filters", IEEE MTT-s International Microwave Symposium Digest, pp1327-1330, 1998.  
 [2] L. Accatino, A. Angelucci, "A DIELECTRIC RESONATOR FILTER AS LOW LOSS DELAY ELEMENT FOR 14 GHz ON-BOARD 4-DCPSK DEMODULATION", IEEE MTT-s International Microwave Symposium Digest, pp, 1981.  
 [3] John David Rhodes, "The Generalized Interdigital Linear Phase Filter" *IEEE Transaction on Microwave Theory and Techniques*, Vol. MTT-18, No.6, June 1970, pp301-307.  
 [4] A. E. Atia and A. E. Williams, "Nonminimum-Phase optimum-amplitude band waveguide filters", *IEEE Transaction on Microwave Theory and Techniques*, Vol. MTT-22, pp425-431, April 1974.  
 [5] John David Rhodes, "The Generalized Direct-Coupled Cavity Linear Phase Filter" *IEEE Transaction on Microwave Theory and Techniques*, Vol. MTT-18, No.6, June 1970, pp308-313.  
 [6] John David Rhodes, "A Low-pass Prototype Network for Microwave Linear Phase Filters" *IEEE Transaction on Microwave Theory and Techniques*, Vol. MTT-18, No.6, June 1970, pp290-301.  
 [7] J.H. Cloete, "Tables for Nonminimum-Phase Even-Degree Low-Pass Prototype Networks for the Design of Microwave Linear-Phase Filters" *IEEE Transaction on Microwave Theory and Techniques*, Vol. MTT-27, No.2, Feb. 1979, pp123-128.  
 [8] Shimizu, J. Kandand E.M.T. Jones, "Coupled-Transmission-Line Directional Couplers", *IRE Trans. MTT*, Vol. MTT-6, pp.403-410, Oct. 1958  
 [9] J.A.G. Malherbe, *Microwave Transmission Line Filters*, Artech house, Inc. 1979.  
 [10] D. D. Khandelwal, "The Resonant Frequency of Interdigital Filter Elements", *IEEE Transaction on Microwave Theory and Techniques*, May 1967, pp322-324.  
 [11] Hee Yong Hwang, Sang-won Yun, "The Design of Bandpass Filters Considering Frequency Dependence of Inverters", *Microwave Journal*, Vol.45, No.9, 2002.09, pp154-163.