

스위치를 이용한 W-CDMA 광중계기용 RF 전력검출기 모듈의 설계

°이윤복, 조정용, 신경섭, 이용안, 이흥민

경기대학교 전자공학과 RF연구실

경기도 수원시 팔달구 이의동 산 94-6 (우)442-760

전화 : (031) 246-8746 / 팩스 : (031) 249-9796

E-mail: yunbok81@freechal.com , poor20@hanmail.net

Design of RF Power Detector Module with Switch for W-CDMA Optic Repeater

°Yun-Bok Lee , Jung-Yong Cho, Kyung-sub Shin, Yong-an Lee, Hong-Min Lee
Department of Electronic Engineering, Kyonggi University San 94-6, Yiui-Dong, Paldal-Gu,
Suwon-Si, Kyonggi-Do, Korea

Abstract

This paper describes the design of enhanced TSSI RF Power Detector which has wide dynamic range using switch and Log amp. This Power Detector consists of low and high gain loops, and they adaptively switched by output DC voltage which is proportioned to input power level. Because Power Detector needs to separate the channel, so architecture is heterodyne system having 70MHz intermediate frequency. This proposed RF Power Detector is settle to the satisfaction of Closed loop power control system for W-CDMA optic repeater, and the obtained dynamic range cover the higher than 50dB.

Key words : W-CDMA, Power Detector, TSSI, Log amp, Optic repeater

I. 서론

최근 무선이동통신 기술의 발전으로 인하여 사용자들이 서비스를 이용하는 형태와 범위가 점차 넓어지는 가운데, 제 3세대 이동통신 시스템방식인 W-CDMA(Wideband-CDMA)가 등장하였다.

W-CDMA는 유선수준의 높은 음성 품질과 기존의 CDMA보다 더욱 큰 채널용량과 빠른 데이터 전송속도, 그리고 고속이동성을 지원하는 등의 장점을 가지고 있다.[9] 그러나 같은 주파수채널 내에서 여러 명의 사용자가 같이 이용하는 다중화 방식이기 때문에 같은 채널에 있는 다른 사용자에게 의한 잡음 효과와 간섭으로 인해 전체 시스템 용량이 감소되

어 버리는 역효과가 발생할 수 있다. 따라서 W-CDMA는 시스템 용량을 최대로 하기 위해 기지국이나 중계기의 서비스범위 내에서 정밀하고 빠른 전력제어가 반드시 필요하게 되며, 또한 이를 지원하기 위한 자동이득제어(Automatic Gain Control)부에서는 제어의 기준이 되는 정밀한 RF 전력의 검출이 매우 중요하게 된다.[5]

따라서 미약한 신호까지도 검출이 가능한 넓은 dynamic range를 갖는 Power Detector에 대한 요구가 증가하게 되어 이를 만족할 수 있는 성능을 가진 Logarithmic Amplifier를 이용한 응용이 보편화되고 있다.[1][8]

본 논문에서는 W-CDMA용 광중계기에서 서비스 범위 내의 RF 전력을 검출하는 데에 사용되는 넓은

dynamic range를 갖는 TSSI(Transferred Signal Strength Indicator) Power Detector를 구현하기 위해 Analog Device사의 AD8362 Log amp IC를 중심으로 각 채널별 주파수를 탐색하기 위한 주파수 변환기와 스위칭 모듈을 적용하여 연구, 제작하였으며 dynamic range의 극대화와 증계기의 시스템 용량 감시 면을 중점적으로 연구 검토하였다.

II. Power Detector 설계 및 분석

2-1. Power Detector의 설계 목표

기존의 Log amp를 사용한 TSSI Power Detector에서는 IC의 성능을 제한하지 않기 위해 정합용의 고정감쇠기와 DC Block 등을 추가하거나 dynamic range를 확장하기 위해 증폭단을 추가하여 이득을 보상하는 정도의 응용이 보편적이었다.

또한 RSSI Power Detector에서는 채널별 탐색이 가능하도록 주파수 변환부를 추가한 정도의 응용이 많았다.

본 논문에서는 W-CDMA의 채널당 5MHz의 대역폭을 서비스의 종류에 따라 채널수를 변화시킴으로써 가변할 수 있는 장점을 살리기 위해 RSSI Power Detector에 많이 응용되는 제어부가 추가된 주파수 변환장치와 PLL을 이용하여 각 채널별로 대역을 변화시키도록 하였다.

Dynamic range의 극대화를 위하여 전체 시스템 전단에 Isolation 특성이 좋은 SPDT(Single Pole Double Throw)스위치로부터 두가지의 다른 이득을 가진 경로로 분기하였으며, 이러한 경로들을 능동적으로 선택하기 위한 피드백회로를 추가함으로써 입력되는 RF 전력의 상태에 맞춘 전력검출이 가능하도록 하였다. 단, 초기에 동작할 때에는 전력의 상태를 알 수 없으므로 이득이 높은 경로부터 검출하게 되며, 그 이후 전력레벨에 맞춘 경로 선택이 이루어지도록 설계하였다. 또한 각각의 경로에서 Log amp가 가진 dynamic range특성을 최대로 하기 위해 적절한 잡음지수와 이득을 만족하도록 Link budget을 조정하는 증폭기와 Pad를 추가해 주었다.

표 1에 설정한 설계 목표를 제시하였으며, 그림 1에 블록도를 나타내었다.

Parameter	Specification	
주파수범위	2140±10MHz	
최대입력전력	-20dBm	
TSSI (W-CDMA A)	dB 범위	50dB이상
	dBm 범위	-20dBm ~ -70dBm이하
	전압범위	1 ~ 9V
	dB 간격	225mV / dB, 125mV / dB
	기준치	9V @ -20dBm

표 1. Power Detector의 설계 목표

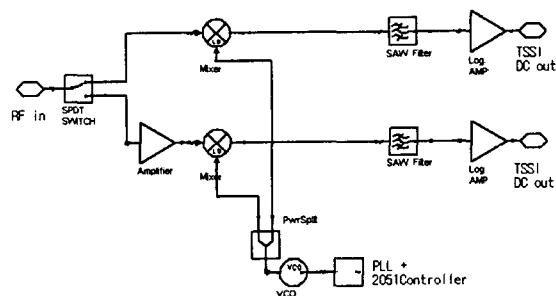


그림 1. TSSI Power Detector의 블록도

2-2. 스위치의 구동

SPDT 스위치는 삽입손실이 0.6dB로 낮으며 45dB의 Isolation특성을 가진 HMC-284를 사용하였다.

입력된 RF 전력이 Log amp를 통해 직류 전압으로 검출되면 스위치를 제어하기 위해 다시 피드백된다.

제어방식은 피드백된 검출 전압이 비교기와 7432 OR게이트에 의하여 5V를 기준으로 이보다 높으면 논리1을, 낮으면 0을 출력하도록 하였다. 스위치는 A와 B입력이 같은 논리이면 동작하지 않기 때문에 항상 0/1과 1/0의 두가지 논리상태만이 존재하여 RF1과 RF2 사이를 스위칭 할 수 있도록 74HC04 버퍼를 연결해 주었다.

표 2에 이에 대한 논리도를 나타내었으며 그림 2에 SPDT스위치와 피드백을 위한 회로를 나타내었다.

A	B	RF1	RF2
0	1	ON	OFF
1	0	OFF	ON

표 2. HMC-284의 논리도

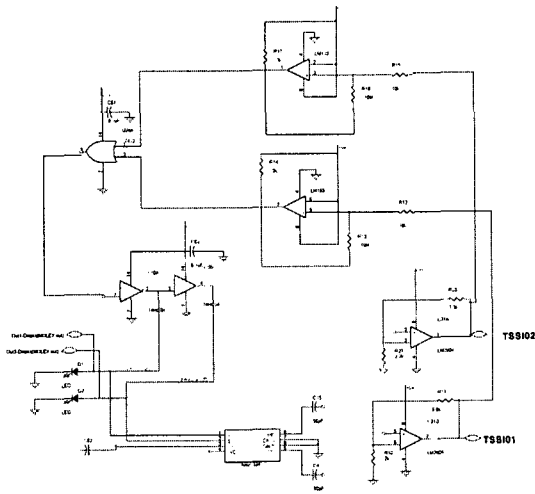


그림 2. SPDT스위치와 주변회로

입력과 출력에는 각각의 주파수에 맞는 신호만 고역통과 되도록 DC Block Capacitor를 사용해야 하지만, 스위치의 앞과 뒤에 위치한 AM-1증폭단의 입출력 정합부에도 DC Block을 위한 Capacitor가 있으므로 생략하였다.

2-3. 주파수 변환부의 설계

본 Power Detector는 W-CDMA가 가진 총 20MHz의 대역폭에서 5MHz단위로 채널을 나누어 전력을 검출해야 하므로 AT89C2051의 제어에 의해 2070MHz의 중심주파수로부터 5MHz 단위로 주파수 변환을 수행하는 PLL을 사용하여 이를 구현하였다.

PLL은 10MHz의 기준 발진기를 이용하는 2GHz대역의 LMX-2326을 기반으로 한 NCPA2를 사용하였으며, 그림 3에 이에 대한 회로도를 나타내었다.

PLL에서 출력된 신호는 각기 다른 이득을 가진 두개의 경로에 모두 인가되어야 하므로 Wilkinson Divider를 사용하여 신호를 나누어 주었다.[3] 단, 사용하는 Mixer의 LO Drive 레벨이 17dBm인데 반해, PLL의 출력은 2dBm 이기 때문에 AM-1 증폭단을 사용하여 레벨을 맞추어 주었다.

IF단의 SAW필터의 대역폭은 W-CDMA의 5MHz의 채널 대역폭보다 작은 1.2MHz이지만 원 신호로 복조하지 않으며 각 채널별 RF 전력의 최대치가 같으므로 사용이 가능하다.

채널별로 주파수를 변환하는 방식을 표 3에 나타내었다.

전체 RF 입력 주파수	검출하고자 하는 FA 주파수	PLL출력 주파수	IF 출력 주파수
2130~2150MHz	2132.5±2.5	2062.5±2.5	70±2.5MHz
	2137.5±2.5	2067.5±2.5	
	2142.5±2.5	2072.5±2.5	
	2147.5±2.5	2077.5±2.5	

표 3. 채널별 주파수 선택방식

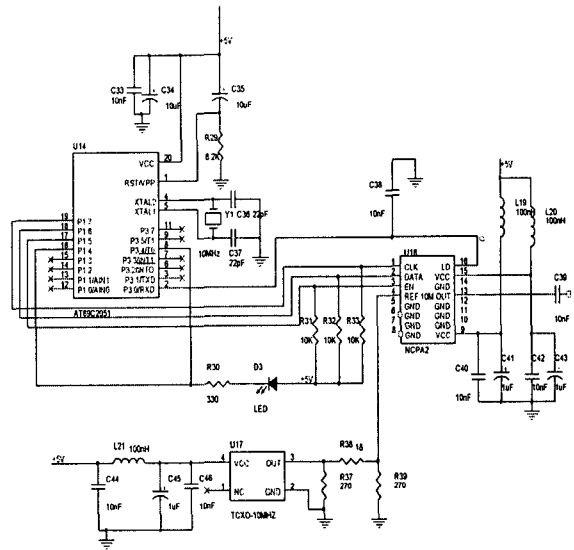


그림 3. PLL과 컨트롤러 회로

2-4. AD8362 Logarithmic Amplifier

전력검출의 핵심이 되는 AD8362 Log amp는 차동입력을 지원하며 2GHz 이상의 주파수까지 입력이 가능하지만, single ended로 입력할 경우 Balun이 추가되면서 2GHz정도의 높은 주파수에서는 성능이 떨어지게 된다.[7] 그러나 중간주파수로 변환한 70MHz를 입력하므로 무리가 없다.

그림 4에 전력검출을 위한 주변회로 연결을 나타내었다.

단일소자로서의 AD8362 Log amp는 -20dBm의 입력전력에 대해 2V를 출력하며 이에 대해 50mV/dB의 비율로써 총40dB의 dynamic range를 갖고 있다.[7] 전체 출력회로는 -40dBm의 입력전력을 기준으로 하여 그이상은 높은 이득을 가진 경로에서 225mV/dB로, 이하는 낮은 이득을 갖는 경로에서 125mV/dB로 전압을 조정하기 위해 연산증폭기를 사용하였다. 표 4에 이를 조정하는 Link Budget표를 나타내었다.

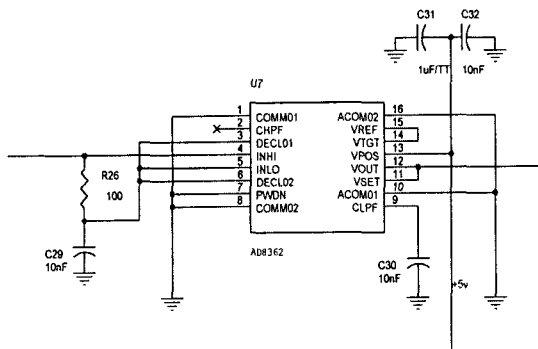


그림 4. AD8362의 Single ended 연결

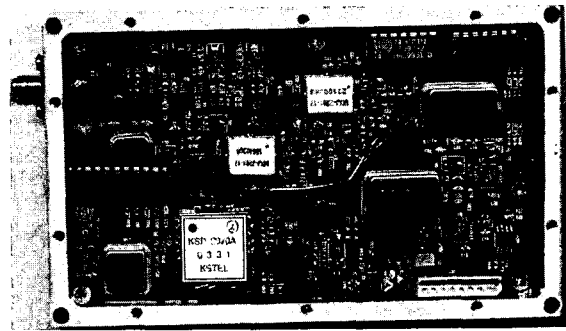


그림 5. 제작된 Power Detector 모듈

높은 이득을 가진 경로			낮은 이득을 가진 경로		
Part	Gain(dB)	NF(dB)	Part	Gain(dB)	NF(dB)
Pad	-3	3	Pad	-3	3
AM-1	12	2.4	AM-1	12	2.4
SPDT	-0.7	0.7	SPDT	-0.7	0.7
AM-1	12	2.4	AM-1	12	2.4
Pad	-6	6	Pad	-3	3
AM-1	12	2.4	AM-1	16	5.1
Pad	-3	3	Pad	-3	3
Mixer	-7.5	7.5	Mixer	-7.5	7.5
AM-1	16	5.1	AM-1	16	5.1
SAW	-23	23	SAW	-23	23
AM-1	16	5.1	SAW	-23	23
결과	24.8	6.2	결과	2.8	6.5

표 4. 시스템 이득과 잡음지수

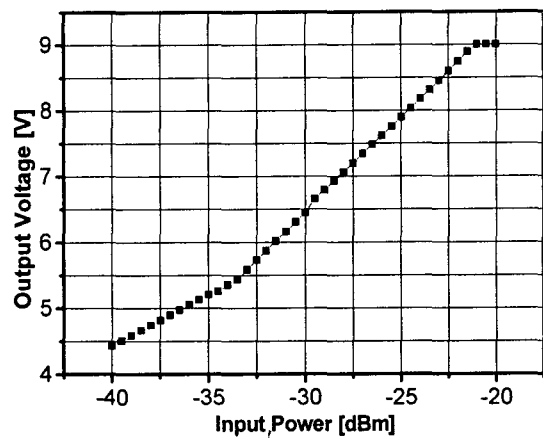


그림 6. 낮은 이득을 가진 단의 응답특성

2-5. Power Detector 측정결과

제작된 Power Detector의 측정은 CDMA신호를 입력할 수 없어 일반적인 1-Tone 측정을 실시하였으며 주파수는 표 3에 제시한 채널의 중심주파수가 입력되도록 하였다. CDMA신호를 인가하면 시스템 내부적으로 약3dB정도의 감쇠가 발생하게 된다.[6]

가변저항으로 조절을 하여 어느 임계값에서 스위칭이 되도록 하였으며 결과적인 응답은 계산상의 125mV/dB와 225mV/dB와 약간 다른 0.153mV/dB와 0.264mV/dB로 되었다. 비교기의 오차로 인한 4.5~5V 사이의 과도적 응답에서는 어느 쪽으로 스위칭이 되었는지를 알려주는 출력값이 존재하므로 문제가 없다. 위내용에 대한 결과적인 측정치를 그림 6과 그림 7에 나타내었다.

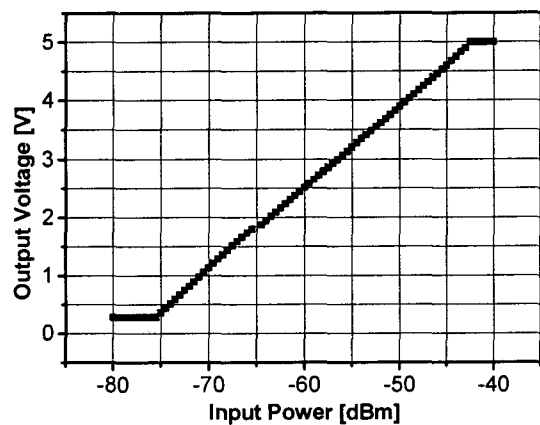


그림 7. 높은 이득을 가진 단의 응답특성

III. 결론

본 논문에서는 W-CDMA용 광증계기 규격에 근거하여 기지국이나 증계기의 서비스 영역 내에 존재하는 미세한 신호들까지 감지할 수 있는 Power Detector를 설계, 제작하였다.

HMC-284 SPDT스위치를 중심으로 각 경로는 AM-1 증폭기와 Pad로써 Link Budget을 조정하였다. 높은 이득을 가진 경로의 출력 변화량은 평균 264mV/dB이며, 낮은 이득을 가진 경로는 153mV/dB로써 총 50dB 이상의 dynamic range를 획득하였다. 더불어 사용자가 제공하여야 하는 서비스에 맞는 대역폭 조절기능을 지원하기 위해 5MHz단위로 주파수가 변화하여 각 채널별 RF 전력을 검출할 수 있도록 PLL과 Mixer를 이용한 주파수 변환부를 추가하였다.

그러나 실제로 운용될 경우에 지연시간이 중요한 파라미터로 작용하는 광증계기의 요구사항에서 각기 다른 이득을 가진 경로사이의 지연시간차와 피드백되는 신호의 지연시간 누적은 큰 문제가 될 수 있다. 따라서 추후에는 AT-260과 같은 가변 감쇠기나 AD603과 같은 가변이득 증폭기를 사용하고 이를 아날로그-디지털 변환을 이용하여 제어함으로써 좀 더 간단한 구조를 가지면서도 정밀한 제어가 가능한 방향으로의 접근이 이루어져야 할 것이다.

Acknowledgements- 본 연구는 경기대학교 산학협력원을 통한 (주) G.I.T의 지원금에 의해 수행되었습니다.

참고문헌

- [1] 김민지, "넓은 Dynamic range를 갖는 RF Detector의 설계", 서강대학교, 2000
- [2] Eamon Nash, *Measurement and Control of RF Power*, Analog Devices, 2001
- [3] 전석희, 송우영, 이흥민, 전호인, *초고주파 공학*, 대영사, 2000
- [4] Iuliana Virtej and Matti Rintamaki and Heikki Koivo, "Enhanced Fast Power Control for WCDMA System" 2000.11
- [5] Analog Devices Wilmington, "1 to 2.5 GHz Logarithmic Amplifier for RF Detection", *Microwave Journal*, 1998.7
- [6] Eamon Nash, "Design a Log amp RF Pulse Detector", *MICROWAVES & RF*, 2000.1
- [7] Analog Devices, *50 Hz to 2.7 GHz 60 dB True PwrTM Detector*, Analog Devices, 2003
- [8] Analog Device, *Log Amp Applications in Wireless Receive Channels*, Analog Devices, 1998
- [9] ㈜서두 하이 웨이브, 정보통신부, W-CDMA 단말기 RF 송수신 모듈 개발, 1999
- [10] William F. Egan, *Practical RF system Design*, IEEE and Willey inter science, 2003