

ISM 대역용 고출력 전력증폭기의 설계 및 구현

°최성건* · 박준석** · 이문규*** · 천창율***

*(주)홍창, **국민대학교 전자정보통신공학부, ***서울시립대학교 전자전기컴퓨터공학부

A Design and Implementation of High Power Amplifier for ISM-band

°Seong-Keon Choi* · Jun-Seok Park** · Moon-Que Lee*** · Chang-Yul Cheon***

*Hung Chang Co., Ltd.

**School of Electrical Engineering Kookmin University

***Department of Electronics Engineering University of Seoul

Abstract

In this paper, we designed and implemented a high power amplifier(HPA) to achieve the high Power Added Efficiency(PAE) over 40% at the 90W output power for the ISM-band($f_0=2.45\text{GHz}$). HPA presented in this paper has 3-stage drive amplifier and 1-stage final amplifier. In the final amplifier, we utilized balanced amplifier configuration with GaAs FET and each of two amplifiers has the push-pull configuration to increase PAE. From the measurement results, we obtained PAE of 42.95% at the 90.57W output power.

(Key words : HPA, PAE, GaAs FET, balanced amplifier configuration, push-pull configuration.)

I. 서론

Radar tracking을 위한 종래의 kW급 고출력 전력증폭기는 Traveling Wave Tube Amplifier (TWTA) 형태로 구현되었다. 현재 반도체 기술 및 능동 소자와 관련된 기술들의 급격한 발전으로 인하여 Solid State Power Amplifier(SSPA) 형태로 TWTA의 역할을 대체하는 다양한 연구 사례 및 관심이 증가하고 있는 추세이다. 본 논문에서는 SSPA 형태의 unit module 전력증폭기와 kW급 출력을 얻기 위해 unit module들을 결합하는 하이브리드 splitter 및 combiner를 사용하여 개발된 unit module들을 결합하기 위한 고효율 및 고출력의 특성을 갖는 ISM대역용 전력증폭기를 설계 및 구현하였다. 그림1.은 본 논문에서 개발된 고출력 전력증폭기 unit module의 결합으로 구현 될 kW급 SSPA의 구성도이다.^[1]

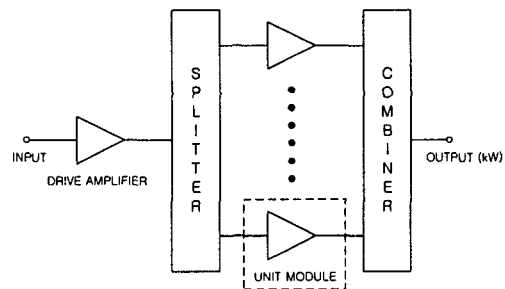


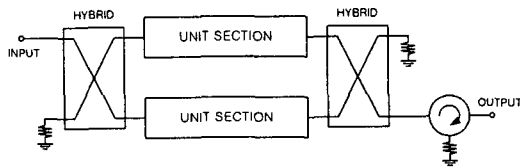
그림 1. kW급 SSPA 구성도

본 논문에서는 ISM band($f_0=2.45\text{GHz}$)의 CW 신호를 가지고 90W 출력에서 40% 이상의 PAE를 갖는 unit module을 설계 및 구현하였다. 구동 증폭기는 LDMOS를 이용하여 3단으로 구성하였고, unit module은 balanced amplifier 구조로 두 개의 GaAs FET를 combine하여 출력 전력을 높였으며, 각 단은 push-pull 구조를 사용하여 PAE를 높이는 데 중점을 두었다.

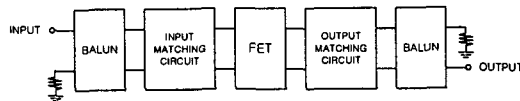
II. Unit Module 구성 및 설계

1. Unit Module 구성

그림 2는 본 논문에서 제시한 unit module의 구성도이다. 두 개의 unit section을 balanced 구조로 결합하였고, unit section은 push-pull 구조로 이루어져 있다. 그리고, combiner가 여러 개의 unit module을 결합할 때, 임피던스 정합을 위해서 isolator를 종단에 사용하였다.^{[2],[3]}



(a) unit module



(b) unit section

그림 2. unit module 구성도

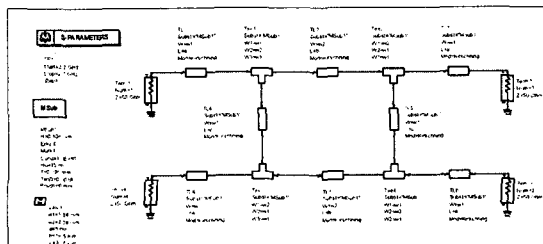
2. Unit Module 설계

표 1.은 unit module 설계시 사용된 FET, 기판, balun, isolator의 사양이다.

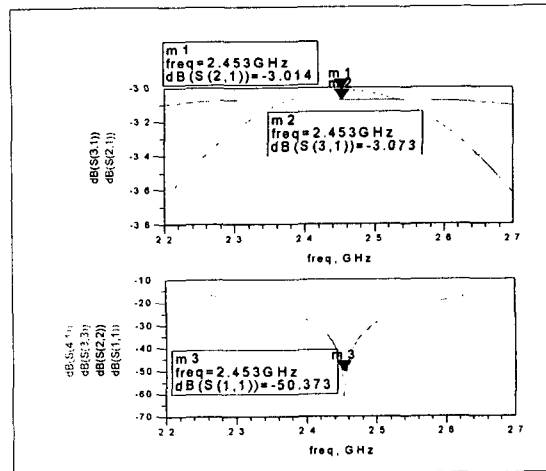
FET	Mitsubishi MGFS48V2527
기판	neltec NX9260ST0508C1C1
balun	085 semi-flexible cable
isolator	ADMOTECH ADI245CET

표 1. unit module 설계시 사용된 FET, balun, 기판, isolator 사양

90도 hybrid는 microstrip line으로 설계하였다. simulation 결과, 그림 3.에서와 같이 -3.014dB와



(a) 90도 hybrid의 schematic 회로



(b) 90도 hybrid의 삽입 손실, return loss 특성
그림 3. 90도 hybrid의 simulation 결과

-3.073dB의 삽입 손실과 -50.37dB의 return loss를 얻었다. Balun은 085 semi-flexible cable을 사용하였고, 식 (1)을 이용하여 $\lambda/4$ 길이를 구하였다. 그림 4.와 같은 coaxial balun의 형태로 그 길이는 21.43mm로 설계하였다.

$$f\lambda = Vp = 0.7c \quad (1)$$

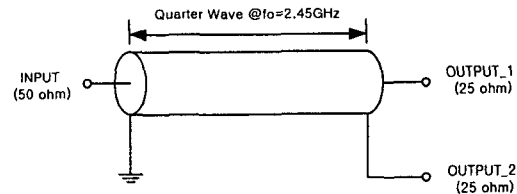


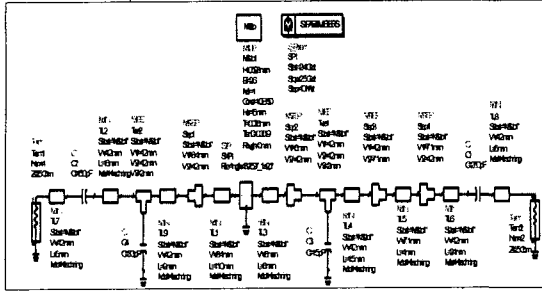
그림 4. coaxial balun

FET는 Mitsubishi사의 MGFS48V2527을 사용하였고, 그 전기적 성능은 표 2.와 같다.

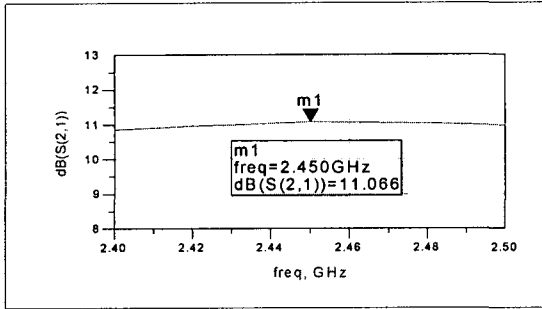
Vgs, cut-off voltage	-1 ~ -4[V]
P2dB, 2dB gain compression	48[dBm]
G, linear gain	10[dB]
PAE, power added efficiency	45[%]

표 2. MGFS48V2527의 전기적 성능

Unit section의 입출력 임피던스 정합 회로를 그림 5.와 같이 설계하였고, simulation 결과 11.07 dB의 이득 특성을 얻었다.



(a) unit section의 schematic 회로



(b) unit section의 이득 특성

그림 5. unit section의 simulation 결과

Pin[dBm]	Po[dBm]	I[A]	Eff.(%)	PAE(%)
27.5	38.60	3.56	16.96	15.64
28.5	39.55	3.63	20.70	19.07
29.5	40.50	3.81	24.54	22.59
30.5	41.46	4.06	28.73	26.42
31.5	42.45	4.38	33.45	30.76
32.5	43.40	4.77	38.22	35.11
33.5	44.30	5.22	42.97	39.39
34.5	45.20	5.73	48.16	44.06
35.5	45.86	6.20	51.81	47.04
36.5	46.40	6.65	54.70	49.10
37.5	47.16	7.46	58.09	51.80

(a) US1: Idq=4.0[A](@Vgs=-1.8[V], Vds=12[V])

Pin[dBm]	Po[dBm]	I[A]	Eff.(%)	PAE(%)
27.5	38.90	3.70	17.48	16.22
28.5	39.80	3.81	20.89	19.34
29.5	40.75	3.95	25.07	23.19
30.5	41.70	4.13	29.84	27.58
31.5	42.70	4.38	35.43	32.74
32.5	43.62	4.71	40.72	37.57
33.5	44.50	5.13	45.78	42.15
34.5	45.30	5.54	50.97	46.73
35.5	45.90	5.97	54.31	49.35
36.5	46.40	6.40	56.84	51.02
37.5	47.20	7.27	60.16	53.71

(b) US2: Idq=4.0[A](@Vgs=-1.9[V], Vds=12[V])

표 3. CW 신호에 대한 unit section의 특성

III. Unit Module 구현 및 측정

1. Unit Module 구현

그림 6은 GaAs FET인 Mitsubishi사 MGFS 48V2527을 사용하여 구현된 unit module의 실물 사진을 나타낸다.

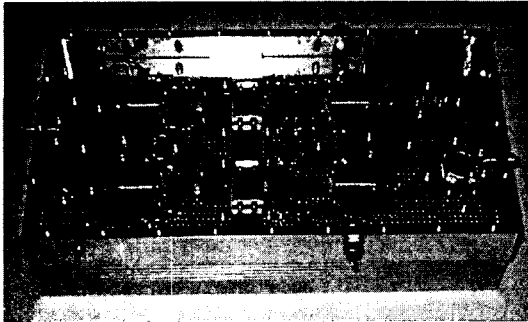
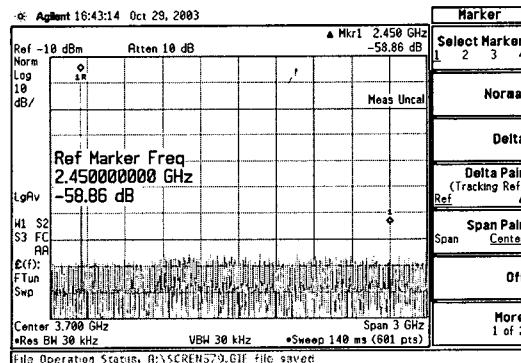


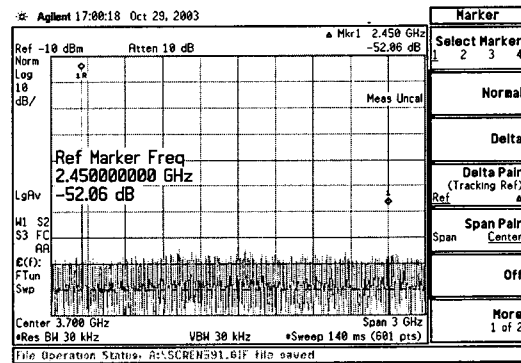
그림 6. unit module 실물 사진

2. Unit Module 측정

Unit module은 표 3.과 같은 CW 신호에 대한 특성을 갖는 unit section 두 개(US1, US2)를 이용하였고, 2nd harmonics 특성은 그림7.과 같다.



(a) unit section 1(US1)



(b) unit section 2(US2)

그림 7. unit section의 2nd harmonics 특성

그림 8은 unit module을 network analyzer로 측정 한 결과로 10.85dB gain과 -22.8dB input return loss를 얻었다. 표 4와 그림. 9는 CW 신호에 대한 unit module의 특성으로, 90.57W 출력에서 42.95%의 PAE를 얻었다. 그림 10은 2nd harmonics 특성을 나타내고, 출력 90.57W에서 -57.3dBc를 얻었다.

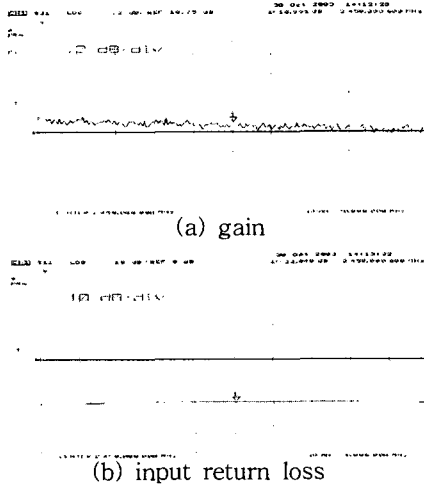


그림 8. unit module의 gain, input return loss

Pin[dBm]	Po[dBm]	I[A]	Eff.(%)	PAE(%)
30.8	41.10	7.21	14.89	13.50
31.8	42.10	7.47	18.09	16.40
32.8	43.10	7.87	21.62	19.60
33.8	44.13	8.35	25.83	23.44
34.8	45.11	8.97	30.13	27.33
35.8	46.12	9.80	34.80	31.57
36.9	47.04	10.74	39.25	35.45
38.0	47.78	11.71	42.68	38.19
39.0	48.44	12.71	45.78	40.57
40.0	48.97	13.74	47.87	41.78
41.0	49.57	15.13	49.89	42.95

$I_{dq}=7.5[A](@V_{gs}=-1.9[V], V_{ds}=12[V])$

표 4. CW 신호에 대한 unit module의 특성

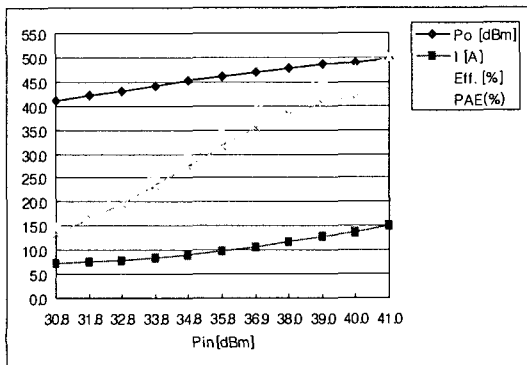


그림 9. CW 신호에 대한 unit module의 특성

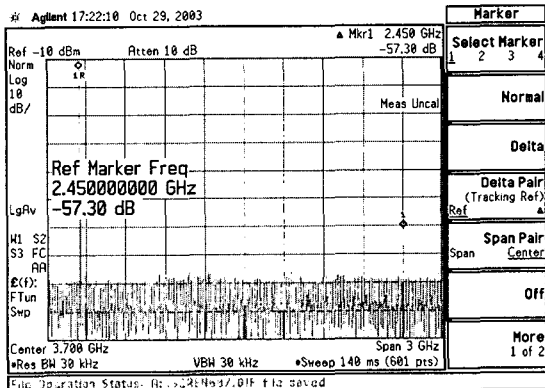


그림 10. unit module의 2nd harmonics 특성

II. 결론

본 논문에서는 ISM 대역용($f_0=2.45\text{GHz}$) kW 급 고출력 전력증폭기 모듈을 구현하기 위한 unit module을 설계 및 구현하였고, 그 설계 목표는 90W 출력에서 40% 이상의 PAE로 정하였다. 설계된 unit module은 GaAs FET인 Mitsu bishi사의 MGFS48V2527을 사용하여 구현, 측정 결과, 90.57W에서 42.95%의 PAE를 얻을 수 있었고, 그때, -57.3dBc의 2nd harmonics 특성을 얻었다.

Acknowledgements

본 연구는 산업자원부의 지원에 의하여 기초 전력공학공동연구소(03514) 주관으로 수행된 과제임.

참고 문헌

- [1] M. Hanczor and M. Kumar, "12-kW S-Band Solid-State Transmitter for Modern Radar", 1993 IEEE Transactions on Microwave Theory and Techniques, Nov 41, No. 12, pp. 2237~2242, December 1993.
- [2] Tri T. Ha, *Solid-State Microwave Amplifier Design*, John Wiley & Sons, 1981
- [3] John L.B. Walker, *High-Power GaAs FET Amplifiers*, Artech House, 1993.