

초광대역 수신기용 주파수 합성기 설계

⁰구본산*, 이문규*, 김혁제,** 홍헌진**

*서울 시립 대학교, **한국 전자 통신 연구원

bonskoo@sidae.uos.ac.kr,

Frequency Synthesizer Design for Ultra-Wide Band Receiver

Bon-San Koo, Moon-Que Lee, Hyukje Kim, Hunjin Hong

University of Seoul, Electronics and Telecommunications Research Institute

Abstract

In this paper, ultra-wideband frequency synthesizer which operates at S-band (2~4GHz) is designed. Designed frequency synthesizer shows the frequency range of 2.2 ~ 4.0GHz and output power of -2 ~ 3dBm. Phase noise characteristics are measured below -92.0dBc/hz at 100kHz offset frequency in entire sweep range and lock time is measured below 3.55ms. Spurious level is below -62.33dBc at comparison frequency of 1MHz.

Key words : ultra-wideband, frequency synthesizer, VCO, active loop filter

I. 서 론

초광대역 주파수 합성기는 넓은 범위의 주파수 튜닝을 필요로하는 레이더 시스템이나 통신 시스템, 계측 장비등에 사용할 수 있다. 주파수 합성기를 구현하는 방법에는 직접 주파수 합성 방식과 간접 주파수 합성 방식이 있다. 직접 주파수 합성 방식(Direct Digital Synthesizer)은 주어진 위상값으로부터 직접 주파수 신호를 발생시키는 방법으로 Hz 단위의 높은 출력 해상도를 구현할 수 있으나, 불요 신호(spurious signal)가 높게 나타나고 비교적 고가이며 낮은 주파수 대역에서만 사용이 가능하다는 단점을 가지고 있다. 이에 비해, 간접 주파수 합성 방식은 사용대역에서 동작하는 전압제어 발진기를 주파수 분주기의 분주비를 변화시켜 기준 신호와 위상이나 주파수를 비교하는 방식으로 비교적 넓은 주파수 영역의 안정된 신호를 얻을 수 있을 뿐만 아니라, 회로가 간단하고, 저가이며, 넓은 대역폭을 갖는다. 그러나 출력 주파수의 해상도가 기준 신호에 의해 정해지고, 높은 해상도를 구현하는 경우 불요신호가 높게 나타나며 주파수 동기 시간이 길어

지는 단점을 가지고 있다.

본 논문에서는 위상 동기 루프 (PLL:Phase Locked Loop)를 갖는 간접 주파수 합성 방식을 이용하여 광대역을 가지면서 비교적 간단한 주파수 합성기를 설계하였다.

주파수 합성기의 구성 요소에는 PLL IC, 분주기, 전압제어 발진기(VCO), 루프 필터가 있다. 이 중에서 가장 핵심이 되는 요소는 전압 제어 발진기로 광대역을 커버할 수 있는 발진 대역을 갖도록 설계하는 것이 중요하다. 그리고 루프 필터는 전압제어 발진기에 제어 전압을 공급하면서, 주파수 합성기의 주요 성능 평가 요소인 위상 잡음, 획득 시간, 불요 신호 특성을 가장 많이 좌우하는 요소이다.

본 논문에서는 S-밴드(2-4GHz) 광대역 전압제어 발진기를 설계하고, 이에 필요한 제어 전압(0-20V)을 공급하기 위해 연산 증폭기를 사용한 능동 루프 필터(Active Loop Filter)를 설계하였다. 그리고 이들을 통합하여 최종적으로 S-밴드 초광대역 주파수 합성기를 설계하였다.

II. S-밴드 전압제어발진기 설계

2-1 S-밴드 전압제어발진기의 구조

일반적으로 옥타브 밴드이상의 초광대역을 갖는 전압제어발진기의 설계에 있어서 고려해야할 문제는 옥타브 대역 이상에서 발진 조건을 만족시키기 위한 정제환 구조와 주파수 대역과 반비례 관계로 알려진 위상 잡음 성능의 개선, 그리고 주파수 동기에서 필요로 하는 제어전압대 발진주파수의 선형성을 최적화 하는 것이다^[1]. 이러한 설계시 주의 사항을 고려하여 본 논문에서는 그림 1과 같은 구조를 제안하였다.

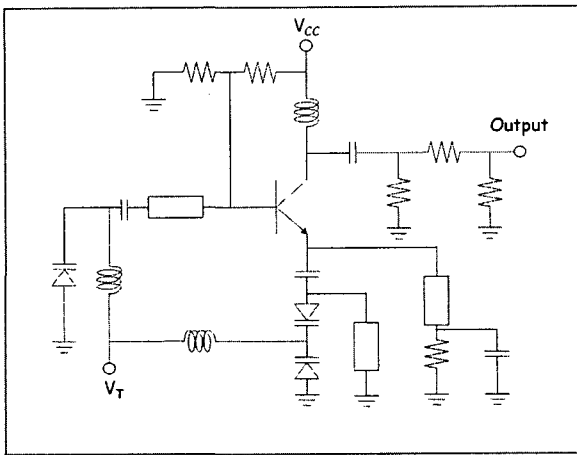


그림 1. S-밴드 전압제어발진기 구조

그림 1에서, 트랜지스터의 베이스부에 연결된 LC 직렬 공진 회로는 넓은 주파수 대역에서의 능동 소자가 불안정 영역(Unstable region)에 놓이도록 한다. 에미터부에서의 두 개의 back-to-back으로 연결되는 배랙터 다이오드는 제어 전압에 대한 발진 영역에서 선형 발진 조건을 충족시켜 줌과 동시에 마이크로스트립 라인과의 병렬 공진을 통해 위상 잡음을 개선한다. 에미터에 배랙터 다이오드를 back-to-back으로 연결한 이유는 RF 전압에 대해 정류현상으로 인한 성능 저하를 억제하기 위한 목적이다. 배랙터 다이오드가 RF 전압에 대해 순간적인 Turn-on이 되면 다이오드의 PN 접합부에 DC 전류가 흐르게 되어 shot noise에 의한 위상잡음 특성이 악화되므로 RF 정류현상을 막기 위해 배랙터 다이오드를 back-to-back으로 구성한다. 배랙터 다이오드의 용량비는 이상적인 전압제어 발진기에서

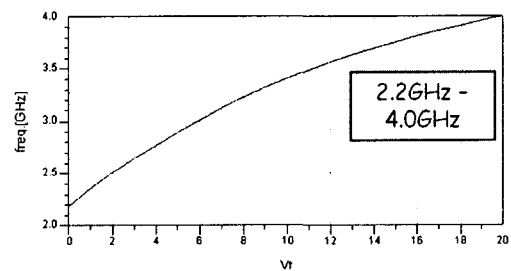
$$\frac{f_{\max}}{f_{\min}} = \sqrt{\frac{C_{\max}}{C_{\min}}} \quad (1)$$

으로부터 옥타브 밴드의 경우 $C_{\max}:C_{\min}$ 이 약 4:1이상이 되어야 한다. 본 과제에 사용된 배랙터 다이오드는 Toshiba사의 실리콘 배랙터 다이오드로서, $C_{\max}:C_{\min}$ 이 약 7.3:1이 되어 옥타브 밴드의 요건에 만족된다.

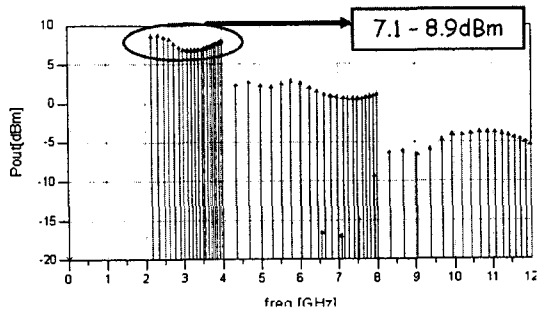
능동소자를 선택하는 방법은 1/f 잡음 특성과 동작 주파수를 고려하여 선택하여야 한다. 위상잡음에 직접적인 영향을 주는 1/f 잡음은 Si-BJT가 MESFET이나 HEMT와 비교하여 20 ~ 30dB 정도 우수한 것으로 알려져 있으므로 Si-BJT를 선택하는 것이 위상잡음 면에서 유리하다. 동작주파수를 고려하여서는 최대 발진 주파수의 최소 3배 이상의 차단 주파수를 갖는 소자를 선택한다.

2-2 S-밴드 전압제어발진기의 설계

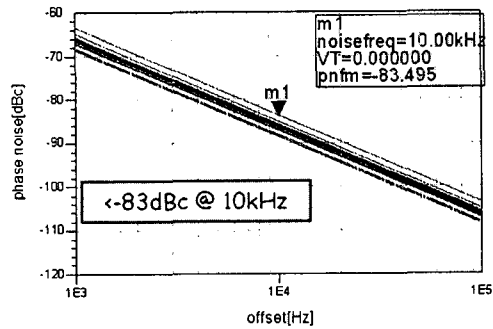
위에서 제시한 구조를 바탕으로, Agilent사의 ADS를 이용하여 S-밴드 전압제어발진기를 시뮬레이션하였다. 그림 2는 제어 전압 대 발진 주파수 변화, 출력 전력 및 평탄도, 위상 잡음에 대한 시뮬레이션 결과를 차례로 나타낸다. 발진 주파수는 0 ~ 20V에서 2.2 ~ 4GHz, 출력 전력은 7.1~8.9dBm, 위상 잡음은 가장 높은 경우 10kHz 오프셋에서 -83.5dBc/Hz을 나타낸다.



(a) 제어 전압 대 발진 주파수



(b)출력 전력 및 평탄도

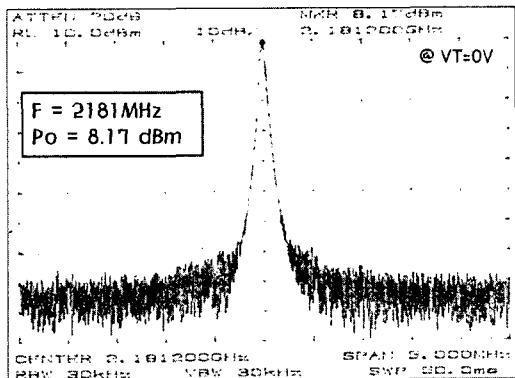


(c)위상 잡음

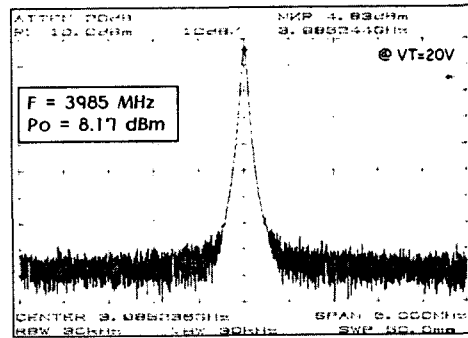
그림 2. ADS를 이용한 시뮬레이션 결과

2-3 S-밴드 전압제어발진기의 제작 및 측정

위에서 설계한 S-밴드 전압제어발진기를 유전율 4.5, 탄젠트 손실 0.02인 FR4기판에 제작하였다. 회로의 크기는 12.7mm X 12.7mm X 0.8mm이고, 공급 전력은 5V, 15mA이다. 그림 3은 제어 전압 V_t 에 따른 발진 주파수 및 출력 전력을 측정 한 것이다. 발진 주파수는 0~20V에서 2181 ~ 3985MHz이고, 출력 전력은 4 ~ 8.33dBm의 값을 갖는다.



(a)VT=0V일 때



(b)VT=20V일 때

그림 3. 제어 전압 대 발진 주파수 및 출력 전력

위상 잡음은 10kHz 오프셋에서 가장 높은 경우, -84dBc/Hz의 값을 얻었다. 그림 4는 제어 전압이 20V일 때의 위상 잡음 특성을 나타낸다.

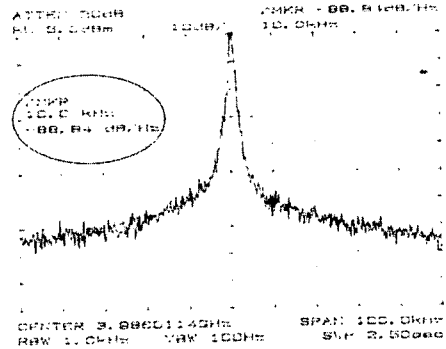


그림 4. $V_t=20\text{V}$ 일 때의 위상 잡음

III. 능동 루프 필터 설계

옥타브 밴드를 갖는 광대역 전압제어발진기를 설계하기 위해서는 0 ~ 20V의 제어전압이 필요하다. 이를 위해 본 논문에서는 연산 증폭기를 갖는 능동 루프 필터를 설계하였고, 그 구조를 그림 5에 제시하였다.

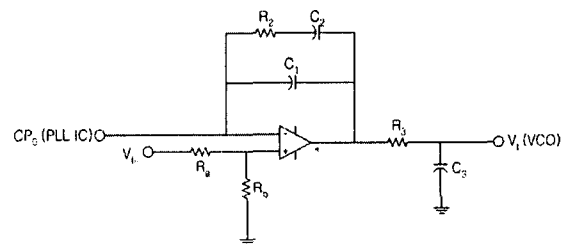


그림 5. 능동 루프 필터 구조

그림 5의 구조는 회로 구현이 비교적 간단하고, PLL IC의 전원 전압의 반을 연산 증폭기의 바이어스 전압으로 사용할 수 있게 함으로써, 차지 펌프 (Charge Pump)가 보다 잘 정합되고 불요 신호의 크기가 더 낮은 이점을 가지고 있다^[2].

IV. S-밴드 주파수 합성기 설계

4-1 S-밴드 주파수 합성기 설계

그림 6은 지금까지 설계한 전압제어발진기, 능동 루프 필터 및 분주기, PLL IC를 통합한 S-밴드 주파수 합성기의 블록도를 나타낸다.

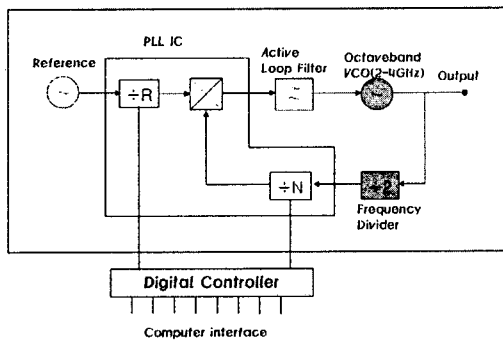


그림 6. S-밴드 주파수 합성기의 블록도

그림 6에서, 전압제어 발진기의 출력 신호 (2-4GHz)는 분주기에 의해 2분주되어 상용 PLL IC의 주파수 범위인 L-밴드 신호(1-2GHz)로 낮추어져 N 카운터로 들어간다. 그러면 PLL IC의 제어 프로그램에 의해 적당한 N값이 선택되어 정해진 비교 주파수로 한 번 더 낮춰져서 위상 비교기의 입력으로 들어간다. 한편, 기준 주파수의 신호는 PLL IC의 R 카운터에 의해 역시 비교 주파수로 떨어지고, 위상 비교기에서 궤환 루프로 들어온 신호와 비교하여 위상 오차에 해당하는 전류 펄스를 내보낸다. 이 전류 펄스는 능동 루프 필터를 거치면서 전압으로 바뀌고 적절하게 증폭이 되어 전압제어발진기의 제어 단자로 들어간다. 그러면 전압제어발진기는 이 제어전압에 해당하는 합성된 주파수 신호를 출력하는 것이다.

4-2 S-밴드 주파수 합성기의 제작 및 측정

본 논문에서 사용된 2분주기는 3V의 전원 전압을 사용한다. PLL IC는 내부에 13비트의 N 카운터와 별도로 5비트의 프리 스케일러를 갖고 있으며, 2.3-5.5V의 전원 전압을 사용하고 차지 펌프의 이득은 최대 $1\text{mA}/2\pi$ 이다. 이들 소자들과 지금까지 설계한 전압제어발진기, 능동 루프 필터를 사용하여 S-밴드 주파수 합성기를 제작하였다. 각 소자에 필요한 전원 전압은 모두 레귤레이터를 써서 인가하였고, 전원 잡음을 제거하기 위하여 필요한 부분에 100nF과 10uF의 탄탈 커패시터와 33uF의 전해 커패시터를 사용하였다. 그리고 연산 증폭기에 인가할 수 있는 최대 전원 전압은 40V이다. 실제로 0V와 25V의 전원을 인가하면 약 1~23V의 출력 전압값을 얻는다. 제작한 전체 회로의 크기는 6cm X 6cm이다.

측정은 National Semiconductor사에서 제공하는 소프트웨어인 Coad Loader를 이용하여 컴퓨터의 프린터 포트를 통해 PLL IC를 제어하면서, 불요 주파수 특성, 획득 시간, 위상 잡음 등을 보았다.

비교 주파수는 1MHz이고, 합성된 주파수의 범위는 2.22 ~ 4GHz이며, 출력 전력은 -2 ~ 3dBm의 값을 갖는다.

그림 7은 불요 주파수 특성을 나타내고 그 값은 -62.33dB이다..

그림 8은 획득 시간을 나타낸다. (a)는 2.22GHz에서 4GHz로 주파수가 변할 때, 획득 시간이 3.55ms임을 보이고, (b)는 4GHz에서 2.22GHz로 주파수가 변할 때, 획득 시간이 2.75ms임을 보인다.

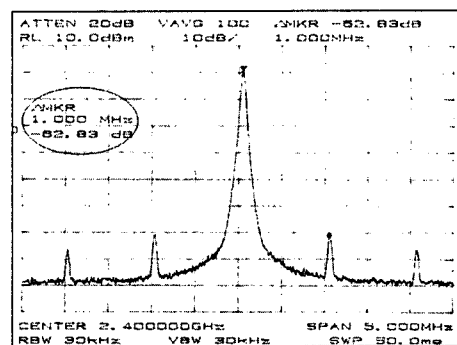
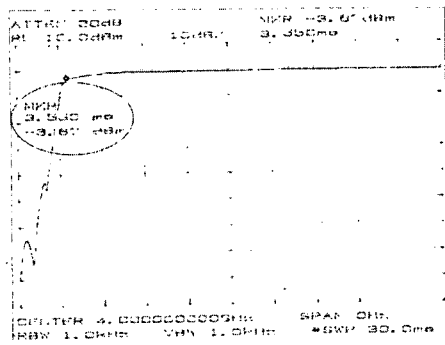
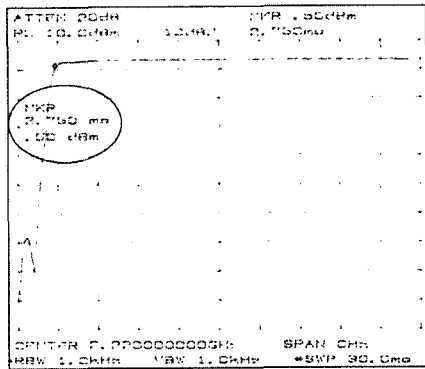


그림 7. 불요 주파수 특성



(a) 2.22GHz → 4GHz 이동시



(b) 4GHz → 2.22GHz 이동시

그림 8. 획득 시간

위상 잡음 특성은 2.2GHz, 3GHz, 4GHz의 세 경우에 대해, 100kHz 오프셋에서 측정하였고, 각각 -103dBc/Hz, -92dBc/Hz, -105dBc/Hz의 값을 나타내었다.

측정 결과를 표1에 정리하여 놓았다.

표 1. 측정 결과

항목	측정값
주파수 범위(MHz)	2220 ~ 4000
출력 전력(dBm)	-2 ~ +3
위상 잡음 (dBc/Hz @100kHz offset, typ.)	< -92
필요 주파수 특성(dBc) (1MHz 비교 주파수)	-62.33
획득 시간(ms)	< 3.55

V. 결 론

본 논문에서는, S 밴드(2-4GHz)에서 옥타브 대역을 갖는 전압제어발진기를 설계, 제작 및 그 결과를 측정하였고, 능동 루프 필터를 설계하였으며, 마지막으로 이들을 통합하여 PLL 주파수 합성기를 설계 및 제작하고, 그 결과를 측정하였다.

제작한 전압제어발진기의 특성은 발진 주파수 범위가, 제어 전압이 0-20V일 때 2181-3987MHz이고, 출력 전력은 4.0-8.33dBm의 값을 가지며, 위상 잡음은 10kHz 오프셋에서 -84dBc/Hz이하의 값을 갖는다.

S 밴드에서 PLL 주파수 합성기를 제작한 결과, 합성된 주파수는 2220-4000MHz의 범위를 갖고, 출력 전력은 -2 ~ +3dBm의 값을 가지며, 위상 잡음은 100kHz offset에서 가장 안 좋을 때 -92dBc/Hz, 그리고 불요 주파수 특성은 비교 주파수가 1MHz일 때 가장 안 좋은 경우 -62.33dBc의 결과를 얻었다. 제작한 초광대역 S-밴드 주파수 합성기는 광대역 수신기에 적용하여 사용될 수 있다.

참 고 문 헌

- [1] 구본산, 이문규, 신금식, "옥타브 밴드를 갖는 set-top TV tuner용 광대역 전압제어발진기 설계," *춘계 전자파 학술 대회 논문집*, 제26권, 제1호, pp.331-334, 5월, 2003.
- [2] Dean Banerjee, "PLL Performance, Simulation, and Design," National Semiconductor, pp.96, 1998.

본 논문은 한국전자통신연구원의 위탁과제인 "광대역 수신기용 주파수 합성기의 구조 연구"의 연구 결과의 일부임을 밝힘.