

# 9개의 하모닉을 억제하는 윌킨슨 전력 분배기

강인호, 김정훈\*

한국해양대학교 전파공학과

[ihkang@kmaritime.ac.kr](mailto:ihkang@kmaritime.ac.kr), [andrew05@chollian.net](mailto:andrew05@chollian.net)

## Modified Wilkinson Power Divider for Harmonic 제거

In-Ho Kang and Jung-Hoon Kim\*

Dept. of Radio Engineering, Korea Maritime University

### Abstract

This paper presents a structure of the Wilkinson power divider that can suppress the 9th harmonic output. The power divider consists of  $\lambda/4n$  open stubs, which are located at the  $3\lambda/4$  branches and parallel connection of resistor which shunts the output ports. Experimental results show that this power divider suppresses from 1st to 9th harmonic components to less than  $-37\text{dB}$ , while maintaining the characteristics of a conventional Wilkinson power divider; featuring an equal power split, a simultaneous impedance matching at all ports and a good isolation between output ports. these results agree quite well with the simulation results.

Key Words : Power divider, wilkinson power combiner, harmonic 제거,

### 1. 서론

Wilkinson power divider / combiner는 micro-wave 전력 증폭기에서 아주 광범위하게 사용되고 있다 [1], [2]. 이것은 두 개의  $\lambda/4$  전송선로를 사용하여 만들어지는데 이때  $\lambda$ 는 파장이다. Power divider / combiner의 입력포트와 출력포트는 정합이 되어있고 divider의 경우에는 출력포트, combiner의 경우에는 입력포트인 두개의 포트는 서로 isolation되어있다. 만약 divider나 combiner에서 harmonic성분을 제거할 수 있다면 비선형 회로에서 harmonic을 제거하기 위한 filter를 만들지 않아도 되므로 size와 cost면에서 장점이 크다고 할 수 있다.

Power divider 자체에서 harmonic 성분을 제거한다는 개념을 최초로 도입하여, n번째 harmonic 성분을 제거하는 논문이 지난번 발표되었다. [3] 이것은  $\lambda/4$  전송선로를 capacitive load와 inductor를 사용하여 상당히 좋은 특성을 보여주었다. 그러나 그 논문에서 제안한 방법에 따르면 capacitive load와 공진을 시키기 위하여 chip inductor를 사용하였는데 이는 등가회로를 복잡하게 하고 inductor자체의 Q가 낮아서 회로 전체에 손실이 발생한다는 단점이 있다. 그리고 n번째 harmonic만을 제거할 수 있을 뿐, 이외의 harmonic은 제거하지 못한다는 단점이 있다.

본 논문에서는 Harmonic을 제거하기 위해 capacitive load의 T-type 등가모델과  $\pi$ -type 등가모델[4]을 사용하였다. 이로 인한 장점은  $90^\circ$ 가 아닌 임의의 전송선로에 대하여 길이를 줄이면서 등가적으로 회로를 같게 구성하는 것이다. 뿐만 아니라 inductor를 사용하지 않고 simple한 구조를 제안하였다.

본 논문에서는 1개의 harmonic을 제거하는 것이 아니고 여러 개의 harmonic을 제거하는 일반화된 방법을 제안하였다.

Harmonic을 제거하기 위해 T-type 등가모델과  $\pi$ -type 등가모델을 사용하여 6개의 open stub를 wilkinson power divider의 두개의 전송선로에 각각 배치하였다. 최종적으로 9개의 Harmonic을 제거한 wilkinson power divider의 시뮬레이션 결과와 실험적인 결과가 잘 일치함을 나타낼 것이다.

### 2. 전송선을 소형화시키는 일반화된 capacitive load

#### A. T-type capacitive load 구현방법

그림 1은 전송선로의 길이가  $90^\circ$ 가 아닌 일반적인 전송선로를 나타내고 있다.

이 선로의 ABCD matrix는 다음과 같다.

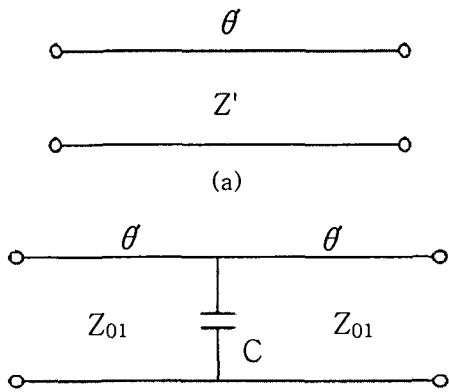


그림 1. (a) Transmission line of arbitrary length  
(b) T-type equivalent circuit

$$\begin{pmatrix} \cos \theta' & jZ' \sin \theta' \\ j \frac{\sin \theta'}{Z'} & \cos \theta' \end{pmatrix}$$

그림 1. (b)의 전체 ABCD matrix는

$$\begin{pmatrix} \cos^2 \theta - Z_{01} \omega C \cos \theta \sin \theta - \sin^2 \theta & \\ j \frac{\sin \theta \cos \theta}{Z_{01}} + j \omega C \cos^2 \theta + j \frac{\cos \theta \sin \theta}{Z_{01}} & \\ jZ_{01} \cos \theta \sin \theta - jZ^2 \omega C \sin^2 \theta + jZ_{01} \sin \theta \cos \theta & \\ - \sin^2 \theta - Z_{01} \omega C \sin \theta \cos \theta + \cos^2 \theta & \end{pmatrix}$$

로 표현된다.

이 식을 정리하면 등가회로의 impedance는 다음과 같이 표현된다.

$$Z_{01} = \frac{t}{2} + \sqrt{(Z')^2 + \frac{1}{4} t^2} \quad (1)$$

여기서

$$t = 2 \frac{Z'}{\sin \theta'} \frac{\cos 2\theta - \cos \theta'}{\sin 2\theta}$$

그리고 shunt C 성분은 다음과 같다.

$$\omega C = \frac{t'}{Z_{01}} \quad (2)$$

여기서

$$t' = \frac{2(\cos 2\theta - \cos \theta')}{\sin 2\theta}$$

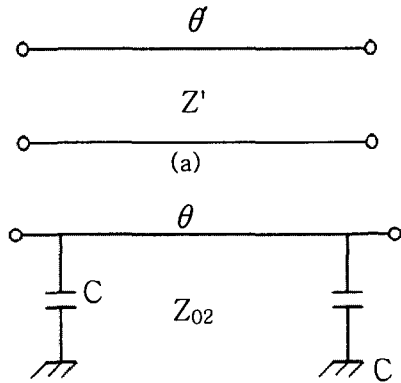


그림 2. (a) Transmission line of arbitrary length  
(b) pi-type equivalent circuit

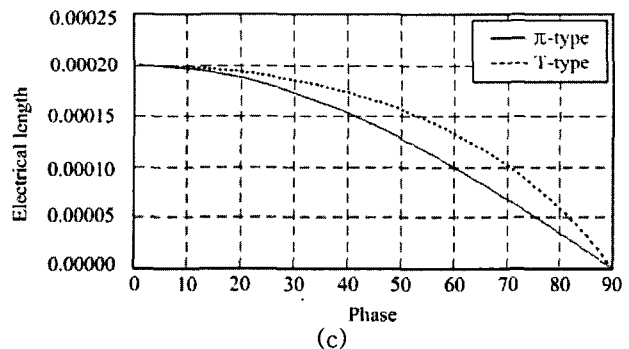
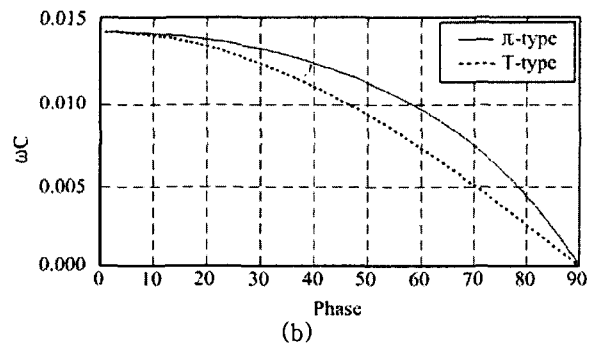
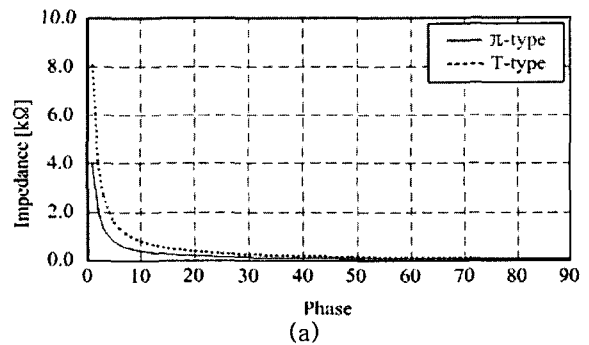


그림 3. Variation of (a) impedance (b)  $\omega C$  (c) electrical length of open stub ( $Z_0=50\Omega$ ) as length of transmission line of pi-type and T-type

가 됨을 알 수 있다.

그림 1 (a)에서 전송선의 길이  $\theta$ 이 그림 1 (b)와 같이 전송선  $\theta$ 와 집중소자 C로 표현이 되면 전송선의 길이  $\theta$ 가 줄어들고 characteristic impedance Z가 커지는 경향이 있음을 알 수 있다.

B.  $\pi$ -type  $\lambda/4$  등가회로 구현방법

그림 2 (a)는 임의의 길이를 가지는 전송선로에서 그림 2 (b)의  $\pi$ -type 등가회로를 표현한 것이다. 전송선로의 길이가  $90^\circ$ 일 때에는 Hirota[4],  $180^\circ$ 일 때에는 Hong[5]이 제안한 식으로 표현될 수 있다.

일반적인 임의의 길이는 다음 식으로 표현이 가능하다.

$$Z_{02} = \frac{\sin \theta'}{\sin \theta} Z' \quad (3)$$

$$\omega C = \frac{1}{Z_{02} \sin \theta} (-\cos \theta' + \cos \theta) \quad (4)$$

이 식들도 전송선의 길이  $\theta$ 가 그림 2 (b)와 같이 전송선  $\theta$ 와 집중소자 C로 표현하면 전송선로의 길이  $\theta$ 는 줄어들고 특성 impedance Z는 커지는 경향을 보이고 있다.

C.  $\lambda/4$  전송선로의 등가회로를 이용한 harmonic 제거

앞서 강봉구 교수가 제안한 전력 분배기의 길이는 capacitive load의 전송선로를  $\lambda/4$ 로 놓았기 때문에 실제로는  $\lambda/4$ 보다 길이가 길어지는 효과가 있다.

이것으로 인하여 전력 분배기의 기모드 정합을 위하여 inductor가 불가피하게 삽입하게 된 것이다. 본 논문에서는 이 inductor를 제거하기 위해 capacitive load 전체를  $\lambda/4$ 로 사용한다.

T-type 등가회로를 이용하여 제작할 경우는 하나의 harmonic 성분만을 제거할 수 있다. 반면  $\pi$ -type 등가회로를 구현하였을 경우엔 2개의 harmonic을 제거할 수 있다. 이는 두 가지 등가회로에서 보이는 shunt C 값을 open stub로 구현하고 이 stub의 길이와 폭을 조절함으로써 n번째 harmonic 성분을 제거하는데, T-type은 하나의 shunt C를 가지고  $\pi$ -type은 두개의 shunt C를 가지기 때문이다.

그림 4는 5개의 harmonic을 제거하는 회로이다. 이 그림에서 보듯이 가운데 점선부분은 T-type이

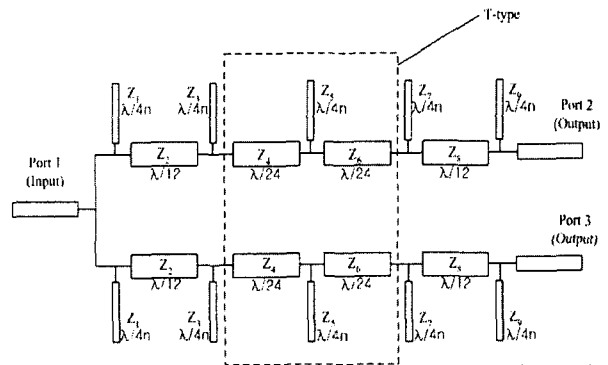


그림 4. n=5 harmonic suppression circuit ( $\theta=90^\circ$ )

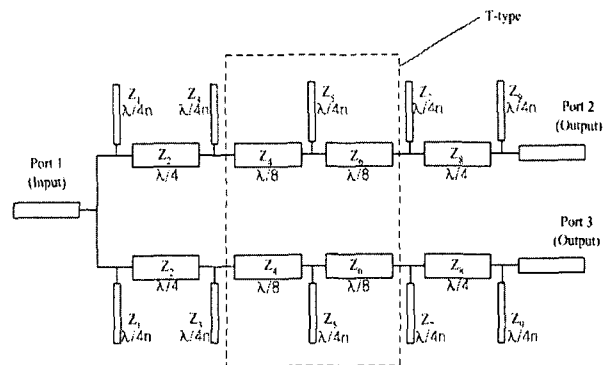


그림 5. n=5 harmonic suppression circuit ( $\theta=270^\circ$ )

고 양쪽은  $\pi$ -type이다. 5개의 harmonic을 제거하기 위해  $90^\circ$  전송선로를  $30^\circ$ 씩 3등분하여 각  $30^\circ$ 길이의 등가회로를 각각 T-type과  $\pi$ -Type으로 구현하였다.

그 결과 이 회로는 우리가 원하는 5개의 harmonic 성분을 정확하게 제거할 수는 있지만 각 open stub의 impedance가 굉장히 높아 실제 제작에 큰 어려움이 따른다. 그림 5에서  $Z_1=331.6\Omega$ 으로 가장 크고, 가장 작은  $Z_9$ 이  $107.73\Omega$ 이다. 실제 제작이 가능하도록 하기 위해  $90^\circ$ 전송선로가 아닌  $270^\circ$ 전송선로를 사용하였다.

D.  $3\lambda/4$  전송선로 설계

앞 장에서 이미 언급했듯이 제거하고자 하는 harmonic의 수가 많아질수록  $\lambda/4$  전송선로에서는 open stub의 impedance가 높아져 제작이 어려워진다는 단점이 발생한다. 이를 극복하기 위해  $3\lambda/4$  전송선로의 등가회로를 이용하여 설계하고 시뮬레이션을 하였다.

그림 5는  $3\lambda/4$  전송선로를  $90^\circ$ 씩 3등분하여 각각의 등가회로를  $\pi$ -type과 T-type으로 구현한 것이다. 이 그림에서 open stub의 impedance는  $\lambda/4$  전

length of open stub	impedance	
	$\lambda/4$	$3\lambda/4$
45°	331.66 $\Omega$	102.5 $\Omega$
30°	191.43 $\Omega$	96.22 $\Omega$
22.5°	137.34 $\Omega$	69.03 $\Omega$
18°	107.73 $\Omega$	54.15 $\Omega$
15°	125.43 $\Omega$	44.66 $\Omega$

표 1. Impedances of open stubs where length of transmission line is  $\lambda/4$  and  $3\lambda/4$

송선로를 사용할 때보다 훨씬 낮아져 가장 큰 값인  $Z_1$ 이 102.5 $\Omega$ 으로 낮아진다. 따라서  $3\lambda/4$  전송선로를 사용하면 실제 제작이 더 쉬워진다.

전기적 길이에 따른  $\lambda/4$ 와  $3\lambda/4$  open stub의 impedance를 표 1에 나타내었다.

### 3. 시뮬레이션과 제작한 기판의 측정 결과

중심주파수 880MHz에서  $Z_0$ 가 70.7 $\Omega$ 이고 9개의 harmonic을 제거하는 power divider를 실제 제작한 후 측정하였다. 시뮬레이션에는 Agilent사의 ADS를 사용하였다. 제작에 사용된 기판은 유전율이 3.5이고 0.75mm의 높이를 가지는 teflon기판을 사용하였다. 측정에 사용한 장비는 HP사의 HP8722ES network analyzer이다.

9개의 harmonic을 제거하기 위해 각 등가회로의 shunt C를 open stub로 제작하였는데 제작된 각각의 open stub의 impedance와 전기적 길이는 표 2에 나타내었다. 각 open stub의 길이는  $\lambda/4n$ 로 n은 2부터 9까지의 값을 가진다. 이중 6번째와 9번째의 open stub는 제작할 필요가 없다. 그 이유는 2번째의 open stub가 그 기수배인 6번째의 harmonic을 억제하고 마찬가지로 3번째의 open stub도 그 기수배에 해당하는 9번째 harmonic을 억제할 수 있기 때문이다.

그림 6은 시뮬레이션에 사용된 회로도이며 그림 7은 이 회로도를 이용하여 실제 제작한 기판의 사진이다. 실제 제작된 power divider는 13cm×6cm의 크기를 가진다.

시뮬레이션 결과와 제작된 기판으로 측정한 결과 값의 S-parameter를 비교한 그래프를 그림8에 나타내었다. 중심주파수 880MHz에서  $S_{11}$ 은 -25dB,  $S_{21}$ 은 -3.2dB를 만족하고, 또한  $S_{21}$ 은 중심주파수의 각 배수에서 -37dB이하로 떨어지는 것을 확인할 수 있다.  $f_0$ 의  $n$ 배 주파수에서의 각  $S_{21}$ 을 표 3에 나타내었다.

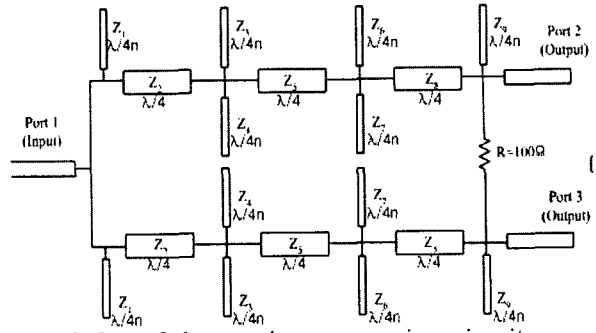


그림 6. n=9 harmonic suppression circuit

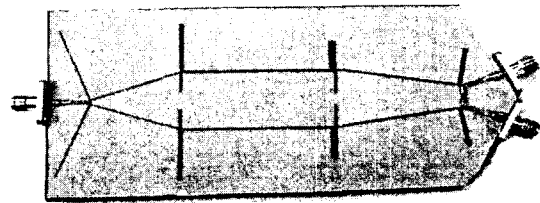


그림 7. Photograph of fabricated Wilkinson power divider for n=9 harmonic suppression

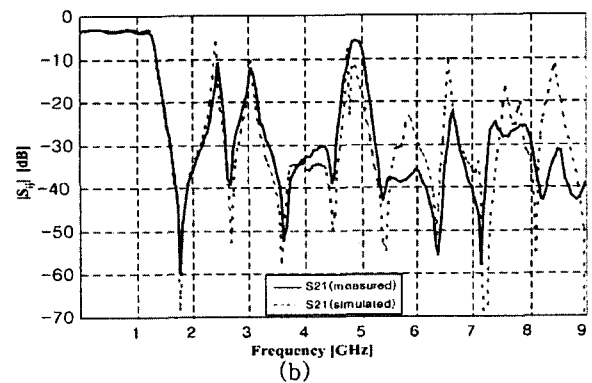
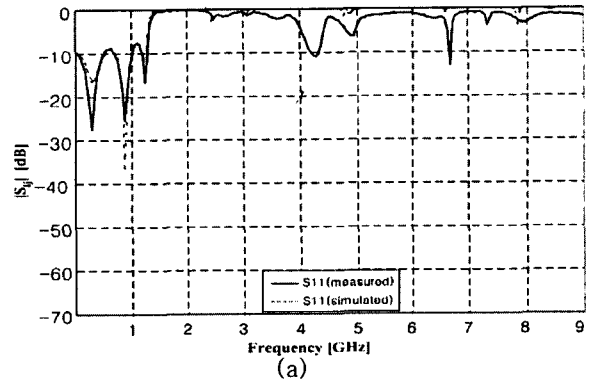


그림 8. Simulated and measured S-parameters of Wilkinson power divider (a)  $S_{11}$ , (b)  $S_{21}$

#### 4. 결론

본 논문에서는 Wilkinson power divider에 harmonic을 제거하는 기능을 추가함으로써 전체 회로의 구성이 inductor를 사용하지 않고 더 간단해질 수 있다는 이론을 제안하였다.  $\pi$ -type 등가회로와 T-type 등가회로를 이용하여 9개의 harmonic을 제거할 수 있는 power divider를 구현하는 방법을 제시하였고 실제 제작하여 측정까지 하였다.

중심주파수 880MHz에서 2포트와 3포트의 출력이 -3dB로 동일하였고( $S_{21}=S_{31}$ ), isolation 특성이 좋은 것을 확인할 수 있었다. 880MHz의 각 배수에서는  $S_{21}$ 과  $S_{31}$ 이 정확히 -37dB이하로 떨어지는 것을 확인하였다.

본 논문에서 제안한 Wilkinson power divider는 중심주파수의 각 배수에서 harmonic을 억제하면서, 중심주파수에서는 일반적인 Wilkinson power divider로서 동작을 한다는 것을 알 수 있었다.

freq	length	impedance
$2f_0$	$45^\circ$	102.9 $\Omega$
$3f_0$	$30^\circ$	57.73 $\Omega$
$4f_0$	$22.5^\circ$	59.2 $\Omega$
$5f_0$	$18^\circ$	46.41 $\Omega$
$7f_0$	$12.8^\circ$	75.73 $\Omega$
$8f_0$	$11.25^\circ$	66.3 $\Omega$

표 2. Electrical length and impedances of open stubs of fabricated Wilkinson power divider

freq	$S_{21}$	
	simul	meas
$f_0$	-3.01	-3.2
$2f_0$	-68.1	-59.7
$3f_0$	-52.5	-39.1
$4f_0$	-57.1	-42.8
$5f_0$	-46.3	-37.1
$6f_0$	-53.2	-42.8
$7f_0$	-41.7	-53.3
$8f_0$	-72.6	-37.9
$9f_0$	-55.1	-35.0
$10f_0$	-49.8	-39.0

표 3. S-parameters of simulated and measured result of wilkinson power divider

#### 참고문헌

- [1] E. Wilkinson, "An N-way hybrid power divider," *IRE Trans. Microwave Theory Tech.*, vol. MTT-8, pp. 116-118, january 1960.
- [2] D. M. Pozar, *Microwave Eng.: Adding-* Wesley, 1990, pp.395-399.
- [3] K. H. Yi, B. K. Kang. "Modified Wilkinson power divider for  $n$ th Harmonic suppression". *IEEE microwave and wireless components*. vol. 13. no. 5. pp. 178-180. may. 2003
- [4] T. Hirota, A. Minakawa, M. Muraguchi. "Reduced size branch-line and rat-race hybrids for uniplanar MMIC's" *IEEE trans. microwave theory tech.* vol. 38 no. 3 pp. 270-275. march 1990
- [5] J. S. Hong, M. J. Lancaster. " Theory and experiment of novel microstrip slow-wave open-loop resonator filters" *IEEE trans. microwave theory tech.* vol. 45 no. 12. pp. 2358-2365. december. 1997