

이중밴드 저잡음 증폭기 설계를 위한 공통 소스 접지형 CMOS쌍의 잡음해석

조민수^o, 김태성, 김병성
성균관 대학교 정보통신공학부
e-mail: ms0469@skku.edu

Noise Analysis of Common Source CMOS Pair for Dual-Band LNA

Min Soo Cho, Tae Sung Kim, Byung Sung Kim

Department of Information & Communication Engineering, Sungkyunkwan University

Abstract

This paper analyzes the output noise and the noise figure of common source MOSFET pair each input of which is separately driven in the different frequencies. This analysis is performed for concurrent dual band cascode CMOS LNA with double inputs and single output fabricated in 0.18 μ m CMOS process. Since both inputs and output are matched to near 50 Ω using on-chip inductors, the measured noise figures are much higher than those of usual CMOS LNA. But, the main concern of this paper is focused on the added noise features due to the other channel common source stage. The dual-band LNA results in noise figure of 4.54dB at 2.14GHz and 6.03dB at 5.25GHz for selectable operation and 7.44dB and 6.58dB for concurrent operation. The noise analysis explains why the added noise at each band shows so large difference.

I. 서론

현재 무선통신 기술의 동향을 살펴 볼 때 하나의 단말기로 하나의 서비스를 받는데 충분하였다. 하지만 가까운 미래에는 여러 가지의 무선 통신 서비스가 제공이 될 것이며 이 여러 가지의 서비스를 하나의 단말기를 통하여 이용하려는 요구가 많이 발생 할 것이다. 그 요구에 발맞추어 여러 분야에서 많은 연구가 수행되어지고 있다. 저잡음 증폭기의 제작을 위해 사용되는 트랜지스터의 종류로는 GaAs MESFET, BJT, MOSFET 등이 있다. GaAs MESFET은 동작주파수가 높고 성능이 좋지만 가격이 비싸고 집적화가 어려우며, SiGe HBT는 동작주파수, 전류이득 등이 우수하다. 그리고 CMOS 소자는 집적화가 쉽고 가격이 싼 반면 동작주파수가 낮아 고주파에서 사용하기에는 한계가 있었으나 최근에 들어 CMOS 소자의 공정이 발달함에 따라 gate 폭이 줄어들면서 상대적으로 동작주파수가 늘어나게 됨으로

S-Band에서도 CMOS 소자를 사용할 수 있게 됨에 따라서 높은 공정비용이 드는 화합물 반도체 대신에 상대적으로 저가의 비용이 드는 CMOS 소자를 이용할 수 있게 되었다. 본 논문에서는 두 개의 입력신호를 하나의 출력신호로 나타내게 되는 구조의 이중밴드 저잡음 증폭기에 관한 내용을 CMOS를 이용하여 설계하고자 한다.

II. 기본적인 CMOS 저잡음 증폭기에 관한 이론

그림 1에 나타난 일반적인 공통 소스 저잡음 증폭기의 입력 임피던스를 살펴보면 식 (1)과 같이 나타내어 질 수 있다. [2]

$$Z_{in} = s(L_s + L_g) + \frac{1}{sC_{gs}} + \left(\frac{g_m}{C_{gs}}\right)L_s \quad (1)$$

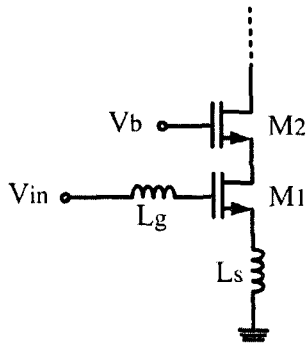


그림 1. 일반적인 공통 소스 저잡음 증폭기

위 식에서 알 수 있듯이 L_s , g_m 그리고 C_{gs} 가 입력 임피던스의 실수부를 이루는 성분임을 알 수 있다. 적절한 L_g 를 이용하여 입력 임피던스의 허수부를 제거할 수 있다.

CMOS의 잡음은 다음과 같이 드레인 전류 잡음과 게이트 잡음으로 이루어진다.

$$\overline{i_{nd}^2} = 4kT\gamma g_{d0} \quad (2)$$

$$\frac{\overline{i_{ng}^2}}{\Delta f} = 4kT\delta g_g \quad (3)$$

식 (2), (3)에서 k 는 볼츠만 상수이고 T 는 절대온도이고 g_{d0} 는 $V_{DS}=0$ 일 때 드레인과 소스 사이의 컨덕턴스를 나타낸 것이며 γ 는 드레인 전류의 잡음 계수이며 긴 채널의 경우 그 값은 2/3이고 δ 는 게이트 잡음계수이며 긴 채널의 경우 4/3이고 게이트 잡음과 관련된 파라미터 $g_g = \omega^2 C_{gs}^2 / 5g_{d0}$ 이다. [2]

III. 이중밴드 저잡음 증폭기 설계를 위한 공통 소스 접지형 CMOS쌍의 잡음해석 및 측정결과

본 논문에서 제안하는 이중밴드 저잡음 증폭기의 구조는 그림 2에서 보여 지는 바와 같이 공통 소스 접지형 CMOS쌍을 갖고 하나의 공통 게이트 구조를 갖는 변형된 캐스코드 구조의 저잡음 증폭기이다. 공통소스 접지형 CMOS쌍의 게이트는 입력부로 사용되며 공통 게이트 구조의 드레인은 출력부로 사용된다. 그림 2에서 바이어스 회로는 생략하였다.

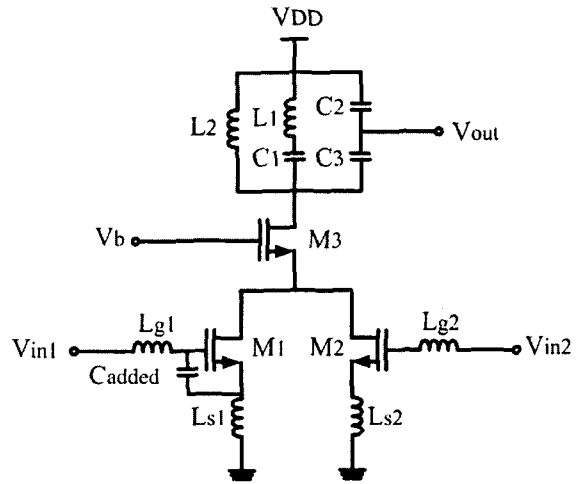


그림 2. 공통 소스 접지형 CMOS쌍을 갖는 이중밴드 저잡음 증폭기

V_{in1} 은 2.14GHz의 입력부이고 V_{in2} 는 5.25GHz의 입력부이다. C_{added} 는 L_{g1} 의 값을 줄이기 위하여 사용되었고[3] L_1 , L_2 , C_1 , C_2 , C_3 는 출력 이중 공진을 이루기 위하여 사용 되었다. C_2 , C_3 를 이용하여 높은 출력 임피던스의 값을 거의 50Ω이 되게 하였다. 그림 2에 관한 소신호 잡음 등가 모델은 그림 3에 나타내었다. 이 때 드레인 잡음만을 고려하였다. 그림 2에서 저잡음 증폭기의 M1은 주파수 f_1 에서 공진하며, 저잡음 증폭기의 M2는 주파수 f_2 에서 공진한다. 저잡음 증폭기의 M2는 f_1 에서 비공진 상태이며, 이 조건에서 발생하는 잡음이 저잡음 증폭기의 M1이 잡음지수를 악화시키게 된다.

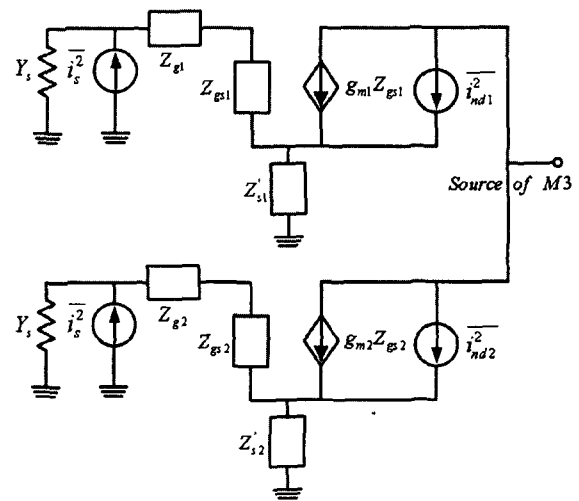


그림 3. 그림 2에 관한 소신호 잡음 등가 모델

그림 3의 잡음해석을 위해 그림 1의 단일 공통소스 저잡음 증폭기 구조의 출력 잡음을 나누어 구하면 다음과 같다. 저잡음 증폭기에서 출력되는 잡음을 소스저항에 의한 성분과, 채널 잡음에 의한 성분으로 나누어 구한다.

$$i_{os} = 4kTR_s \left| \frac{Z_{gs}g_m}{Z_g + Z_{gs} + Z_s + Z_s Z_{gs}g_m + R_s} \right|^2$$

$$\stackrel{\text{공진시}}{=} \frac{4kT\omega_T^2}{\omega_0^2 R_s (1 + \omega_T L_s / R_s)^2} \quad (4)$$

$$i_{oc} = \frac{4kT\gamma g_{d0}}{|1 + Z_s Z_{gs}g_m / (Z_g + Z_{gs} + Z_s + R_s)|^2}$$

$$\stackrel{\text{공진시}}{=} \frac{4kT\gamma g_{d0}}{(1 + \omega_T L_s / R_s)^2} \quad (5)$$

식 (4), (5)을 이용하여 이중 공통소스 LNA의 잡음지수를 구하면 다음과 같다.

$$F = 1 + |1 + Y_s(Z_{g1} + Z_{gs1} + Z_{s1})|^2 \frac{1}{g_{m1}^2 |Z_{gs1}|^2}$$

$$\frac{g_{d01}}{R_s} + F_{add}$$

$$F_{add} = \left[\frac{Z_{gs2}g_{m2}}{Z_{gs1}g_{m1}} \right]^2 + |1 + Y_s(Z_{g2} + Z_{gs2} + Z_{s2})|^2$$

$$\frac{1}{g_{m1}^2 |Z_{gs1}|^2} \frac{g_{d01}}{R_s} \left| \frac{Z_{in1} + R_s}{Z_{in2} + R_s} \right| \quad (6)$$

완전히 대칭적인 차동 증폭단의 경우 식 (6)은 식 (7)이 된다.

$$F = 1 + 2g_1 + Y_s(Z_{g1} + Z_{gs1} + Z_{s1})|^2$$

$$\frac{1}{g_{m1}^2 |Z_{gs1}|^2} \frac{g_{d01}}{R_s} \quad (7)$$

또한, 동일한 게이트 폭과 바이어스 조건을 사용하여 서로 다른 주파수에서 동작시키면 2.14GHz 와 5.25GHz에서의 총 잡음 지수는 각각의 LNA를

독립적으로 동작시킬 때의 각 주파수에서의 잡음지수의 함수로 주어진다.

$$F_{tot}(\omega_1) = F_1(\omega_1) + \left| \frac{Z_{in1} + R_s}{Z_{in2} + R_s} \right| F_2(\omega_1) \quad (8)$$

$$F_{tot}(\omega_2) = F_2(\omega_2) + \left| \frac{Z_{in2} + R_s}{Z_{in1} + R_s} \right| F_1(\omega_2) \quad (9)$$

게이트 유도 잡음까지 고려하여 잡음지수를 구하면 식 (10)과 같다.

$$F = 1 + \left[Z_{gs,1} + (R_{s,1} + Z_{g,1} + Z'_{s,1}) \cdot \left(1 - j\alpha_1 |c| \sqrt{\frac{\delta}{5\gamma}} \right) \right]^2$$

$$+ |R_{s,1} + Z_{g,1} + Z'_{s,1}|^2 \cdot \frac{\delta\alpha_1^2 (1 - |c|^2)}{5\gamma} \cdot \frac{\gamma \cdot g_{d0,1}}{R_{s,1} \cdot |g_{m,1} Z_{gs,1}|^2}$$

$$+ F_{add}$$

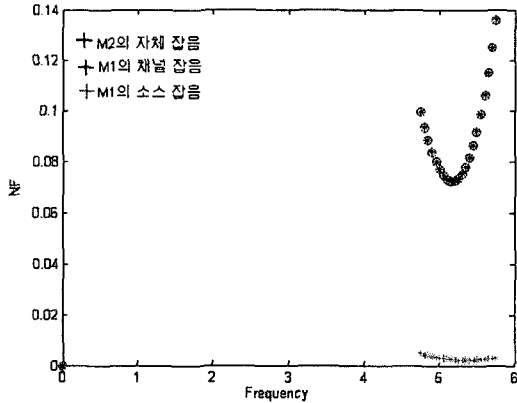
$$F_{add} = \frac{1}{|g_{m,1} Z_{gs,1}|^2} \cdot \frac{|R_{s,1} + Z_{in,1}|^2}{|R_{s,2} + Z_{in,2}|^2} \cdot \left[|g_{m,2} Z_{gs,2}|^2 \cdot \frac{R_{s,2}}{R_{s,1}} + \right.$$

$$\left. \left\{ Z_{gs,2} + (R_{s,2} + Z_{g,2} + Z'_{s,2}) \cdot \left(1 - j\alpha_2 |c| \sqrt{\frac{\delta}{5\gamma}} \right) \right\}^2 \right.$$

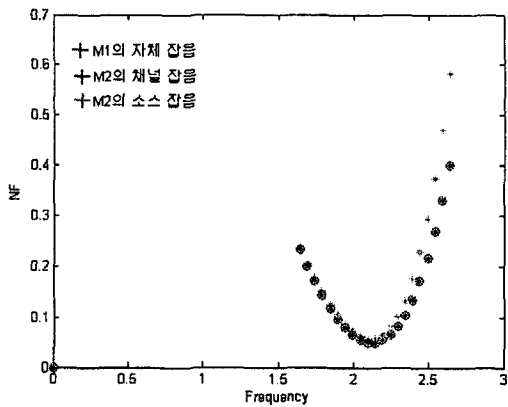
$$\left. + |R_{s,2} + Z_{g,2} + Z'_{s,2}|^2 \cdot \frac{\delta\alpha_2^2 (1 - |c|^2)}{5\gamma} \right] \cdot \frac{\gamma \cdot g_{d0,2}}{R_{s,1}} \quad (10)$$

식 (7)을 이용하여 추가잡음을 성분별로 구하면 그림 4와 같다. 이때 NF는 잡음지수[dB]가 아닌 잡음 계수이다. 그림 4는 f1=2,14GHz, f2=5,25GHz에서 T =40GHz를 가정하고, $g_m = 50mS$, $C_{gs1} = 300fF$, $C_{gs2} = 150fF$ 에서 구한 것이다. 그림 4. (a)의 결과를 보면 5.25GHz에서는 다른 밴드 저잡음 증폭기의 소스에서 들어오는 잡음은 거의 무시할만함을 알 수 있으며, 그림 4. (b)의 결과를 보면 2.14GHz에서는 5.25GHz 저잡음 증폭기에서 들어오는 소스 잡음이 가장 주요함을 알 수 있다. 저잡음 증폭기의 입력 단에 사용된 직렬 정합 특성이 저역 통과 특성을 나타내기 때문에 5.25GHz의 입력에서 2.14GHz의 전력이득이 나타나게 되었고 이 전력 이득에 의하여 소스 잡음이 증폭되게 되어 2.14GHz의 잡음지수가 나빠지게 되었다. 이 소스 잡음을 최대한 줄이기 위하여 5.25GHz 저잡음 증폭기의 2.14GHz 전력 이득을 줄일 수 있는

구조가 필요하다는 것을 알 수 있다. 공정을 이용하여 확인을 하지는 못했지만 시뮬레이션을 이용하여 확인한 결과 2.14GHz에서의 잡음지수가 줄어드는 것을 확인할 수 있었고 그 구조는 그림 5와 같다. 5.25GHz의 입력 특성을 저역 통과가 아닌 일부 대역 통과 특성을 갖게 하여 2.14GHz에서의 잡음지수가 5.25GHz의 입력단의 소스잡음에 영향을 덜 받는 특성을 갖게 하였다.



(a)



(b)

그림 4. (a) 5.25GHz 추가 잡음 비교
(b) 2.14GHz 추가 잡음 비교

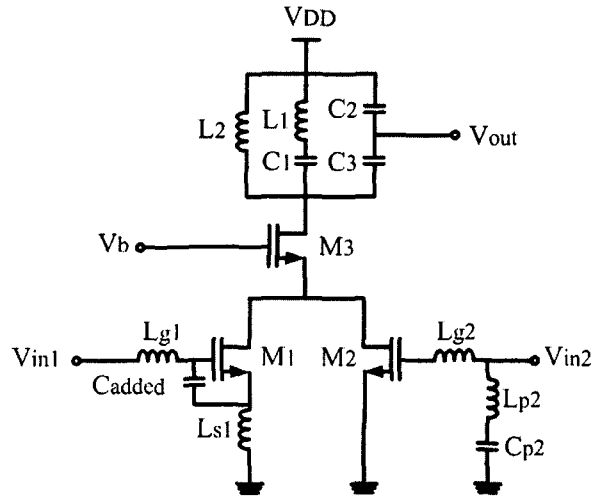


그림 5. 저주파 입력단의 잡음을 줄일 수 있는 이중밴드 저잡음 증폭기

측정결과 잡음지수가 시뮬레이션 결과보다 높았다. 그 이유는 다음과 같다. 시뮬레이션의 잡음모델은 SPICE2를 사용하였고 그 잡음지수 항목인 드레인 전류 잡음이 식 (2)와 같이 나타내어진다. 채널에 의해 게이트에 인가된 게이트 잡음은 고려되지 않았다. $\gamma=2/3$ 란 값은 게이트의 채널이 긴 경우에 트랜지스터의 포화영역에서 적용되는 식이지만 게이트가 짧아지면서 채널 사이의 전계가 커지고 채널 안의 캐리어가 서로 충돌하여 더 많은 열이 발산되므로 γ 값이 점점 커진다. 이런 이유에 의하여 잡음지수 측정 결과 시뮬레이션보다 높게 나오게 됨을 예측할 수 있었다. γ 값의 상승에 의하여 δ 값 역시 상승할 것이라 예측할 수 있다. 하지만 본 논문은 잡음 모델은 제외하고 어떤 잡음원들이 잡음지수에 영향을 미치는지에 대해 다루기로 한다. 표 1과 표 2는 측정된 잡음지수와 그림 2와 그림 5의 저잡음 증폭기의 시뮬레이션 된 결과를 나타내었다. 이 때 시뮬레이션에 사용된 잡음 모델은 SPICE2 모델을 채택하였다. 이 표에서도 알 수 있듯이 그림 5의 구조를 채택하면 저주파 대역의 잡음 지수를 줄일 수 있음을 확인할 수 있다.

		측 정	시뮬레이션	
			그림 2	그림 5
잡음지수 [dB]	2.14GHz	7.44	4.32	3.23
	5.25GHz	6.58	3.27	3.58

표 1. 두 대역을 동시에 사용할 때 측정 잡음지수와 저잡음 증폭기의 구조변화에 따른 잡음지수

		측 정	시뮬레이션	
			그림 2	그림 5
잡음지수 [dB]	2.14GHz	4.54	2.14	2.14
	5.25GHz	6.03	2.6	3.19

표 2. 두 대역을 따로 사용할 때 측정 잡음지수와 저잡음 증폭기의 구조변화에 따른 잡음지수

그림 6은 그림 2에 있는 구조의 회로를 0.18 μ m CMOS 공정을 이용하여 설계 및 제작한 이중밴드 저잡음 증폭기이다. 모든 능동 및 수동소자를 칩 안에 넣어 제작하였다.

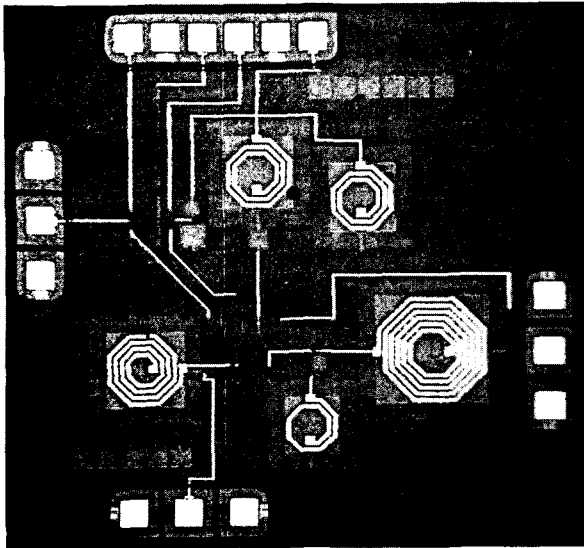


그림 6. 제작된 이중 공통 소스를 갖는 이중밴드 캐스코드 CMOS 저잡음 증폭기

IV. 결 론

본 논문에서 제안한 이중 공통 소스를 이용한 이중밴드 캐스코드 저잡음 증폭기를 0.18 μ m CMOS 공정을 이용하여 모든 소자를 하나의 칩 안에 넣어 설계 및 제작하였다. 측정 시 공급 전압은 1.8 V를 사용하였고 직류전류는 10 mA를 사용하였다. 측정 결과 전력 이득이 2.14GHz단에서는 약 7.69 dB를 얻었으며 5.25GHz단에서는 7.44 dB를 얻었다. 이는 저잡음 증폭기의 출력 임피던스가 트랜지스터의 출력 임피던스보다 낮아지는 현상 때문에 일어난 것이다. 하지만 RF 출력을 buffer를 이용하여 설계하였을 경우 저잡음 증폭기의 출력 임피던스를 높일 수 있기 때문에 본 연구에서의 전력 이득보다

높은 전력 이득을 구할 수 있다. 본 논문에서 측정결과 잡음지수가 상당히 높게 나타났다. 양쪽 대역을 동시에 사용할 경우 측정결과 잡음지수는 2.14GHz단에서는 7.44dB를 얻었으며 5.25GHz단에서는 6.58dB를 얻었다. 이는 입력단에 커패시턴스를 제거하는 인덕터의 Q값이 너무 낮고 다른 입력 단에서 잡음이 추가되었기 때문이다. 또한 채널의 길이가 짧아짐에 따라 드레인 잡음과 게이트 잡음이 높아짐에 따라 잡음지수가 상승하게 된다. 5.25GHz단의 경우 2.14GHz단의 입력 특성에 의하여 잡음지수가 거의 변함이 없었으나 2.14GHz단의 경우 5.25GHz단의 입력 공진 특성이 저역 통과 증폭기의 특성을 나타내게 되었고 따라서 출력 이중 공진회로에 의하여 저역 통과 증폭기의 특성이 나타나게 되었다. 이 특성에 의하여 5.25GHz단의 2.14GHz의 소스에 의한 잡음이 증폭되어 2.14GHz단의 잡음지수를 나빠지게 하였다. 5.25GHz의 입력 공진 특성을 일부 대역 통과 증폭기의 특성을 나타내는 회로로 대체하여 2.14GHz대의 전력 이득 및 잡음지수를 감소시킬 수 있다.

V. 참고문헌

- [1] H. Hashemi and A. Hajimiri, "Concurrent Multi-band Low-Noise Amplifiers-Theory, Design, and Applications" IEEE Trans. Microwave Theory Tech., vol. 50, no. 1, pp. 280-301, Jan 2002
- [2] D. K. Shaeffer and T. H. Lee, "A 1.5-V, 1.5-GHz CMOS low noise amplifier" IEEE J. Solid-State Circuits, vol. 32, pp. 745-759, May 1997
- [3] B. Razavi, "RF Microelectronics", Prentice Hall PTR, 1998