

InGaP/GaAs HBT를 이용한 WLAN 용 Low Noise RFIC VCO

°명성식, 박재우*, 전상훈*, 육종관
연세대학교, (주)나리지온*
E-mail : myoungss@yonsei.ac.kr

A Study on WLAN RFIC VCO based on InGaP/GaAs HBT

°Seong-Sik Myoung, , Jae-Woo Park*, Sang-Hoon Cheon*, Jong-Gwan Yook
Yonsei University, Knowledge*on Inc*.

Abstract

This paper presents fully integrated 5 GHz band low phase noise LC tank VCO. The implemented VCO is tuned by integrated PN diode and tuning range is 5.01~5.30 GHz under 0~3 V control voltage. For good phase noise performance, LC filtering technique, common in Si CMOS process, is used, and to prevent degradation of phase noise performance by collector shot-noise and to reduce power dissipation the HBT is biased at low collector current density bias point. The measured phase noise is -87.8 dBc/Hz at 100 kHz offset frequency and -111.4 dBc/Hz at 1 MHz offset frequency which is good performance. Moreover phase noise is improved by roughly 5 dBc by LC filter. It is the first experimental result in InGaP/GaAs HBT process. The figure of merit of the fabricated VCO with LC filter is -172.1 dBc/Hz. It is the best result among 5 GHz InGaP HBT VCOs. Moreover this work shows lower DC power consumption, higher output power and more fixed output power compared with previous 4, 5 GHz band InGaP HBT VCOs.

Key words : InGaP/GaAs HBT, WLAN, RFIC VCO, low phase noise

I. 서론

최근 미국의 FCC(Federal Communications Commission)는 5~6 GHz 대역내의 300 MHz 범위를 ISM (Industry, Science, Medical) 대역으로 제안했으며, 802.11a WLAN (Wireless Local Area Network)는 매우 중요한 이동통신 산업의 한 분야로 각광 받기 시작했다. 또한 전통적으로 RF 송수신단에서 전압 제어 발진기는 매우 중요한 소자로 인식되어왔다. 이로 인해 5 GHz 대역의 우수한 성능의 발진기를 설계하는 것은 중요한 과제가 되었다. 하지만 과거에 초고주파 집적회로 설계에 주로 사용되어왔던 GaAs MESFET는 저주파에서 표면을

흐르는 전하와 깊은 채널을 흐르는 전하의 트랜스 컨덕턴스와 출력 컨덕턴스의 확산 현상으로 인해 1/f 잡음의 구석 주파수가 10 MHz 이상이 되어 위상잡음 특성 면에서 좋은 소자가 되지 못한다[1]. 이에 최근에는 SiGe HBT나 Si CMOS 공정을 이용한 전압제어발진기의 연구가 많이 이루어지고 있다. InGaP/GaAs HBT는 1/f 잡음 특성이 우수하며, Si 공정보다 수동소자의 기판 손실이 적어 높은 Q LC Tank 회로를 집적화 할수 있어 VCO 설계에 매우 유리하다, 또한 Si 공정에 비해 뛰어난 고주파 동작과 높은 선형성, 낮은 잡음 지수 등으로 인해 LNA, PA 설계 시에 특성이 우수하여 RF 송수신단의 단일칩화에 적합한 소자이다[2][3]. 또한 InGaP HBT는 AlGaP HBT에 비해 Al에서 발생하는 물질 산화

없어 수명이 길며, 간단한 wet-etching 공정을 사용함으로 수율이 높고, 온도에 따른 전류 이득의 변화가 적고, 이중 접합의 공간 일치가 우수한 장점이 있다.

또한 통신 시스템의 변화로 단일 평형 주파수 혼합기 또는 이중 평형 주파수 혼합기 등에 차동 입력이 필요하게 됨에 따라 발진기의 차동 출력이 매우 중요한 요구 사항이 되었다[4]. 본 논문에서는 위상잡음 특성이 우수하고, 차동 출력을 가지는 Cross-coupled differential VCO를 설계하였다. Cross-coupled differential VCO는 피드백 커플링 캐패시터가 DC block 역할과 함께 1/f 잡음의 피드백을 줄여줌으로 위상잡음을 개선시킬 수 있는 구조이다[5], 또한 발진기의 차동 구조는 출력 전압의 상승-하강 동작이 대칭적이게 하여 1/f 잡음의 상향 변환을 줄여주어 위상잡음을 개선시키며[6], 단일 평형 주파수 혼합기 또는 이중 평형 주파수 혼합기와 결합할 때 발진이 필요하지 않아 집적화에 유리한 구조이다.

Cross-coupled differential VCO는 우수한 위상잡음 특성과 차동 출력을 가지는 VCO 설계에 매우 유리한 구조다. 하지만 차동 구조의 발진기에서는 그림 1에서의 Q1과 Q2의 에미터 노드에 발진주파수의 두 배 주파수가 존재하며, 두 배 주파수는 전류원 트랜지스터의 열잡음과 주파수 혼합을 통해 열잡음을 하향 변환 시켜 발진기 출력의 위상잡음을 악화 시키는 단점이 있다. 이 때 그림 1의 Lfilter, Cfilter 의 필터링을 통해 전류원 트랜지스터의 열잡음이 출력단으로 전달되는 것을 막음으로 위상잡음의 개선을 얻을 수 있다[7]. 이러한 필터링 기법은 Si CMOS 공정에서 주로 사용되어 발진기의 위상잡음을 개선시키는 주요한 기술이 되었으며

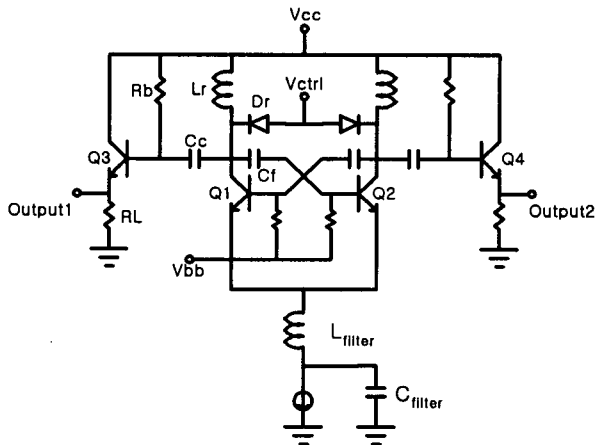


그림 1. 1.5 GHz cross-coupled differential VCO 회로도

GaAs HBT 공정에서도 동일하게 적용할 수 있다.

II. VCO 설계 및 제작

본 논문에서는 상용 InGaP/GaAs HBT 공정을 사용하여 수동소자와 벡터 다이오드가 풀집적화된 RFIC VCO를 설계 제작하였다. 그림 1의 Q1, Q2는 에미터 출력이 피드백 캐패시터 Cf를 통해 다른 트랜지스터의 베이스로 패드백이 되며, 그 구조로 인해 Q1, Q2의 에미터 단에서 입력 임피던스의 실수부가 음의 값을 갖게 된다. 이러한 구조를 Negative-gm 이라고 하며 이때 부성 저항회로는 LC Tank 회로와 결합하여 발진이 발생하게 된다. 또한 설계된 VCO는 버퍼 앰프와 함께 설계되었는데, 버퍼 앰프는 발진기의 pulling-figure를 개선시키며, 동시에 부하가 직접 공진기에 연결됨으로 공진기의 Q가 감소하는 것을 막아준다. 이 때문에 버퍼 앰프는 입력 임피던스가 매우 큰 에미터 팔로워(Emitter-follower) 구조로 설계하였다.

설계에 사용된 HBT는 2 핑거(finger)를 가지며, 에미터 크기가 각각 $2 \times 20 \mu\text{m}^2$ 이며, 컬렉터 전류 10 mA에서 단위 전류 이득 주파수(fT)가 40 GHz이며, 최대 발진 주파수(fmax)는 60 GHz의 특성을 가지고 있다. Q1, Q2는 컬렉터 전류 4 mA의 낮은 전류 밀도(5 kA/cm^2)에 바이어스 되어 DC 전력 소모를 줄였다.

HBT 모델링은 VBIC(Vertical Bipolar Inter-Company) 모델을 사용하였다. VBIC 모델은 Gummel-Poon 모델에 비해 Early-effect 모델링, 준포화 모델링, 기생 기판 트랜지스터 모델링, 셀프-히팅(Self-heating) 모델링, 온도 모델링 등이 더욱 개선되거나 새로 추가되어 더욱 정확한 대신호 해석을 할 수 있어 발진기의 대신호 해석에 더욱 유리한 모델이다. 또한 열 잡음, 산탄 잡음, 1/f 잡음 등이 모델링 되어 있어 위상 잡음 예측에 Gummel-Poon 모델보다 정확한 결과를 기대할 수 있다.

LC Tank 회로를 구성하는 인덕터는 일반적으로 VCO의 Q를 결정하는 가장 중요한 요소이다. 따라서 높은 Q를 갖는 인덕터를 설계하는 것은 VCO 설계에 있어 매우 중요한 과제이다. 인덕터는 공정에서 제공하는 두개의 금속층(두께 $1.3 \mu\text{m}$, $4 \mu\text{m}$)에서 좀더 두꺼운 금속층을 사용하여 나선형 인덕터를 제작하였으며, 금속층은 Air bridge post를 사용하여 공중에 띄우고, 기판위에 절연체를 덮어 기판 손실을 최대한 줄여 더 높은 Q를 얻을 수 있게 하였다. 공진기를 구성하는 다이오드는 트랜지스터의 컬렉터-베이스 접합을 사용하여 구성하였다. 다이오드는 항상 역방향 바이어스가 걸리

게 하였으며 역방향 바이어스 하에서 발생하는 접합 캐패시턴스는 5 GHz에서 76의 높은 Q값을 가지게 하였고, 필요한 커패시턴스를 발생시키기 위해 다수의 다이오드를 병렬 연결하여 설계하였다. 이외의 커패시터는 두개의 금속층을 사용하여 높은 Q의 MIM(Metal-Insulator-Metal) 타입으로 구현하였으며, 그 용량은 600 pF/mm² 이다. 저항은 NiCr 층에 박막 저항을 디자인 하였으며, sheet resistance는 50 Ohms/□ 이다.

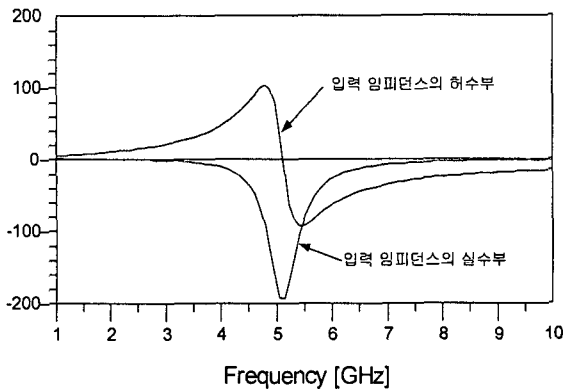
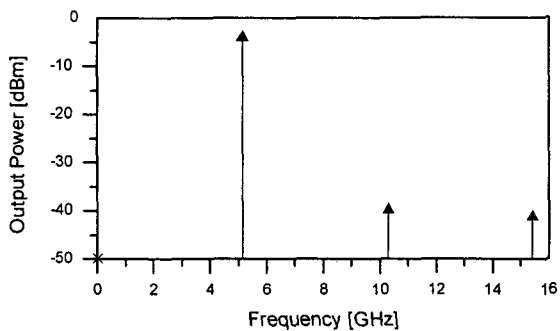
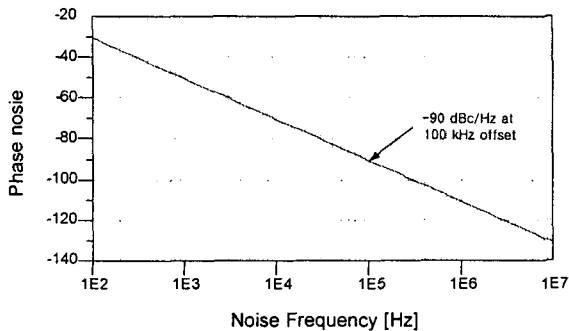


그림 2. VCO 소신호 해석 결과



(a)



(b)

그림 3. VCO 대신호 해석 결과

그림 2는 Q1, Q2의 컬렉터 노드에 터미널을 설치한 후 소신호 해석을 통해 발진을 모의 실험한 결과이다. 제어 전압 3 V에서 실험한 결과로 5 GHz 부근에서 입력 임피던스의 실수부가 음의 값을 갖는 부성 저항이 발생하며, 입력 임피던스의 허수부가 양에서 음으로 변화하는 공진이 발생하고 있음을 알 수 있다.

그림 3은 설계된 VCO의 대신호 해석 결과이다. 그림 3. (a)는 VCO의 양 출력 포트 중 하나에서 예비 실험한 결과로 기본 주파수 출력 전력이 -1 dBm 이며 2차 3차 고조파 성분이 모두 기본파에 비해 30 dB 이상 억압되는 우수한 고조파 특성을 나타내고 있다. 그림 3. (b)는 발진기의 위상 잡음 해석 결과로 100 KHz 오프셋 주파수에서 -90 dBc/Hz 로 우수한 특성을 보여주고 있다.

설계된 VCO는 LC 필터, 버퍼 앰프, 그리고 패드들과 함께 0.9×0.9 μm²에 집적화 되었으며, 출력 신호의 크기, 위상 특성 및 위상잡음 특성의 악화를 막기 위해 최대한 대칭되게 레이아웃 되었다.

그림 4는 실제 제작된 cross-coupled differential VCO의 사진이다.

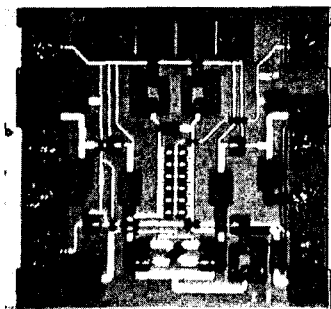


그림 4. LC 필터와 함께 집적화된 cross-coupled differential VCO (0.9×0.9 μm²)

III. 측정 결과

측정은 FR-4 를 이용한 측정용 지그를 제작하여 골드 와이어를 사용하여 측정용 지그에 연결하여 실시하였다. 차동 출력의 한쪽을 50 Ohm 터미네이션 후 다른 한쪽에서만 측정하였으며, 측정 장비는 Agilent 사의 HP8593E 를 사용하였다.

그림 5는 제어 전압에 대한 발진 주파수와 출력 파워의 변화이다. 제어 전압 0~3 V 변화함에 따라 발진 주파수는 5.2~4.93 GHz로 270 MHz 변하며 출력 파워는 약 0 dBm 정도이며, 최대 변화는 0.5 dB이다. 그림 6은 VCO의 출력 스펙트럼이며 LC 필터를 사용한 경우 1 MHz

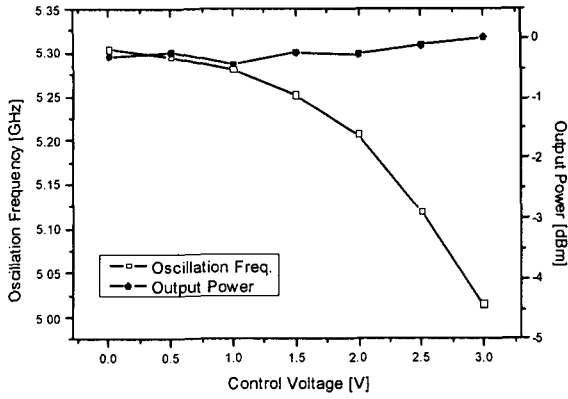
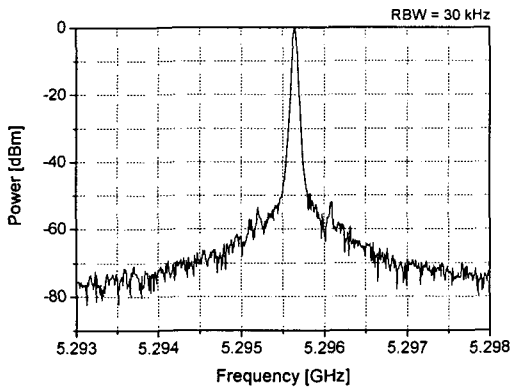
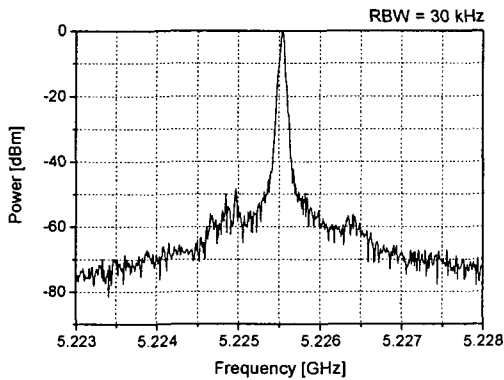


그림 5. 제어 전압의 변화에 대한 발진 주파수와 출력 전력변화



(a)



(b)

그림 6. VCO 스펙트럼 (a) LC 필터링된 VCO (b) 필터링되지 않은 VCO.

offset 주파수에서 -111.4 dBc/Hz , 100 kHz offset 주파수에서는 -87.8 dBc/Hz 의 우수한 위상잡음 특성을 나타내고 있으며, LC 필터가 없는 VCO보다 약 5 dBc 정도 우수한 위상잡음 특성을 보였다.

VCO 출력의 고조파 특성은 2차, 3차 고조파 모두 기본파 보다 40 dB 이상 억압되는 우수한 고조파 특성을 나타내었다. 모든 측정 결과는 표 I에 정리되어있다.

Table I. 측정 결과

Supply Voltage	3 V
Current (core only)	8 mA
Control Voltage	0 ~ 3 V
Frequency Range	5.01 ~ 5.30 GHz
VCO Gain	-96.7 MHz/V
Output Power	-0.43 ~ 0.02 dBm
Phase noise	-87.83 dBc/Hz at 100 kHz offset -111.43 dBc/Hz at 1 MHz offset
Harmonics	2nd / 1st = -41.93 dBc 3rd / 1st = -42.41 dBc
Chip size	0.9 X 0.9 mm ²

III. 결 론

본 논문은 InGaP/GaAs HBT 공정을 사용하여 WLAN용 우수한 위상잡음 특성을 갖는 cross-coupled differential VCO를 설계 제작하였다. 제작된 VCO는 커패시터 커플링으로 피드백하고, 차동 구조를 사용하여 1/f 잡음의 상향 변환을 줄였으며, 높은 Q의 인덕터와 다이오드 접합 커패시터로 구성된 공진회로를 사용함으로써 더욱 우수한 위상잡음 특성을 얻을 수 있게 하였다. 또한 LC 필터링을 통해 전류원 트랜지스터의 열잡음으로 인한 위상잡음 악화를 막았다. 측정 결과 100 kHz offset 주파수에서 -87.8 dBc/Hz , 1 MHz offset 주파수에서 -111.4 dBc/Hz 의 우수한 위상잡음 특성을 나타내었으며, 0~3 V의 제어전압을 변화시키며 5.20~4.93 GHz 발진 주파수 변화를 얻을 수 있었으며, LC 필터로 인해 약 5 dBc의 위상잡음 개선을 얻을 수 있었다. 이는 InGaP/GaAs HBT 공정에서 LC 필터를 사용하여 위상잡음을 개선한 최초의 실험 결과이며, 이로 인해 Si CMOS 공정에 주로 적용되어왔던 필터링 기법이 GaAs HBT 공정에도 적용될 수 있음을 실험적으로 확인할 수 있었다.

ACKNOWLEDGEMENT

본 저자는 6" InGaP HBT 파운드리 서비스와 디자인 라이브러리를 제공하여 cross-coupled differential VCO 회로 설계를 실제 칩으로 제작하여주신 나리지*온에 감사드립니다.

REFERENCES

- [1] P.C. Canfield, D.J. Allstot, J. Medinger, L. Forbes, A.J. McCamant, W.A. Vetanen, B.Odekirk, E.P. Finchem, and K.R. Gleason, "Buried-channel GaAs MESFETs with improved small-signal characteristics," in *IEEE GaAs IC Symp. Tech. Dig.*, pp. 163-166, 1987.
- [2] M.E. Kim, A.K. Oki, G.M. Gorman, D.K. Umemoto, and J.B. Camou, "GaAs heterojunction bipolar transistor device and IC technology for high performance analog and microwave applications," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-37, pp. 1286-1303, Sep. 1989.
- [3] B.L. Nelson et al., "High-linearity, low dc power GaAs HBT broadband amplifiers to 11 GHz," *IEEE GaAs IC Symp. Digest (San Diego)*, pp. 79-82, Oct. 1989.
- [4] Behzad Razavi, *RF Microelectronics*, Prentice Hall PTR, 1998.
- [5] M. Borremans, B. De Muer, M. Steyaert, "Phase noise up-conversion reduction for integrated CMOS VCOs," *Electron. lett.*, vol. 36, pp. 857-858, May 2000.
- [6] A. Hajimiri T. H. Lee, "A general theory of phase noise in electrical oscillators," *IEEE J. Solid-State Circuits*, vol. 33, pp. 179-194, Feb. 1998.
- [7] Emad Hegazi, Henrik Sjoland, Asad A. Abidi, "A Filtering Technique to Lower LC Oscillator Phase noise," *IEEE J. Solid-State Circuits*, vol. 36, pp. 1921-1930, Dec. 2001.