

ICP 식각 시스템에 의한 YBCO 초전도 박막의 식각두께 변화에 따른 특성 분석

고석철, 강형곤, 현종욱, 최명호, 한병성, 한운봉

전북대학교 전기공학과, 전북대 반도체물성연구소, 광주보건대 의료정보공학과,

전북대학교부설공학연구원 공업기술연구소, 전북대학교 화학공학과

Analysis of Characteristics with Etching Thickness of YBCO Superconducting Thin Films By ICP system

Seokcheol Ko, Hyeong-Gon Kang, Ong-Ok Hyun, Myoung-ho Choi, Byoung-Sung Han, and Yoon-Bong Hahn

Chonbuk National Uni., Semi. Physics Research Center, Kwangju Health College, The Research Center of Industrial Technology Eng. Research Institute Chonbuk National Uni., School of Chemical Eng. and Tech. Chonbuk National Uni.

Abstract

Superconducting flux flow transistor(SFFT) is based on a control of the Abrikosov vortex flowing along a channel. The induced voltage by moving of the Abrikosov vortex in SFFT is greatly affected by the thickness and width, of channel. In order to fabricate a reproducibility channel in SFFT, we have researched the variation of the critical characteristics of YBCO thin films with the etching time using ICP(Inductively coupled plasma) system. It was certified that the velocity of vortex decreased with increasing the width of channel and was saturated faster in low bias from a simulation. An etching mechanism of YBCO thin films by ICP system was also certified by AFM(Atomic Force Microscope) and by measuring the critical current density with etching time. As measurement result, we could analyze that we should optimize the etching thickness of channel part to construct a flux flow transistor with desired characteristics.

Key Words : SFFT, YBCO thin film, ICP(Inductively coupled plasma), AFM(Atomic Force Microscope)

1. 서 론

영저항 특성을 가지는 고온 초전도체의 발견은 기존 반도체 분야의 한계를 극복할 수 있는 새로운 가능성을 열어 놓았다. 초전도체를 이용한 응용 분야 중의 하나는 기존의 전자회로에서 반도체 트랜지스터와 같은 특성을 갖는 3단자 소자의 제작이다[1-3].

식각 기술은 크게 습식식각과 건식식각으로 나눌 수 있는데 화학용액을 이용하는 습식식각은 반응 속도가 용액 농도에 비례한다. 크기가 큰 박막의

경우 기판 중심 부분의 용액 농도가 가장자리에 비해 적기 때문에 항상 중앙의 식각 속도가 느리다. 또한, 시료의 식각 두께는 식각용액의 노출 시간에 의해서도 상당한 변화를 받기 때문에 식각용액마다 최적의 식각 농도를 설정해 둘 필요가 있다. HF(Hydrofluoric acid)나 EDTA(Ethylenediaminetetra acetic acid) 용액을 이용하여 시간에 따른 식각 깊이, 임계온도 및 임계전류 특성 변화에 대한 연구가 보고된바 있다[4-5]. 그러나, 이러한 습식식각 방법들의 단점은 수직방향뿐만 아니라

수평방향으로도 식각이 진행되는 언더컷(under-cut) 현상이 발생한다. 따라서 이를 감안하여 식각 마스크의 초기 선폭을 미리 조정해야 한다. 또한 습식 식각은 공정중에 초전도체와 수분과의 접촉으로 초전도 특성이 저하되기 때문에 질소가스를 이용하여 수분을 빨리 제거해야 하며 마이크로나노단위의 선폭을 가지는 미세 회로의 제작에는 적합하지가 않다.

미세 회로의 식각 방법으로는 고밀도 플라즈마를 이용한 유도결합형 플라즈마(ICP) 식각법[6-7]과 원자힘 현미경(AFM) 식각법[8]이 있다. ICP(Inductively coupled plasma) 식각법은 구조가 간단하고 고밀도 플라즈마를 발생시킬 수 있으며, 대면적화가 용이하고 이온밀도와 이온 에너지를 독립적으로 조절할 수 있는 이점을 가지고 있다. 또한 이온 가스의 높은 직진성으로 인해 충분히 재현성 있는 디바이스의 제작을 가능케 한다.

본 연구에서는 고온 초전도 자속 흐름 트랜지스터를 제작하기 위한 기초연구로써 ICP 식각 시스템으로 채널부분을 식각하여 식각 깊이에 따른 임계특성 변화를 조사하였다. 또한, AFM 시스템을 사용하여 식각된 시료들의 표면변화와 거칠기를 각각 관찰하였다. 또한 초전도 시료의 식각 변화에 따른 전류-전압 방정식을 세워 임계전류밀도를 시물레이션 하였다. 실험결과와 시물레이션과의 비교를 통하여 임계특성 변화를 해석함으로써 자속 흐름 트랜지스터의 핵심 부분인 미세 채널 제작 시 식각 두께에 따른 자속 흐름 트랜지스터의 동작 특성 분석에 활용하고자 하였다.

2. 실험방법

채널 두께에 따른 임계전류밀도를 측정하기 위해 그림 1과 같은 패턴을 형성하였다. LaAlO₃ 기판 위에 약 800 nm 두께로 YBCO가 증착된 박막을 스펀코터를 이용 AZ 6612 포토레지스터를 도포하였다. 다음으로 90°C 온도의 hot plate에 2분간 soft baking을 실시하고 노광기를 이용하여 초전도 박막 위에 일정한 패턴을 형성하였다. 이렇게 패턴이 형성된 박막을 다시 hot plate에서 120°C 온도로 2분간 hard baking을 실시하고, 1%의 인산 용액과 증류수를 섞은 용액에 시편을 담가 포토레지스터 층이 없는 부분의 초전도 박막을 제거하여 그림 1과 같은 형상을 제작하였다. 최종적으로 아

세톤으로 남아있는 포토레지스터를 제거하고 이소프로필 알콜에 이 시편을 담근 후 질소로 불어내었다. 가장 핵심 부분인 채널을 ICP로 식각하기 위해서 위와 같은 과정을 다시 한번 반복하였고, 스트립 라인의 중앙 부분을 ICP 장치를 이용하여 30초, 40초, 그리고 50초 식각하였다.

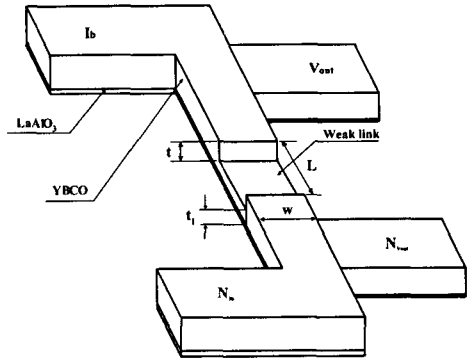


그림 1. ICP에 의하여 식각된 채널의 임계전류 측정을 위한 패턴 형성.

그림 1은 채널의 임계전류를 측정하기 위해 제작된 패턴을 보여주고 있다. 가장 중요한 부분인 채널은 전압단자의 중간부분에 있다. 채널폭인 w 을 0.5 mm로 하였으며 채널길이 L 을 1 mm로 하였다. 단지 ICP 식각 시스템에 의해 식각될 깊이, E_{dp} 을 다르게 하여 그 특성값을 측정하고자 하였다.

3. 실험결과 및 고찰

3.1 전류-전압 방정식

식각된 채널의 두께 t_1 은 시료의 전체두께 t 와 ICP 식각 시스템에 의해서 식각될 깊이 E_{dp} , 기타 여러 공정변수를 포함한 상수 β 의 함수로써 표현할 수 있다.

$$t_1 = t \cdot \exp(-E_{dp}/(t-\beta)) \quad (1)$$

외부에서 가해진 자계가 없기 때문에 바이어스 전류에 의해 불텍스가 발생된 유기 전압은 식 (2)과 같이 전개할 수 있다.

$$V_{out} = \left\{ \frac{2\mu_0 \cdot L \cdot v_{L0} \cdot \exp(-E_b/k_B T)}{t \cdot \exp(-E_{dp}/(t-\beta)) \cdot w} \right\} (I_b - I_{cr}) \times \sin h \left[\frac{I_b}{(w \cdot k_B \cdot T / (\delta \cdot \phi_0))} \right] \quad (2)$$

$$= 0 \quad , \text{ for } I_b \leq I_{cr}$$

표 1. 임계특성을 해석하기 위한 변수들.

기호	특성값	기호	특성값
ϕ_0	2.07×10^{-15} [weber]	E_p	1.2868×10^{-20} [V]
h	6.63×10^{-34} [J·sec]	v_{L0}	3.4458×10^3 [m/s]
k_B	1.38×10^{-23} [J/deg]	w	0.5×10^{-3} [m]
L	1×10^{-3} [m]	E_{dp1}	30×10^{-9} [m]
t	0.8×10^{-6} [m]	E_{dp2}	50×10^{-9} [m]
μ_0	$4\pi \times 10^{-7}$ [F/m]	E_{dp3}	100×10^{-9} [m]
T	77 [K]	I_{cr1}	13×10^{-3} [A]
δ	2.15×10^{-9} [m]	I_{cr2}	63×10^{-3} [A]
β	50×10^{-9} [m]	I_{cr3}	400×10^{-3} [A]

ICP 식각 시스템을 이용하여 채널 부분을 식각하기 위한 컴퓨터 시뮬레이션 변수들을 표 1에 정리해서 나타냈다.

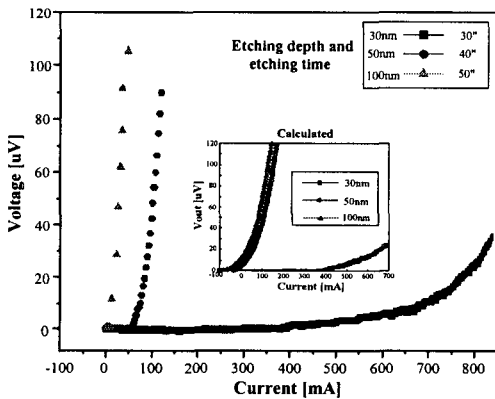


그림 2. ICP 식각 깊이에 따른 채널의 전류-전압 곡선.

그림 2는 ICP 식각 시스템을 사용하여 각기 채널의 식각 두께를 달리하여 채널 부분을 식각한 시료의 임계전류를 나타내고 있다. 전류-전압 방정

식의 변수 중에서 채널두께와 식각될 깊이가 유기 전압에 큰 영향을 끼친다. I-V 임계특성 곡선으로부터 식각 깊이를 더 많이 할수록 임계전류가 더 빨리 감소하는 것을 확인 할 수 있다.

식각된 표면의 이미지를 관찰하기 위해 AFM 표면 분석 사진을 그림 3에 나타냈다. 식각하지 않은 초전도 박막의 표면 거칠기가 6 nm 이었다가 식각 시간이 증가함에 따라 15.8, 22 nm 그리고 50초에서는 다시 12.8 nm로 감소하였다. 식각 초기단계에서 거칠기가 점점 증가하다가 다시 식각 시간이 증가함에 따라 감소함을 알 수 있다. 이는 초전도 표면의 식각이 전체적으로 고르게 이루어지는 것이 아니라 표면의 경도가 약한 부분부터 먼저 식각이 되고 점차 식각 시간이 증가함에 따라 경도가 강한 부분도 식각이 되기 때문이다. 특히 YBCO 초전도체는 단일 성분으로 이루어진 초전도체가 아니라 Y, Ba, Cu로 인한 산화물이기 때문에 이러한 경향이 나타났으리라 생각된다.

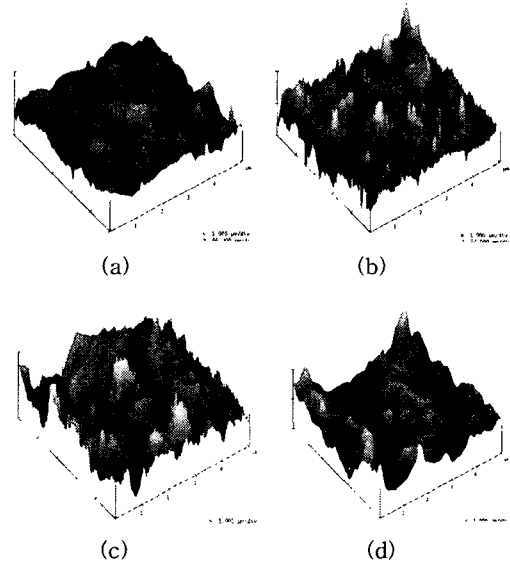


그림 3. ICP의 식각 시간에 따른 YBCO 박막의 AFM 표면 사진. (a) 원샘플 (b) 30초 (c) 40초 (d) 50초

표 2는 ICP 식각 시스템에 의한 식각 깊이가 함수로써 임계전류밀도를 요약한 것이다. 식각 시간 50초에서, 비록 채널의 두께는 얇아졌지만 임계전류가 크게 감소하여 임계전류밀도가 큰 폭으로 감소

했다. 이를 통해 너무 오랜 시간 초전도체가 플라즈마 상태에 노출되게 되면 초전도 임계특성이 크게 저하됨을 알 수 있었다. ICP를 이용하여 실제 초전도 디바이스의 제작 시 식각 두께와 초전도 특성의 저하를 고려하여 식각을 실시해야 할 것이다.

표 2. ICP에 의한 식각 깊이 함수로써 임계전류 밀도.

Time(second)	as grown	30"	40"	50"
Etched depth	0nm	30nm	50nm	100nm
Critical current density	1.7MA/cm ²	10kA/cm ²	16.8kA/cm ²	3.7kA/cm ²
Roughness	6nm	15.8nm	22nm	12.8nm

4. 결 론

본 연구에서는 고온 초전도 자속 흐름 트랜지스터를 제작하기 위한 기초연구로써 채널부분의 식각 깊이에 대한 임계특성들을 조사하였다. 수식을 이용한 시뮬레이션 결과, ICP 식각 시스템에 의해 식각 깊이를 깊게 함에 따라 임계전류밀도가 낮아짐을 확인할 수 있었다. 초전도체의 표면의 ICP 식각시 그 식각은 고르게 이루어지지 않고, 먼저 경도가 약한 부분부터 식각이 이루어진다. 오랜 플라즈마 노출 끝 오랜 식각 시간은 초전도체의 임계특성을 크게 약화시킴을 확인할 수 있었다.

참 고 문 헌

[1] G. K. G. Hohenwarter, J. S. Martens, D. P. McGinnis, J. B. Beyer, J. E. Nordman, and D. S. Ginley, "Single superconducting thin film devices for applications in high T_c materials circuits", *IEEE Trans. Magn.*, Vol. 25, p. 954, 1989.

[2] J. S. Martens, G. K. G. Hohenwarter, J. B. Beyer, J. E. Nordman, and D. S. Ginley. "S parameter measurements on single superconducting thin-film three-terminal devices made of high-T_c materials", *J. Appl. Phys.*, Vol. 65, p. 4057, 1989.

[3] P. Bernstein, C. Picard, M. Pannetier, Ph. Lecoeur, J. F. Hamet, T. D. Doan, J. P. Contour, M. Drouet, and F. X. Reg, "Current-Voltage characteritaton of the vortex motion inYBa2Cu3O7-microbridges and implications on the development of superconducting flux flow transistor", *J. Appl. Phys.*, Vol. 82, p. 5030, November 1997.

[4] F. K. Schokoohi, L. M. Schiavone, C. T. Rogers, A. Inam, X. D. Wu, L. Nazar, and T. Venkatesan, "Wet chemical etching of high-temperature superconducting YBaCuO films in ethylenediaminetraacetic acid", *Appl. Phys. Lett.* Vol. 55, No. 25, p. 2661, 1989.

[5] L. P. Lee, M. J. Burns, and K. Char, "Free-standing microstructures of YBaCuO A high-temperature superconducting air bridge", *Appl. Phys. Lett.* Vol. 61, No. 22, p. 2706, 19929.

[6] Hyeong-Gon Kang, Sung-Hun Lim, Byoung-Sung Han, Hyo-Sang Choi and Yoon-Bong Hahn, "Conditions of ICP for a Superconducting Flux Flow Transistor and Its Etching Characteristics", *Matt. Sci. Eng. B*, Vol. 102, p. 344, 2003.

[7] 강형곤, 임성훈, 고석철, 한윤봉, 한병성, "플라즈마 식각을 이용한 초전도 자속 흐름 트랜지스터 제작", *전기전자재료학회논문지*, 16권, 5호, p. 424, 2003.

[8] Kazuhike Matsumoto, Masami Ishii, Jun-ichi Shirakashi, Kazuhito Segawa, Yasushi Oka, Bartev J. Vartanian, and James S. Harris, "Comparison Experimental and Theoretical Results of Room Temperature Operated single electron Transistor made by STM/AFM Nano-Oxidation proces,," *IEEE Trans. IEDM* 95, p. 363, 1995.