$Si/Al_2O_3/Si$ 형태의 SOI(SOS) LIGBT 구조에서의 열전도 특성 분석

김제윤, 김재욱, 성만영
고려대학교 전기공학과

The thermal conductivity analysis of the SOI LIGBT structure using Al_2O_3

Je Yoon Kim, Jae Wook Kim, Man Young Sung
Korea University, Electrical Engineering

Abstract

The electrothermal simulation of high voltage LIGBT(Lateral Insulated Gate Bipolar Transistor) in thin Silicon on insulator (SOI) and Silicon on sapphire (SOS) for thermal conductivity and sink is performed by means of MEDICI. The finite element simulations demonstrate that the thermal conductivity of the buried oxide is an important parameter for the modeling of the thermal behavior of silicon-on-insulator (SOI) devices. In this paper, using for SOI LIGBT, we simulated electrothermal for device that insulator layer with SiO_2 and Al_2O_3 at before and after latch up to measured the thermal conductivity and temperature distribution of whole device and verified that SOI LIGBT with Al_2O_3 insulator had good thermal conductivity and reliability.

Key Words : Thermal conductivity, SOI, Si-Al_2O_3-Si, LIGBT

1. 서 론

실리콘을 포함하는 반도체 웨이퍼 위에 절연막을 형성하고, 그 절연막 위에 다시 반도체 층을 형성하는 SOI (Silicon On Insulator)구조는, 그 구조가 갖는 우수한 특징 때문에 많은 연구가 되고 있다. 최근 SOI에 대한 연구가 예전에 비해 많은 부분에서 연구, 응용되고 있는 상황에서 전력용 반도체 소자 분야에서도 SOI를 이용한 연구가 활발히 진행되고 있다. SOI 기술은 벌크 실리콘을 대체할 수 있는 기술로써 기판과 활성층 사이에 절연층이 있다는 것이 큰 장점이라 할 수 있다. 절연층을 갖는 MOSFET 경우, 구조적으로 활성영역과 기판 사이를 격리시킬 수 있기에 열전자효과(hot-carrier effect), 래치-업(latch-up), 몸체효과(body effect) 등의 소자특성이 기존의 벌크 MOSFET 소자 보다 현저히 감소되며, 접합 면적이 감소함에 따라 기생 정전용량이 감소를 하는 이점을 가지게 된다.[1-4]

SOI 기술의 연구가 활발해지면서 절연층의 물질에 대한 연구 또한 활발히 진행되고 있는데, 그중에 하나가 바로 SOS(Silicon On Sapphire)이다. SOS는 heteroepitaxial SOI 기술로서 단결정 절연체 위에 epitaxial 성장에 의해 실리콘 막을 성장시켜 얻을 수 있는데, 이는 절연체의 격자 상수가 단결정 실리콘과 거의 유사한 격자 상수를 갖기 때문이라 할 수 있다.[5]

SOI 소자는 주로 고온소자로 많이 이용 되는데, 일반적인 벌크 소자에 비해 작은 누설전류, 빠른

구동력, 저전력 그리고 래치-업 발생이 낮은 것이 특징이라 할 수 있다. 하지만 SOI는 절연층에 self-heating 영향으로 소자가 구동했을 때, 열이 발생, 증가하여 캐리어의 이동도를 감소시키고, 소자의 기능을 원활하게 수행되지 못하게 하는 단점 또한 갖고 있다. 따라서 본 논문에서는 기존의 SOI 구조에서 절연층으로 사용되는 SiO_2를 Al_2O_3로 대체하여 LIGBT소자의 래치-업 전후의 self-heating에 의한 열의 흐름을 살펴보고 향상된 thermal conductivity 및 heat sink를 갖는 SOI LIGBT 소자를 개선하였다.[6-8]

2. 소자의 구조와 latch up 특성

SOI LIGBT 소자의 동작은 기본적으로 IGBT 소자과 같은 동작 원리에 의해 구동된다. LIGBT는 MOSFET 게이트 구조의 입력단과 바이폴라 트랜지스터의 전류 전도 구조를 결합한 소자로서, MOSFET 소자의 높은 입력 임피던스 및 빠른 스위칭 특성과 바이폴라 소자의 우수한 순방향 전도 특성을 동시에 갖는 장점을 갖고 있으나, LIGBT는 구조 내부에 형성되는 기생 사이리스터(Parasitic Thyristor)에 의한 래치 업은 LIGBT의 특성에 큰 영향을 미치므로, LIGBT의 동작 특성을 정확하게 해석하기 위해서는 MOSFET의 동작 특성과 바이폴라 트랜지스터의 동작 특성 및 기생 사이리스터의 동작 특성에 대해서 주의 깊게 고려하여야 한다.

일반적인 SOI LIGBT는 DMOS(Double-diffusion MOSFET) 셀을 갖으며, 수~수십 ㎛ 두께의 불순물 농도가 낮은 n- 에피층이 형성된 SOI 기판을 사용하고, p 베이스 영역과 n+ 캐소드 영역은 폴리실리콘 게이트를 마스크로 이용하여 동일한 창을 통해 확산시키는 이중 확산 공정(Double Diffusion Process)으로 형성시키고, 또한 두 영역의 측면 확산의 차에 의해 채널 길이가 설정되도록 제작된다. SOI LIGBT 소자의 입력단은 MOSFET으로 구성되고 출력단은 p 베이스 영역(콜렉터), n- 에피층(베이스), p+ 애노드 영역(이미터)으로 형성되는 npn 트랜지스터는 pnp 트랜지스터와 함께 기생 사이리스터 구조를 이루고 있다.[9-10] SOI LIGBT 소자는 고저항율을 갖는 드리프트 영역에서 소수 캐리어 주입에 의해 전도도 변조(Conductive Modulation)가 발생하여 높은 전류 구동 능력을 갖게 되지만, SOI LIGBT 구조 내에 필연적으로 형성되는 기생 pnpn 사이리스터의 래치 업이 발생하게 되면 SOI LIGBT 소자는 게이트에 의한 전류 제어 능력을 상실하게 되므로 SOI LIGBT 소자의 최대 동작 전류는 기생 사이리스터의 래치 업에 의해 결정된다.

3. 소자 시뮬레이션 결과 및 고찰

본 논문은 기존의 SiO_2의 절연층과 제안된 Al_2O_3를 절연층으로 사용하여 래치-업 전과 후에 대해 self-heating에 의한 열전도와 소자내의 열분포를 MEDICI 시뮬레이션를 통해 살펴보았다.

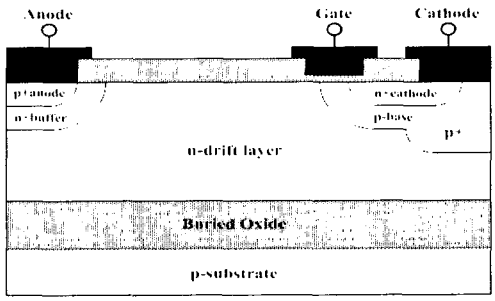

그림1. SOI LIGBT의 구조

그림1는 기본적인 SOI LIGBT의 구조를 나타낸 것이고, 그림2의 (a),(b)는 각각 SiO_2 와 Al_2O_3를 절연층을 사용하였을 때, 래치-업 전에 대한 온도 분포 단면도를 나타내고 있다. 여기서 (a)의 그림의 경우는 열이 절연층에 집중이 되는 것을 볼 수 있는 반면에 (b)에서는 Al_2O_3를 절연층을 사용하였을 때, 열이 절연층에만 집중이 되지 않고 기판(substrate)으로 열이 빠져나가는 것을 확인 할 수 있었다. 결국 기존의 SiO_2 절연층을 사용했을 때의 단점인 높은 열이 발생되어 소자의 기능을 저하시키는 것을 제안한 구조에서는 절연층을 Al_2O_3로 대체함으로서 보다 원활한 소자 구동 및 기능을 수행 할 수 있게 되었으며 소자의 신뢰성 향상을 가져올 수 있다. 그림 3,4는 각각의 절연층을 사용하였을 때, 래치-업이 일어난 후에 생기는 열전도 및 열 분포를 보여주고 있다. 그림3(a)는 절연층이 SiO_2인 기존의 SOI LIGBT의 래치-업 후의 열전도 분포를 나타내고 있다. 래치-업 전에 비해 기판

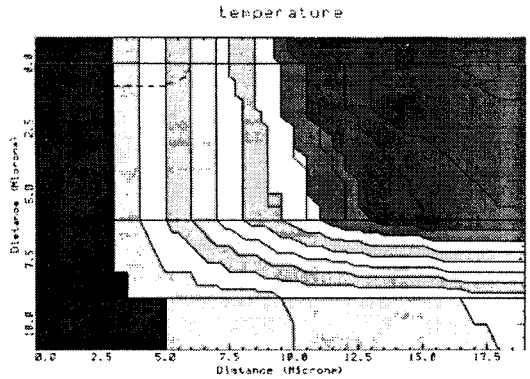

그림2(a).SOI LIGBT의 열전도 분포(latch up 전)

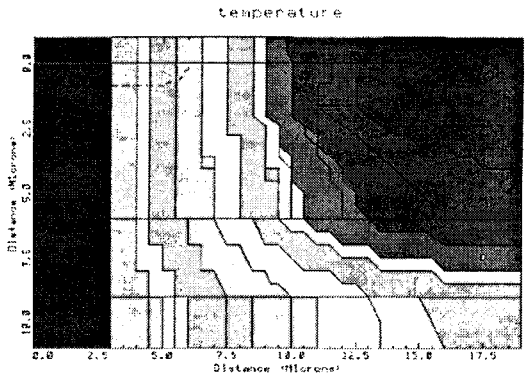

그림2(b).SOS LIGBT의 열전도 분포(latch up 전)

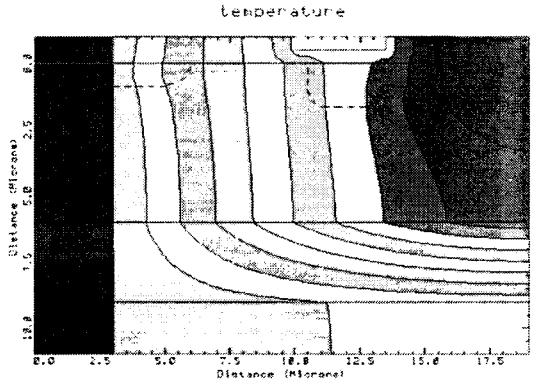

그림3. (a)

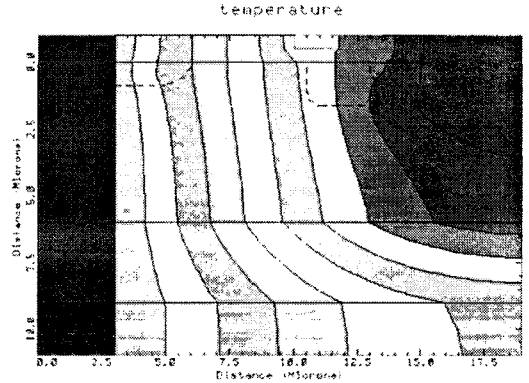

그림4. (a)

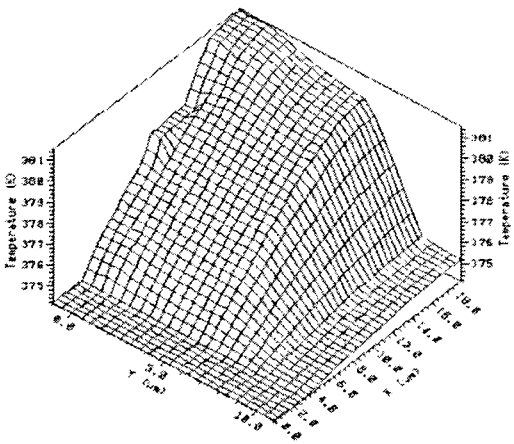

그림3. (b)

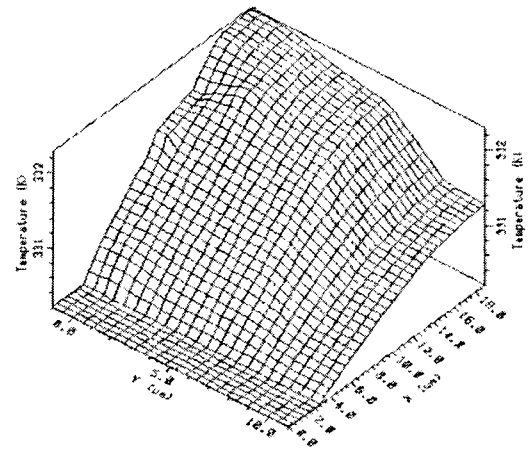

그림4. (b)

그림3. (a)SOI LIGBT 열전도 분포(latch up 후)
(b)SOI LIGBT 3-D 열분포(latch up 후)

그림4. (a)SOS LIGBT 열전도 분포(latch up 후)
(b)SOS LIGBT 3-D 열분포(latch up 후)

에 열을 방출시킬 수 있는 온도 범위가 확대되긴 하였지만, 여전히 절연층에 열이 집중되는 것을 확

인 할 수 있다. 이와 반대로 그림4(a)는 Al_2O_3를 절연층으로 사용한 경우인데, 래치-업 전과 같이

계속적으로 열을 기판으로 빠져나가게 함으로써 소자 내부의 온도가 증가되지 않음을 확인할 수 있다. 그림3,4의 (b)에 대한 그림들은 각각 LIGBT의 소자 내에의 열전도 분포를 3차원으로 나타난 것으로서, SiO_2를 절연층으로 사용한 그림3(b)의 경우에는 최고 온도가 381K 까지 올라가는 반면에 Al_2O_3를 절연층으로 사용하였을 경우는 기판으로 열이 빠져나감으로써 소자내의 최고 온도가 332K 임을 알 수 있다. 절연층 부분에 대해서 온도 분포를 살펴보면, 그림3(b)의 경우는 substrate와 활성영역과의 차에 대한 기울기가 급한 것을 확인할 수 있고, 반면에 그림4(b)의 경우는 활성영역과 substrate 온도차에 대한 기울기가 완만한 것을 그림을 통해 확인 할 수 있다. 결론적으로 기존의 SOI 소자가 가지고 있는 장점과 더불어 단점인 소자내의 방열 현상을 Al_2O_3를 절연층의 재료로 사용함으로서 단점을 크게 개선시키고 보다 원활한 소자의 구동을 할 수 있음을 simulation를 통해 확인 할 수 있었다.

4. 결 론

본 논문에서는 파워 반도체 소자이면서 오프상태에서 높은 저지 전압 능력, 온 상태에서의 높은 전류밀도와 낮은 전압 강하, 파워 BJT에 비해 빠른 스위칭 그리고 게이트 구동 전 또한 작은 우수한 특성을 갖는 SOI LIGBT 소자를 열에 의해 기능 저하가 일어날 수 있는 소자의 안정성 및 효율성를 기존의 SiO_2에서 Al_2O_3로 절연층을 사용함으로써 개선을 하기 위해 MEDICI를 통해 simulation를 하여 확인을 하였다. Al_2O_3를 사용함으로써 substrate와 활성층(active layer) 사이에 발생하는 고온의 열을 효과적으로 방출시켜 소자 내에서 축적되는 열을 효율적으로 감소시키고, 또한 소자의 안정성 및 신뢰성을 증가시킬 수 있음 확인하였다.

감사의 글

본 논문은 2002년도 한국학술진흥재단의 지원에 의하여 연구되었음. (KRF-2002-042-D00093)

참고 문헌

[1] A. E. Schmitz and J. Y. Chen, "Design, modeling, and fabrication of subhalf-micrometer CMOS transistors", IEEE Trans, Electron Devices, Vol. ED-33, No. 1, pp. 148-153, 1986

[2] W. H. Lee. Osakama, K. Asada, and T. Sugano, "Design methodology and size limitations of submicrometer MOSFET's for DRAM applicatoins", IEEE Trans. Electron Devices, Vol. 35, No. 11, pp. 1876-1884, 1988

[3] 강이구,오대석,김대원,김대종,성만영, "인텔리전트 파워 IC 구현을 위한 횡형 트렌치 전극형 IGBT의 제작 및 그 전기적 특성에 관한 연구 ", 한국전기전자재료학회 논문지, Vol.15, No.9, 758~752, 2002

[4] 강이구,성만영. "래치 업 특성의 개선과 고속 스위칭 특성을 위한 다중 게이트 구조의 새로운 LIGBT". 한국전기전자재료학회 논문지, Vol.13, No.5, p.371, 2000

[5] W. B. Choi, PhD. Thesis, University of Korea, 2001

[6] E. G. Kang, S. H. Moon and M. Y. Sung, "New trench electrode IGBT having superior electrical characteristics for Power IC system", Microelectronics Journal, Vol 32, No.8, pp.641~647, 2001

[7] W. B. Choi, C. M. Ju, J. S. Lee and M. Y. Sung, "Improvement of silicon direct bonding activated by Hydrogen Plasma Treatment", J. korean phys. Soc, Vol.37, P.878, 2000

[8] 김대원,성만영, "A New EST with Dual Trench Gate Electode (DTG-EST)", 한국전기전자재료학회 ,TEEM, Vol.4, No.2, 15~20, 2003

[9] B. J. Baliga, "Power Semiconduction Devices", PWS publishing company, 1996.

[10] B. J. Baliga, "Mordern Power Devices", A Willy pulblication