

MCM-C 모듈내에서의 내층형 저항의 거동 해석

유찬세, 이우성 박종철, 김진완*
전자부품연구원, 아비코 전자*

The analysis of the behavior of embedded resistor in MCM-C modules

Joshua Yoo, W. S. Lee, and J. C. Park, J. W. Kim*
Korea Electronics Technology Institute, ABCO Electronics

Abstract

Nowadays, the study on the ceramic components and modules using LTCC is being performed and on the passives included in modules is being done also. Especially frequency dependent components like capacitor and inductor are studied by many groups, but the behavior of embedded resistor in MCM-C module are not studied vigorously. The characteristics of embedded resistor in modules is different from that of resistor alone.

In our research, behavior of embedded resistor is examined in the variation of position and geometrical parameters.

Key Words : Embedded resistor, MCM-C module

1. 서 론

최근에 저온 소성 세라믹 재료를 이용한 수동소자 및 모듈을 개발하는 연구들이 많이 수행되고 있다. 이중 주파수 의존성을 갖는 인덕터나 캐패시터와 모듈내에서 이들간의 coupling 등에 대해서는 많은 연구가 진행되어 오고 있다. 반면 저항의 경우에는 DC 소자로만 간주되어 많은 연구가 되어 오지 못한 것이 현실이다. 내층형 저항은 이러한 RF 특성이라기 보다는 구조적인 문제들로 인해 개별소자일 때의 값과 모듈내에서의 값이 달라지게 된다. 이 때문에 모듈내에서의 거동을 직접 해석할 필요가 있다. 본 연구에서는 이러한 저항의 특성을 추출하고 해석하고자 하였다.

2. 실험

2.1 사용재료

사용재료는 크게 유전체와 도체, 그리고 저항체로 구분되어진다. 유전체는 상용재료로 유전율이 7.8이고 손실값이 0.003(6GHz), 온도계수는 7ppm/°C 정도되는 Dupont사의 9599 재료를 직접 casting하

여 사용하였고 도체는 도체 손실값을 줄이기 위해 전기전도도가 좋은 metal content 86%의 Ag 전극을 사용하였다. 저항체는 내층형 저항 전극과 표면용 저항 전극을 사용하였다. 두 전극 모두 RuO 계열 저항체인데 내층형은 CF series(Dupont), 표면용은 2000series(Dupont)을 사용하였다.

2.2 제작 공정 및 측정

저항체의 제작은 tape casting 된 green sheet에 via hole을 형성하고 도체 패턴을 인쇄한 후 여러 층을 쌓아서 제작하게 되는 적층공정(multilayer process)을 적용하였다. 저항체는 소성시 균일한 온도 분포가 매우 중요하기 때문에 12 zone의 belt furnace를 사용하였고 유전체와의 동시 소성을 위해 유전체의 소결 조건, 즉 400°C에서 debinding, 850°C 소성되는 profile을 적용하였다.

3. 결과 및 고찰

저항체는 아래 그림에 제시된대로 저항체 자체의 비저항값과 기하학적인 구조에 의해 저항값이 결정되게 된다.

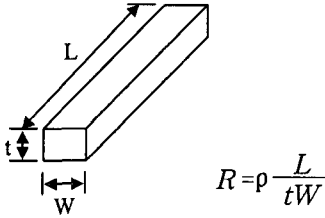


그림 1. 저항체의 구조도.

그림1의 구조에서 패턴 폭(W)과 패턴 길이(L)가 같을 때 저항값을 기준으로 저항체의 특성을 비교 표시 한다. 그리고 실제 실험에서는 패턴 두께는 고정시키고 폭과 길이를 조절하여 원하는 저항값을 구현한다. 폭과 길이의 비를 aspect ratio로 정의하는데 이 값이 1일 때의 저항값을 Rs로 정의한다. 본 연구에서 실험한 결과는 모두 Rs값으로 환산하여 추출하였는데 여러 가지 aspect ratio를 갖는 시편을 제작하여 추출한 Rs값의 편차를 줄이고자 하였다.

내층형과 표면용으로 사용한 저항체의 이론적인 Rs값이 표1과 2에 제시되어 있다.

표 1. 내층형 저항 특성.

	CF011	CF021	CF031
Rs(Ω/□)	10	100	1000

표 2. 표면용 저항 특성.

	2011	2021	2031	2041	2051
Rs(Ω/□)	10	100	1000	10000	100000

내층형 저항과 표면용 저항 모두 log scale로 증가하는 저항값을 가지고 있었다. 저항체를 인쇄하고 양 쪽 끝에 패드를 인쇄하여 저항값을 측정하였다. 내층형 저항과 표면용 저항체의 형성된 모양이 그림 2과 그림에 3에 나타나있다.

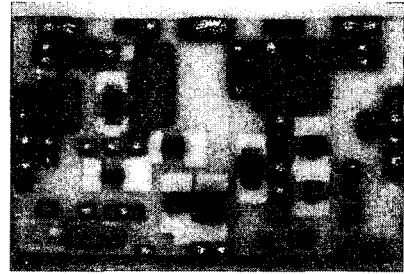


그림 2. 내층형 저항의 형상.

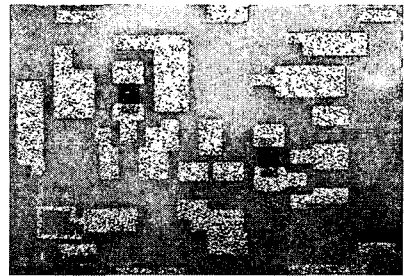


그림 3. 표면용 저항의 형상.

이렇게 제작한 저항체에 대하여 다양한 aspect ratio에 대해 실험하여 Rs값을 추출해 보았다. 저항체의 경우 회로내에 적용되었을 때 다른 수동소자에 비해 tolerance가 크기 때문에 저항값 뿐 아니라 tolerance도 같이 측정되어야 한다. 그리고 앞서 언급한 대로 저항체는 소성 환경에 따라 값 차이가 많기 때문에 실제 모듈을 제작하는 환경에서의 저항값이 추출되어야 한다. 일반적으로 저항체를 형성한 후 정확한 저항값을 맞추기 위해서 레이어 트리밍 공정을 거친다. 내층형의 경우 저항체 위의 세라믹 부분도 같이 트리밍해야 하기 때문에 표면용 저항을 사용하는 것이 유리할 수 있다. 실험을 통해 추출한 내층형 저항의 유효 Rs값이 표 3에 나타나 있다.

표 3. 내층형 저항 실험 결과.

	CF011	CF021	CF031
Rs(Ω/□)	10.5	130	1200

위의 결과를 보면 10~20 % 정도 높게 나타났지만 tolerance는 10 % 이내로 비교적 안정적인 특성을 나타내었다. 위의 유효 Rs 값으로 설계하였을 때 tolerance 10 % 이내의 내층형 저항을 얻을

수 있었다.

표면 저항의 경우 일반적으로 세라믹 내에 내장된 저항에 비해 Rs값이 작게 나타나는데 본 실험에서도 이러한 경향이 반영되었다.

표 4. 표면용 저항 실험 결과.

	2011	2021	2031	2041	2051
Rs (Ω/\square)	7.8	26	173	8000	73000

위의 결과를 보면 2011과 2041, 2051등은 목표치의 70~80% 정도값을 일정하게 유지한데 비해 2021과 2031의 경우는 목표치의 20%이하의 값을 나타내었다. 같은 2000series라고 하더라도 glass 종류와 함량을 비롯한 조성이 다르기 때문에 서로 상이한 결과를 나타내었다. 저항체에 포함되어 있는 glass와 기판으로 사용되는 유전체에 포함되어 있는 glass와의 반응으로 이러한 결과가 나타난 것으로 생각된다. 실험오차에 의한 결과인지를 확인해 보기 위해 2031과 2041 저항체를 blending 하여 그 특성 curve를 추출해 보았다. 그 결과가 그림 4에 나타나 있는데 log scale로 도식화 하였을 때 정확히 선형적인 거동을 보이고 있는데 이를 통해 2021과 2031에서 나타난 거동이 본 실험 조건에서 나타나는 고유의 특성으로 해석된다.

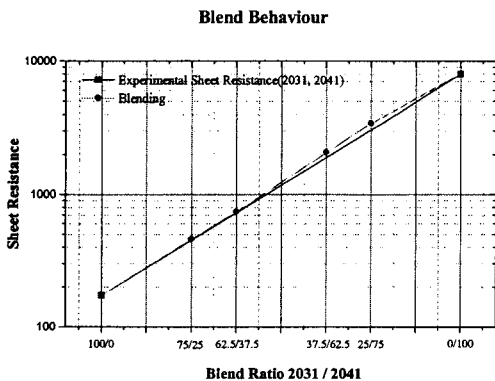


그림 4. 2031과 2041의 blending 실험 결과.

실제 적용에 있어서 2031(173 Ω/\square)과 2041(8000 Ω/\square)간의 저항값 차이가 크기 때문에 그림 4에 나타난 blending curve를 통해 중간 영역 저항값을 추출하여 설계에 적용하였다.

3차원 모듈내에서 저항체에 수직으로 근접하여 전극 패턴이 위치할 경우 전극과의 반응에 의해 저항값 변화를 보기 위해 아래와 같은 실험을 진행하였다.

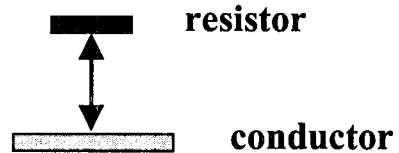


그림 5. 도체 패턴에 의한 영향 관찰 실험.

저항체 패턴과 도체 패턴과의 수직 거리를 조절하면서 저항값 변화 추이를 관찰하였다. 저항체 아래 부분에 50 um의 두께를 갖는 green sheet를 추가로 삽입하여 실험하였다.

본 연구에서 설계한 저항체를 적용하게 되는 3차원 모듈의 구조에 있어서 다른 수동소자들이 정해진 공간 내에 집적화 되기 때문에 이러한 구조에 의한 영향이 반영되어야 실제로 사용할 수 있는 저항값을 얻을 수 있게 된다.

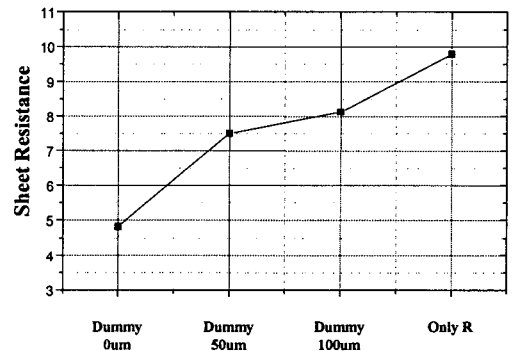


그림 6. 도체와의 수직거리에 따른 저항값 변화.

그림 6에 나타난 실험 결과는 CF 011 저항체를 적용한 경우인데 dummy가 없는 경우, 즉 저항체 밑에 전극이 매우 근접한 경우에는 저항값이 반이대로 감소하였다가 그 거리가 멀어지면서 단독으로 측정하였을 때의 값으로 포화되어 가고 있음을 알 수 있다. 절대값들은 위의 경향으로 변화했지만 각

조건에서의 tolerance는 10% 이내로 유지되었다.
실제 모듈 설계에서 저항체도 다른 수동소자들과
같이 주변의 환경, 특히 수직 방향으로의 도체의
위치에 따라 크게 변하기 때문에 구조를 반영한
상태에서의 저항 library 값을 추출하여 적용하여
야 원하는 저항값을 안정적으로 구현할 수 있다.

4. 결 론

내층형 및 표면용 저항에 대해 실험을 통해 설
계시 적용할 수 있는 유효 Rs값을 추출하였는데
내층형의 경우 이론값보다 20 % 정도 증가하였고
표면용의 경우 이론값의 70~80 % 수준을 유지하
였다. 도체패턴이 저항체 패턴 밑에 위치할 경우
가 값이 감소하였고 멀어질수록 유효 실험치로 회
복되어 가는 경향을 나타내었다.

참고 문헌

- [1] Heiko, "Behavior and performance of buried resistors in green tape", Applied Microwave & Wireless, pp30-36.
- [2] R. W. Vest, "A model for sheet resistivity of RuO₂ Thick film resistors", IEEE trans., pp 396-406 June 1991
- [3] R.C. Sutterlin, "Thick film resistor interaction in integrated ceramic packaging", M.S. Thesis Pennsylvania state university, 1990