

역률 보정회로(PFC)를 이용한 출력 가변형 정류기 개발에 관한 연구

이춘모^{*}, 장용주^{**}
충청대학 전기정보과^{*}, S.M Tech.^{**}

A Development of Variable Output type Rectifier by PFC

Chun-Mo Lee^{*}, Yong-Joo Jang^{**}
Chung Cheong College^{*}, S.M. Tech.^{**}

Abstract

The buck-boost converter is employed as the variable output PFC power stage. From the loss analysis, this topology has a high efficiency from light load to heavy load. A modified input current sensing scheme is presented to overcome the problem of the insufficient phase margin for the PFC circuit near the maximum output voltage. The variable output PFC circuit has a good performance in the wide output voltage range, under both the Boost mode when the output voltage is high and the Buck+Boost mode when the output voltage is low.

1. 서 론

최근 전자기기의 급속한 발전과 보급에 따라 이를 전원에서 발생되는 고조파전류에 따른 전력 계통 내의 콘덴서의 소손 및 전원측 변압기 철심의 온도상승 등에 따라 전원계통과 기타 전기 기기에 악영향을 미치고 있는 실정이다. 따라서, 외국에서는 이러한 고조파 전류를 규제하기 위한 법규 (IEC 555- 2, 3)를 강화하고 있다.

종래의 충전기 및 정류기, 통신용 전원장치는 일정한 출력을 얻기 위하여 입력을 제어하여 입력 전압에 의한 출력 전압을 얻음으로서 입력 전압에 따른 입력 전류가 Peak 치로 흐르기 때문에 입력 고조파가 발생하고 역률 1 제어를 할 수 없는 단점이 있으며, 이러한 입력역률을 개선시키기 위해 고 역률 컨버터 (Power Factor Correction Circuit)가 적용되고, 입력역률 1제어와 입력전류를 정현파형을 만들 수 있지만 Switching Noise에 의한 전자파 장해(EMI)와 스위칭 손실 등의 문제를 안고 있다. 또한, 절연된 DC 출력전압을 얻기 위해서는 고 역률 컨버터 후단에 절연된 DC/ DC 컨버터가 적용되어야 함으로써, 주회로 및 제어회로가 다단으로 구성되는 등 복잡화되는 단점이 있었다. 본 개발에서는 이러한 단점을 극복하기 위해 역률보정회로(PFC)를 이용한 출력 가변형 정류기(비절연된 Buck-Boost 컨버터)를 개발하고자 한다.

2. 기존 정류기의 구성

종래의 전자기기용 전원의 정류회로에는 구성이 간단하고, 가격이 저렴한 콘덴서 입력형 방식을 적용한 DC 전원 장치를 일반적으로 널리 사용하고 있다. 기존의 교류에서 직류를 얻는 AC/DC 전력 변환 장치는 다이오드 정류기 또는 위상 제어 정류기로 구성함으로써 그 구성이 간단하였다. 그러나, 교류 전원단에서의 짧은 도통 시간으로 인해 펄스상의 전류가 흘러 역률이 0.5~0.7 정도로 낮고, 전류 완화용 필터 및 위상제어에 의해

입력 전류 파형이 찌그러지거나 입력 전압 파형에 대하여 전류의 위상차가 생긴다. 이 때문에 입력 전류의 고조파 성분이 커지고 기본파 역률이 낮아지며 전력 손실이 증가하게 된다. 그러므로, 이를 개선하기 위해 교류 입력측과 직류 출력측에는 큰 용량의 인더터와 커패시터가 필요하게 되지만, 이것으로 인한 전력 변환 장치의 부피가 커져 경제성이 낮아진다. 따라서, 전력 변환 장치의 교류 입력 역률을 최대한 개선하고 교류 입력 전류를 정현파로 유지한다는 것은 에너지 절감이라는 관점에서 매우 중요하다. 그리하여, 80년대 초에 전류와 전압의 피드백을 통한 다이나믹 고역률 AC/DC 컨버터 제어기가 제안된 이후 AC/DC 승압형 컨버터의 연구가 활발히 되어 왔다. 최근에는 상용 교류 전원에서 사용하는 전기 기기에 의해 생기는 입력 전류 고조파 성분의 규제가 일반화되면서 승압형 컨버터에만 국한하지 않고, 스위치 모드 DC/DC 컨버터를 채용한 새로운 형태의 정류기가 많이 연구되고 있다. 이러한 연구들은 역률 보상 회로가 독립적인 전력변환 단을 가지는 2 단 (two-stage) 전력변환 방식을 채용하고 있는데, 이러한 2 단 전력 변환방식은 역률 보상과 출력 전압 제어가 각각 독립적이라는 장점을 가지고 있다. 그러나, 소자수가 많아 부피가 커져 전체 시스템이 복잡, 고가가 된다는 점과 전력이 두 번 변하므로 전력변환 효율이 낮아지는 단점을 지니고 있다. 최근에 이러한 단점을 보완하기 위해 1 단 (single-stage) 전력 변환 방식에 대한 연구가 활발히 진행되고 있다. 이 방식에서는 교류 입력 전압에 대해 출력 전압은 일정해야 하므로 이 전압의 차이를 다루기 위해 내부에 벌크성 에너지 저장 커패시터를 사용한다.

2.1 역률 개선의 필요성

입력 단이 수동 소자인 다이오드와 커패시터 만으로 이루어진 단상 AC/DC 정류 회로의 입력전압과 전류 파형은 평활 용 L 과 C 및 부하 조건에 따라 그림 2-1과 같이 짧은 도통 시간으로 인해 입력 단에 펄스상의 전류가 흘러 입력 단의 역률은 0.5~0.7 정도로 매우 낮게 된다.

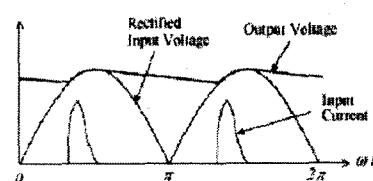


그림 2-1 : 다이오드 정류기의 입력전압, 입력전류 파형
Fig 2-1 : Input voltage and current operation of diode rectifier

펄스상의 전류에 의한 최대 전류값이 크다는 것은 입력 실효 전류값이 크다는 것을 의미하며 역률이 나빠지는 것을 알 수 있다. 그러므로, 출력 전압의 리플을 줄이기

위해서는 큰 용량의 C를 사용해야 하고 입력 전류의 도통각을 넓히고 최대값을 줄이기 위해서는 큰 L을 사용해야 한다.

따라서, 단상 AC/DC 전력 변환 장치에서는 적정한 L과 C를 산정하여 입력전류를 전원 전압과 동위상이 되도록 제어할 수 있는 방식을 채택할 필요가 있다.

2.2 2 단 전력 변환 방식의 단상 승압형 컨버터

대부분의 경우 PFC 회로는 독립적인 전력 변환 단계를 가지고 있는데, 이때의 입력은 교류이며 출력은 직류이다. 이 직류 전압은 DC/AC 또는 DC/DC 컨버터의 입력으로서 동작하여 원하는 형태의 전력으로 변환할 수 있다. 이러한 2 단 구조의 PFC 회로 블록도 아래의 그림에 나타내었다.

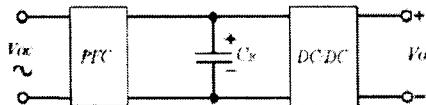


그림 2-2 : 2 단 구조의 PFC 회로 블록도

Fig 2-2 : PFC circuit block of 2 stage structure

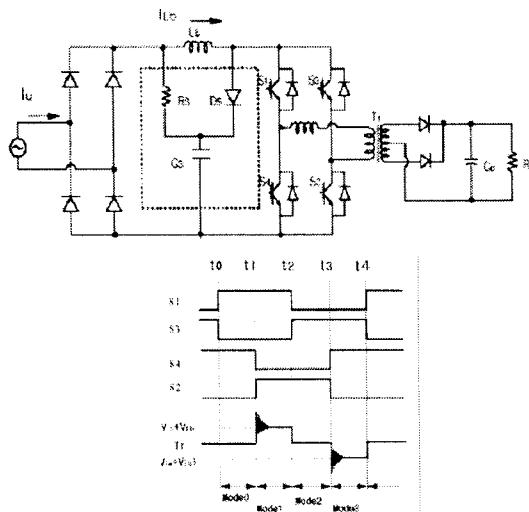


그림 2-3 : 2단 구조의 PFC 회로 및 스위칭 파형
Fig 2-3 : Switching operation and PFC circuit block of 2 stage structure

그림 2-2에서 보는 바와 같이 앞단에는 PFC 회로부, 뒷단에는 DC/DC 컨버터부가 연결되어 있고 그 사이에는 벌크성의 에너지 저장 커패시터가 있다. 이것은 PFC 회로의 출력 커패시터로서 120[Hz]의 2 고조파 성분을 담당할 수 있도록 충분히 큰 용량으로 선정되어야 한다. 그러나, 이 커패시터로 인해 PFC 회로의 출력 동특성 응답은 느려지고, 전압 제어 루프의 밴드폭이 10~20[Hz]로 제한되므로, 정교한 출력 전압 제어를 위해서 별도의 DC/DC 컨버터가 필요하게 된다. 또, 승압형(Boost) 컨버터가 Buck-Boost 컨버터에 비해 입력 전류를 제어하기 쉽고, 효율이 일반적으로 높기 때문에 승압형 컨버터가 PFC 회로에 많이 쓰인다. [1]
PFC 회로에 승압형 컨버터를 채용한 주회로도와 제어 회로를 그림 2-3에 나타내었다.

먼저 4개의 다이오드 (D1~D4)는 교류 입력 전압을 직류 전압으로 정류시켜 승압형 컨버터의 입력을 만든다. 스위치 S가 턠-온하면 승압용 인덕터 (Lb)는 충전하는데, 이 때의 입력 전류 상승 기울기는 V_{in}/L_b 이다

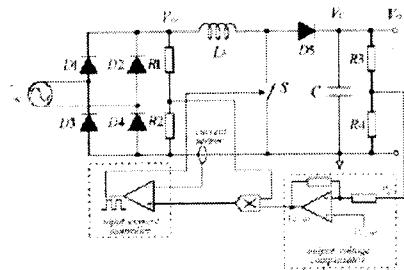


그림 2-4 : 단상 승압형 컨버터의 PFC 회로
Fig 2-4 : PFC circuit of 1 Phase step-up converter

스위치 S가 턠-오프하면 승압용 인덕터는 방전을 하며, 교류 입력 전류는 $(V_{in} - V_d)/L_b$ 의 기울기로 감소한다. 따라서, 스위치를 적절히 제어함으로써 입력 전류의 형태와 크기를 제어하여 단위 역률을 얻을 수 있고, 출력 전압을 조정할 수 있다. 만약, 출력 전압이 교류 입력 전압의 피크치보다 크지 않으면 브릿지 다이오드는 출력 커패시터를 충전시키기 때문에 입력 전류와 출력 전력을 제어할 수 없게 된다.

그림 2-4은 별도의 전류제어기를 이용하여 연속모드에서 단위 역률을 추종하는 방식으로, 입력 전류와 출력 전압을 동시에 제어하기 위해서는 직렬로 연결된 2개의 제어 루프가 필요하다. 외측은 출력 전압 제어 루프, 내측은 입력 전류 제어 루프이다. 따라서, PFC 회로에 승압형 컨버터를 채용한 시스템에서의 제어 변수는 스위치 S의 시비율과 스위칭 주파수가 된다. 만약, 가변 스위칭 주파수 제어를 하면 승압용 인덕터와 필터 인덕터의 설계가 힘들기 때문에, 스위칭 주파수는 일정하게 유지하고 시비율을 가변하는 일정 스위칭 주파수 가변 시비율이 일반적으로 쓰인다.

2.3 연속 모드와 불연속 모드

일반적으로 대전력의 경우에는 연속 모드로, 저전력에서는 불연속 모드로 동작을 시키는 데, [3]연속 모드로 동작할 경우에는 입력 전류의 리플이 작고, 스위칭 소자의 스트레스가 적다. 반면, 불연속 모드로 동작할 경우에는 전류 제어가 간단하고 일정 주파수, 일정 시비율제어가 가능하여 낮은 THD(Total Harmonics Distortion : 고조파 함유율)를 얻을 수 있다.

그러므로, 경제성과 제어의 측면에서 볼 때 저전력의 경우에서는 불연속 모드로 동작시키는 것이 연속 모드로 동작시키는 것보다 더 유리하다.

(1) 연속 모드

연속 모드로 동작시키기 위한 제어 방식으로는 별도 전류제어기를 이용하는 방법중에 최대 전류 모드 제어, 평균 전류 모드 제어, 가변 밴드폭 모드 제어 등 3 가지 방식이 있다.

이들 방식은 스위칭 주파수가 일정하지 않거나 전류 최대값 부근의 리플 증대로 인하여 필터 회로의 설계 및 노이즈 제거의 어려움이 있다.

(2) 불연속 모드

불연속 모드로 동작하는 PFC 회로용 AC/DC 컨버터의 입력 전류, 입력 전압, 승압용 인덕터의 크기는 스위치의 시비율과 밀접한 관계를 가지고 있으며, 전류 불연속 모드로 동작시키는 요인이기도 하다. 그 중에서도 인덕터의 크기는 설계 시 중요한 요소로 작용한다. AC/DC 컨버터의 교류 입력 전류를 불연속 모드로 제어하면 입력 전류가 입력 전압의 형태를 따라가므로 전류 연속 모드와 달리 별도의 전류 제어기 없이도 단위 역률을 이룰 수 있다는 장점이 있다.

그리하여, 전류 제어기 없이 단위 역률을 구현하는 전류

불연속 모드의 시스템을 특히 semi-automatic current shaping이라 부른다. 그림 2-4 의 PFC 회로가 전류 불연속 모드로 동작할 경우의 입력 인덕터 전류 파형을 그림 2-5 에 나타내었

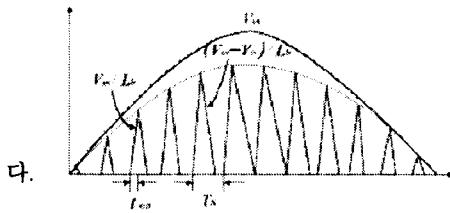


그림 2-5 : Input inductor current in non-continuation mode

스위치 턴-온 구간동안에 인덕터에서의 전류 상승 기울기는 V_{in} / L_b 로 주어지고, 턴-오프 구간동안에 전류가 감소하는 기울기는 $(V_{in} - V_o) / L_b$ 인데, 이때 다음 주기의 스위치 턴-온 전에 인덕터에서의 전류가 0이 되도록 인덕터의 크기를 적절히 설계해야 한다. 스위치의 턴-온이 영전류에서 이루어지므로 스위치에서의 손실과 다이오드의 역방향 회복에 의한 손실이 줄어들어 효율이 높아진다. 그래서, 오프-라인으로 동작하는 저전력, 상용 전압인 경우에는 전류 불연속 모드로 제어하는 것이 더 효율적이다.

그리고, 전류 불연속 모드로 제어하면 일정 주파수에서 동작시킬 수 있고, 전류를 피드백 받을 필요 없이 출력 전압만 피드백 받아 스위치의 시비율을 제어 할 수 있어서 저전력의 오프-라인에 적용할 수 있다는 장점을 가지고 있다. 시중에 많이 나온 스위치 모드 파워 서플라이용 PWM IC 가 저전력의 오프-라인용으로 적합하기 때문에 전류 연속 모드에 비해서 불연속 모드가 일반적으로 많이 이용되고 있는 설정이다.

3. 제안된 정류기의 구성

3.1 정류기 구성

PFC 회로를 기본으로 한 BOOST 컨버터는 입력전압에 따라 입력 전류를 프로그램할 수 있다. 이것은 적은 EMI 필터나 회로의 간소화를 시킬 수 있다.

(출력전압이 입력전압보다 높을 경우에 한함)
이 시스템과 같이 넓은 출력범위에 대한 즉 출력전압이 입력전압보다 낮을 경우에는 BOOST 컨버터도 High Power Factor를 만족하지 못한다.
실제로 이러한 시스템은 BUCK + BOOST 조합의 컨버터만이 만족한다.

◆ $V_o > \sqrt{2} V_{rms}$

이 동작조건에서는 즉 출력전압이 항상 입력전압보다 높다.

이 회로는 BOOST 모드에서 동작하며, 스위치 S1 은 도통 상태를 유지하며 D1은 항상 Off 상태이다. 이 컨버터는 출력이 조정 가능한 BOOST 컨버터가 된다.

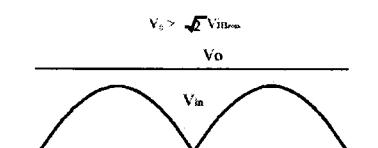


그림3-1 : Boost operation

Fig 3-1 : Boost 파형

◆ $V_o < \sqrt{2} V_{rms}$

이 컨버터는 LINE 전압에 따라 BUCK 모드와 Boost 모

드로 동작한다.

출력전압이 선 전압보다 높은 구간($\pi^- a \sim \pi^+ a$)에서는 스위치 S2는 OFF, D2는 ON한다. 그러므로 컨버터는 Boost 모드로 동작한다.

출력전압이 선 전압보다 높은 구간($a \sim \pi^- a$)에서는 스위치 S1은 ON, D1은 OFF이다. 그래서 이 회로는 BUCK 컨버터이다.

고 전력 요소(hight power factor)는 평균전류 몬 제어를 사용함으로서 유지된다.

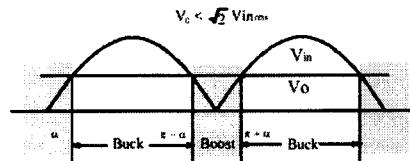


그림 3-2 : Buck + Boost 컨버터

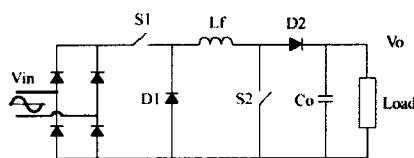


그림3-3 주회로 블록도

Fig 3-3 : Main circuit block diagram

3.2 송압 인덕터 설계

절연된 풀 브리지형 송압인덕터 Lb 설계는 기존의 단상 고역률 Boost 컨버터 설계와 동일하다. 송압인덕터 Lb의 인덕턴스값은 스위칭 리플 전류에 의해 결정되고, 송압인덕터 Lb에 흐르는 Peak 전류는 저 실효입력 전원과 정격부하 (Full load)에서 일어날 수 있다.

$P_o = 15kVA$, $I = 50A$, $F = 30kHz$

$$I_{Lbpeak} = \sqrt{2} \cdot \frac{P_o / n}{V_{inmin}} \\ = \sqrt{2} \cdot (1500/0.95)/170 = 131.4A \quad (4.1)$$

I_{Lbpeak} : 송압인덕터 전류의 첨두값, P_o : 출력.

V_{inmin} : 교류 AC 입력 전압의 최소 RMS 값, n : 회로의 효율.

규소강판 (CS-25)을 사용하여 송압인덕터 Lb 를 제작, 적용하고 있기 때문에 고주파 스위칭 리플에 따른 철손을 저감할 필요성이 있다. 따라서, Peak-peak 송압인덕터 Lb 의 리플전류는 Peak 송압인덕터 Lb 전류 I_{Lbpeak} 의 15%로 잡고 설계했다.

$$\Delta I = 15\% \quad ILbpeak = 19.7A \quad (4.2)$$

듀티폭 (Duty Cycle)은 다음과 같고,

$$D_{max} = \frac{V_o/N - \sqrt{2} \cdot V_{inmin}}{V_o/N} = \frac{300/0.593 - \sqrt{2} \cdot 170}{300/0.593} = 0.52 \quad (4.3)$$

D_{max} 는 Duty Cycle, V_o 는 출력전압, V_{inmin} 은 교류입력 RMS 값, $N = N1/N2$

$$L_b = \frac{\sqrt{2} V_{inmin} \cdot D_{max} \cdot T_s}{\Delta I} \quad (4.4)$$

요구된 송압인덕터 Lb 의 인덕턴스는 식 (4-4)와 같고, T_s : 16.6us (스위칭 period Time), I : 19.7A라면 $L_b = 369\mu H$ 송압인덕터 Lb 의 설계제작에 있어서 규소강판 (Bmax : 15000Gauss)을 적용한 코아의 용량은 다음수식으로 구할 수 있고, 코아의 형상크기와 비교하여 선택한다.

승압인덕터 Lb에 적용된 코아는 0.1T의 규소강판 CS-25 Type을 선택하였고, 사양은 다음과 같다.

$$Aw = c \cdot b = 5.6cm \cdot 1.5cm = 8.4cm^2$$

$$Ae = a \cdot d = 1.3cm \cdot 2.5cm = 3.25cm^2$$

$$Ap = Aw \cdot Ae = 8.4cm^2 \cdot 3.25cm^2 = 27.3cm^4$$

턴수 n은

$$n = \left(\frac{L \cdot l_{\text{gap}}}{B_{\text{max}} \cdot A_c} \right) \times 10^4 = \left[\frac{369 \times 10^{-5} \times 31}{1.2 \times 3.25} \right] = 30 \text{ turn} \quad (4-6)$$

코아 Gap은

$$l_s = \frac{\mu_0 \cdot \pi^2 \cdot A_c \cdot 10^{-2}}{L} = \frac{4\pi \times 10^{-6} \times 31^2 \times 3.25 \times 10^{-2}}{369 \times 10^{-6}} = 1.06cm \quad (4-7)$$

로 선정했다.

3.3 출력 Capacitor 값 계산

출력 캐패시턴스를 선택함에 있어 중요한 요소는 2차 고주파에 의해 일으키지는 출력전압 리플이다. 고주파 리플을 2%이하의 규정레벨 이하로 하기 위해

$$C_o = \frac{P_o / \eta}{2\pi f_r \cdot V_{pk} \cdot V_o} = \frac{3500 \cdot 0.95}{2\pi \times 120 \times 6 \times 300} = 2,715 \mu F \approx 2800 \mu F \quad (4-8)$$

• Co : 출력캐패시턴스, Vpk : 출력전압의 peak to peak 값을 이차의 2배

f_r : 2차 고주파 주파수,

P_o : 출력전력

V_o : Nominal 출력전압,

η : 효율

$V_{pk} = 6V$ (출력전압 V_o 의 2%)

4. 주 회로 구성 및 설계

4.1 제어회로 설계

Buck-Boost PFC 컨버터의 기본 시스템 블록은 평균 전류 모드 컨트롤을 적용하여 제어한다. 곱셈(Mult)/나눗셈(Div)은 Iref를 발생하기 위하여 사용되어진다. 시그널 C는 Feed-Forward 회로의 출력신호이다. 시그널 B는 Feed-Back 투포의 출력 전압 에러신호이다. 시그널 A는 정류된 입력전압의 리플전압 파형이며, 입력 전류 센싱 시그널인 Vx는 전류 레퍼런스 Iref와 비교된다. 전류 보상기(Current Compensation)와 곱셈기/나눗셈기는 두개의 액티브 스위치를 동작 시키는 신호를 발생한다.

Buck-Boost PFC 컨버터의 제어는 출력전압이 Peak Line 전압보다 적을 경우 반사이클 네에서 Buck Mode, Boost Mode가 다르게 동작하고 원래 Boost PFC 회로와는 다르다.

여기서, 출력전압을 제어함과 동시에 교류입력전압과 교류입력전류를 동상 및 정현입력전류파형으로 유지하는 것이 시스템의 주목적이므로, 입력전원으로부터 정류된 전압을 센싱하여 제어기준파형 ($|VAC|$)을 얻고, 센싱된 전압 $|VAC|$ 은 동상의 입력전류 Command 신호 (I com)를 얻기 위해 전압 Compensator의 출력신호 V_e 와 곱함으로써 얻어진다.

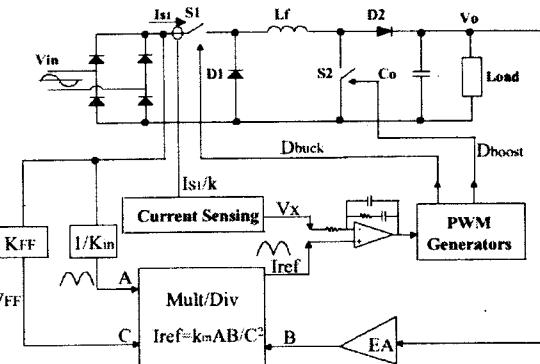


그림 4-1 : Buck+Boost PFC 회로 기본 시스템 블록도
Fig 4-1 : Buck + Boost PFC circuit system block diagram

4.2 전류 오차 증폭기 보상(Current Error Amplifier Compensation).

두 개의 pole과 하나의 zero를 갖는 보상회로인 Current Amplifier 사용했다.
Amplifier의 Small signal 전달함수는

$$G_{\text{ref}} = \frac{1}{R_i \cdot (C_{\text{pf}} + C_{\text{zf}})} , \quad \omega_i = \frac{1}{R_i \cdot C_{\text{zf}}} , \quad \omega_p = \frac{C_{\text{pf}} + C_{\text{zf}}}{R_i \cdot C_{\text{pf}} \cdot C_{\text{zf}}}$$

여기서,

$$\omega_i \approx \frac{1}{R_i \cdot C_{\text{zf}}} , \quad \omega_p \approx \frac{1}{R_i \cdot C_{\text{pf}}}$$

만약 $C_{\text{pf}} < C_{\text{zf}}$ 라면

고주파 Pole fp는 스위칭 노이즈를 필터링하기 위해 약 10kHz에 둔다. Pole 주파수가 스위칭 주파수의 12 이상 일 때 전류 투포의 주파수 응답에 영향을 주지 않는다. Zero fz은 충분한 phase margin을 얻기 위해 약 1kHz에 두었다.

4.3 전압 오차 증폭기 보상(Voltage Error Amplifier Compensation)

전압보상기 제어루프의 목적은 입력 리플성분에 따른 왜란을 최소 시켜 안정성을 향상 시키기 위해 스위칭 주파수에 비교하여 매우 적다. 따라서, 전압 보상기 제어루프의 band width는 매우 적다. 전압 보상기 제어루프의 band width는 적은 입력전류의 변조를 유지하기 위해 출력 콘텐서에 나타나는 입력전원주파수의 2차 고주파 성분을 제어 시키기 위해 충분히 낮게 설계되어야 한다.

$$G_{\text{ref}} = \frac{1 + s/W_p}{s/W_{pv}} \quad (5-2)$$

$$W_p = \frac{1}{R_f \cdot C_f} , \quad W_{pv} = \frac{1}{R_s \cdot C_f}$$

전압 보상기 제어루프의 band width는 입력 왜란을 최소화 시키기 위해 입력전원 리플 주파수의 14 보다도 적게 설계되어야 한다.

4.4 Feed Forward 전압 디바이더

Low pass 필터는 입력전원전압의 RMS 값에 비례하는 전압을 제공한다.

Feed forward 리플 전압은 적은 입력전류 왜란을 일으키도록 적게 나타나야 한다. 2개의 Pole 필터가 Single pole 필터보다 더 빠른 과도 응답 특성을 얻기 위해 선택되었다.

$$V_H = \frac{V_n(av) \cdot R_H}{R_H + R_B + R_{\beta}} \quad (5-3)$$

$$V_{node} = \frac{V_n(av) \cdot (R_B + R_D)}{R_H + R_B + R_D} \quad (5-4)$$

$$C_H = \frac{1}{2\pi \cdot f_p \cdot R_H}, \quad C_D = \frac{1}{2\pi \cdot f_p \cdot R_D} \quad (5-5)$$

Low pass 필터는 입력전원 주파수의 약 1/4인 주파수에서 Double pole 을 갖도록 설계된다.

여기서 $Vff = 1.414v$, $Vnode = 7.5v$

$Vin(av)$ 은 Vin 의 평균값이고 f_p 는 pole 주파수.

5. 실험결과

- 일정 부하를 걸었을 경우, 입력 전류 파형과 다이오드 출력전압을 나타내며 BOOST의 스위칭 파형을 나타낸다. 여기에서 부하의 변동에 따라 입력전류 파형의 왜곡현상이 전압의 영 전위의 부근에 나타나며, 거의 전압과 동상으로 흐르고 있음을 보여준다.

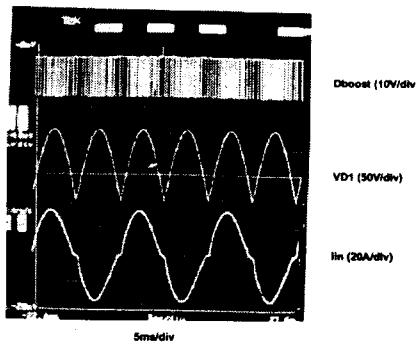


그림 5-1 : Buck + Boost 파형

Fig.5.1 Buck+Boost operation(Vo=80 V, Io=8 A)

- 그림 5-2는 컨버터의 출력 전압에 따른 Power Factor(P.F)를 보여주고 있으며, 출력전압이 높아짐에 따라 P.F 가 높아짐을 보여주고 있으며 이 현상은 입력 전압과 입력전류의 왜곡현상 즉 입력전류의 파형을 거의 동상으로 만들 수 있다는 것을 보여준다.

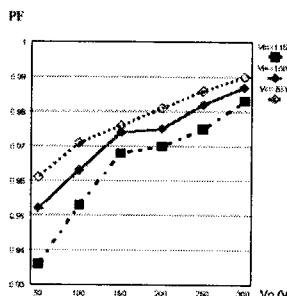


그림 5-2 : 출력 전압에 따른 PF 변화

Fig. 5-2 : PF maximum output power condition

- 그림 5-3은 출력전압에 따른 입력 고조파 특성을 보여주고 있다. 여기에서 특히 3,5 고조파가 CLASS A 범위를 넘어서고 있으며 다른 곳은 양호한 설정이다. 그러므로 고조파 외곡을 줄이기 위한 필터를 개선해야 할 필요를 느끼며, 전류의 왜곡현상을 조금 더 감안해야 한다.

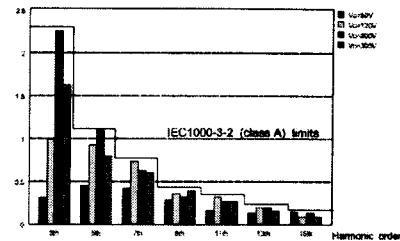


그림 5-3 : 입력 고조파 전류 ($V_o=115 V$)

Fig. 5-3 Input harmonic currents ($V_o=115 V$)

6. 결 론

종래의 충전기 및 정류기는 일정한 출력을 얻기 위하여 입력을 제어하여 입력 전압에 의한 출력 전압을 얻음으로서 입력 전압에 따른 입력 전류가 Peak 치로 흐르기 때문에 입력 고조파가 발생하고 역률 1 제어를 할 수 없는 단점이 있으며, 절연된 DC 출력전압을 얻기 위해서는 고 역률 컨버터 후단에 절연된 DC/DC 컨버터가 적용되어야 함으로써, 주회로 및 제어회로가 다단으로 구성되는 등 복잡화되는 단점이 있었다.

본 개발에서는 이러한 단점을 극복하기 위해 역률 보정회로(PFC)를 갖는 출력 가변형 정류기를 개발하였다. 본 시스템 구조는 입력전압에 따른 출력전압을 가변 시킬 수 있는 최적의 시스템이며, 특히 다른 정류기는 이러한 시스템을 구축하기 위하여 입력을 가변하여 출력을 가변하는 시스템이지만 이 연구에서는 그러한 단점을 극복하고, 하나의 시스템 즉 DSP 칩을 사용하여 디지털로 제어하여 이러한 문제점을 해결하였으며, 기존의 제품에서의 역률을 개선시 발생되는 Switching Noise에 의한 전자파 장해(EMI)와 스위칭 손실 등의 문제점을 개선할 수 있게 하였다.

정류기의 고조파 문제와 Power Factor 문제 그리고 EMI, EMC 는 앞으로 크게 대두 되고 있는 문제이며, 본 연구에서 고조파 문제와 Power Factor 문제는 어느 정도의 만족할 만한 성과를 얻었지만 EMI, EMC 에 대한 과제는 계속 진행해 나아가야 할 과제이다.

[참 고 문 헌]

- R.Keller, G.Baker. "Unity power factor off line switching power supplies", in IEEE INTELEC Record, pp. 332 ~ 339. 1984.
- A.R. Prasad, P.D.Ziogas and Manias. "An Active Power Factor Correction Technique for Three-Phase Diode Rectifiers", IEEE Trans, Vol. 6, No.1, pp.83 ~ 92, 1991.
- M.F. Schlecht, B.A. Miwa, "Active power factor correction for switching power supplies," IEEE trans PE, Vol.2, No.4, 1987
- R. Redl, L. Balogh, "Design Considerations for Single-Stage Isolated Power-Factor-Corrected Power Supplies with fast Regulation of the Output Voltage," IEEE APEC'95, pp.454 ~ 458.
- M.M. Jovanovic, D.M.C. Tsang, and F.C. Lee, "Reduction of voltage stress in integrated high-quality rectifier-regulators by variable-frequency control," IEEE APEC'94, pp.569~575.
- Jinrong Qian, and F.C. Lee, "A High Efficient Single Stage Single Switch High Power factor AC/DC Converter with Universal Input," IEEE APEC'97, pp. 281~287.
- M.H. Kheraluwala, R.L. Steigerwald and R. Gurumoorthy, "A Fast response high power factor converter with a single power stage," IEEE PESC'91, pp.769~779.
- G.C. Hsieh, C.M.Wang, "ZCS-PWM Full-Wave Boost Rectifier with Unity Power Factor Correction Feature", IEEE trans. on Industrial Electronics, Vol.46, p.768 August, 1999.
- Qui Mei, G. Moschopoulos, H. Pinheiro and P.Jain. "Analysis and Design of a Single-Stage Power Factor Corrected Full-Bridge Converter," APEC'99, pp.119~125. 1999.
- Katsunori Taniguchi, Nobutake Ohba. "Soft-Switching PFC Boost Converter for Practical Use" Trans of IEEJ Letter Vol.120-D, No.6, p852 june.2000.