

강유전체를 게이트 절연층으로 한 수소화 된 비정질실리콘 박막 트랜지스터

허창우,윤호군,류광렬*

a-Si:H TFT Using Ferroelectrics as a Gate Insulator

Chang-wu Hur*

요약

강유전체(SrTiO_3) 박막을 게이트 절연층으로 하여 수소화 된 비정질 실리콘 박막 트랜지스터를 유리 기판위에 제조하였다. 강유전체는 기존의 SiO_2 , SiN 등과 같은 게이트 절연체에 비하여 유전특성이 매우 뛰어나 TFT의 ON 전류를 증가시키고 문턱전압을 낮추며 항복특성을 개선하여 준다. PECVD 에 의하여 증착된 a-Si:H 는 FTIR 측정 결과 $2,000 \text{ cm}^{-1}$ 과 635 cm^{-1} 및 876 cm^{-1} 에서 흡수 밴드가 나타났으며, $2,000 \text{ cm}^{-1}$ 과 635 cm^{-1} 은 SiH_1 의 stretching 과 rocking 모드에 기인 한 것이며 876 cm^{-1} 의 weak 밴드는 SiH_2 vibration 모드에 의한 것이다. a-SiN:H 는 optical bandgap 이 2.61 eV 이고 굴절률은 $1.8 \sim 2.0$, 저항률은 $10^{11} \sim 10^{15} \Omega\text{-cm}$ 정도로 실험 조건에 따라 약간 다르게 나타난다. 강유전체(SrTiO_3) 박막의 유전상수는 $60 \sim 100$ 정도이고 항복전계는 1MV/cm 이상으로 우수한 절연특성을 갖고 있다. 강유전체를 이용한 TFT 의 채널 길이는 $8 \sim 20 \mu\text{m}$, 채널 넓이는 $80 \sim 200 \mu\text{m}$ 로서 드레인 전류가 게이트 전압 20V 에서 $3 \mu\text{A}$ 이고 I_{on}/I_{off} 비는 $10^5 \sim 10^6$, V_{th} 는 $4 \sim 5 \text{ volts}$ 이다.

Abstract

The a-Si:H TFTs using ferroelectric of SrTiO_3 as a gate insulator is fabricated on glass. Dielectric characteristics of ferroelectric is better than SiO_2 , SiN . Ferroelectric increases ON-current, decreases threshold voltage of TFT and also breakdown characteristics. The a-Si:H deposited by PECVD shows absorption band peaks at wavenumber $2,000 \text{ cm}^{-1}$, 635 cm^{-1} and 876 cm^{-1} according to FTIR measurement. Wavenumber $2,000 \text{ cm}^{-1}$, 635 cm^{-1} are caused by stretching and rocking mode SiH_1 . The wavenumber of weaker band, 876 cm^{-1} is due to SiH_2 vibration mode. The a-SiN:H has optical bandgap of 2.61 eV , refractive index of $1.8 \sim 2.0$ and resistivity of $10^{11} \sim 10^{15} \Omega\text{-cm}$ respectively. Insulating characteristics of ferroelectric is excellent because dielectric constant of ferroelectric is about $60 \sim 100$ and breakdown strength is over 1 MV/cm . TFT using ferroelectric has channel length of $8 \sim 20 \mu\text{m}$ and channel width of $80 \sim 200 \mu\text{m}$. And it shows drain current of $3 \mu\text{A}$ at 20 gate voltages , I_{on}/I_{off} ratio of $10^5 \sim 10^6$ and V_{th} of $4 \sim 5 \text{ volts}$.

키워드

a-Si:H TFTs, SrTiO_3 thin film, PECVD, gate insulator

1. 서론

현재 비정질 실리콘은 광전변환 소자 및 대면적 박막소자에 널리 이용되고 있다. 특히 평판디스플레이(flat panel display: FPD) 기술을 선도하고 있는 active matrix LCD 의 스위칭 소자로써 a-Si:H TFT 그리고 contact image sensor, solar cell 등의 재료로써 널리 응용되고 있다.

TFT-LCD를 대형화, 고정세화하면 게이트 배선의 시상수 RC가 증가하고, 게이트 신호지연에 의한 화질 저하라는 문제가 발생하므로, 게이트 배선 저항과 정전용량의 감소가 필요하게 된다. 더욱이 주사선이 많아짐에 따라서 액정층의 충전시간(TFT 의 ON시간)이 짧아지고 보다 짧은 시간으로 충전을 완료시키기 위해서는 TFT의 고성능화가 필요하게 된다.

적은전하로써 TFT의 채널을 형성시키기 위해서

는 게이트 절연층의 두께를 매우 얇게 하던지 또는 게이트 절연층의 유전상수를 크게 하던지 두 가지 방안이 있으나 현재 게이트 절연층인 a-SiN:H의 두께를 얇게 하여 특성을 향상시키는 연구는 활발하게 진행되어 한계에 까지 왔으나 게이트 절연체를 다른 재료로 대체해 유전상수를 상승시키려는 노력은 선진국 몇몇 기업체를 제외하고는 진부한 상태이다.

강유전체는 유전상수가 높을 뿐만 아니라 항복 전계도 우수하다, 그리고 압전성, 초전성의 특성을 갖고 있어 SENSOR등에 널리 이용되며 최근 이의 박막화가 이루어지고 있다.

본 연구에서는 강유전체의 대표적인 물질인 SrTiO₃를 게이트 절연층으로 사용하여 a-Si:H TFT를 제작하고 그의 전기적 특성을 강유전체를 사용하지 않은 일반적인 형태의 게이트 절연층 a-SiN:H TFT와 비교분석 하였다.

II. a-Si:H 박막 과 강유전체 박막 제작 및 특성

비정질실리콘(a-Si:H)은 본 실험에서는 Plasma Enhanced Chemical Vapor Deposition(PECVD) 방법으로 증착 하였다. 증착 조건(SiH₄ 유량, Chamber 압력, RF Power, 기판온도)에 따라 비정질실리콘의 전도도,Optical Band Gap, 증착율 등 전기 광학적 특성 달라진다.

그림 1은 비정질실리콘의 증착조건을 달리 하여 실험했을 때 구해진 특성이다. 그림 1에서 보는 바와 같이 SiH₄ 유량에 따라 Photo 및 Dark Conductivity는 감소하며, Dark Conductivity의 경우 10⁻⁹ ~ 10⁻¹¹ (S/cm), Photo Conductivity의 경우 10⁻⁴ ~ 10⁻⁶ (S/cm) 내에서 변화 하였다. 또한 Optical Band Gap은 1.7 ~ 1.8 eV 로써 SiH₄의 유량이 증가함에 따라 1.0에서 6.0 (A/sec)의 증착율로 증가 하였다.

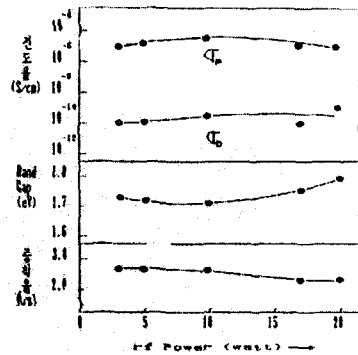
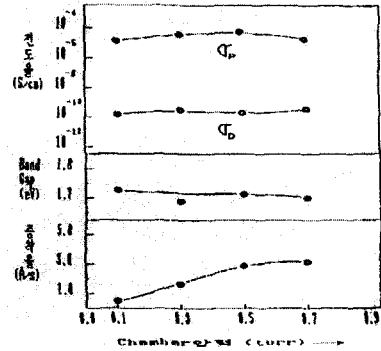
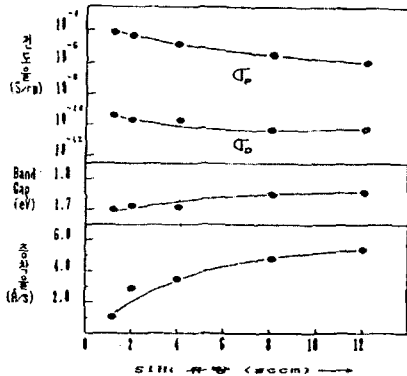


그림1. PECVD 증착 조건에 따른 비정질실리콘의 전기 광학적 특성

이상에서 보는 바와 같이 SiH₄의 유량에 따라 전도율과 Optical Band Gap 사이에는 Trade off 관계가 있어 원하는 전도도 및 Optical Band Gap을 SiH₄의 유량으로써 조절 할 수 있다. 그러나 Chamber 압력에 대해서는 전도도 및 Optical Band Gap은 변화가 거의 없었으며 증착율은 1.0 ~ 3.0 (A/sec) 정도로 압력에 비례하였다. 또한 RF 전력에 대해서도 전기 광학적 특성 변화는 거의 없었다.

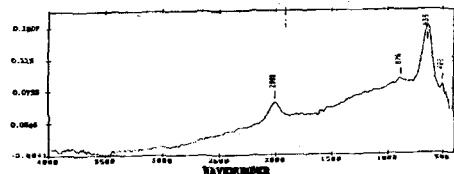


그림2. 비정질실리콘의 FTIR 특성

그림 2는 Spectrum 측정 그림으로 수소화된 비정질 실리콘 박막의 Si와 H의 Bond 관계를 나타내고 있다. Fundamental Absorption Mode의 주파수는 진동 Dipole의 질량과 Dipole

을 포함하는 원소사이의 Bond 크기에 의존한다. a-Si:H 박막에 대한 Vibration Mode 의 Type 과 파수 2000cm^{-1} 에서 SiH Stretching Mode 로 존재 하고 파수 635cm^{-1} 에서 Rocking Mode 로 있음을 알 수 있다. $800 \sim 900\text{cm}^{-1}$ 의 Weaking Bonds 에 나타난 Bond 는 SiH_2 의 Vibration Mode에 의한 것이다. 그러므로 본 실험에서 제작한 a-Si:H 박막은 Stretching/ Rocking Mode 의 Si-H Bonding 이 존재 함을 알 수 있다.

게이트 절연층 및 Passivation 막인 a-SiN:H 박막은 SiH_4 가스와 NH_3 가스를 혼합하여 PECVD 법으로 제작하였다. NH_3/SiH_4 가 증가함에 따라 a-SiN:H 의 저항율은 증가하고 굴절율은 감소한다. 또한 RF Power 에 대해서는 RF Power 에 거의 관계가 없었다. 그리고 Eopt 는 2.61eV 정도로서 그림 3 과 같다.

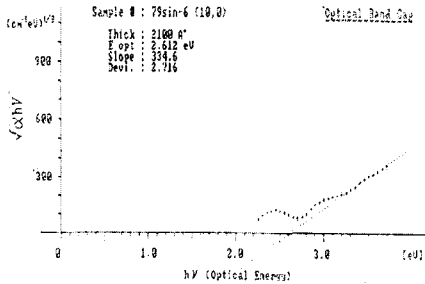


그림 3. 비정질실리콘 나이트 라이드의 광 대역폭

강유전체(SrTiO_3) 박막 증착은 E-BEAM Evaporator를 사용하여 제작 하였다. 이때 사용된 강유전체 타겟은 세라믹 형태로 강하게 압축 성형 시킨 Pellet을 사용하였다. E-BEAM Evaporator 에 의하여 증착된 강유전체 박막의 유전상수는 $60 \sim 100$ 정도로 다른 절연체에 비하여 대단히 크며 항복전계도 1MV/cm 정도로서 양호한 특성을 나타내고 있다.

III. 박막트랜지스터 구조 및 특성

본 실험에서는 Corning 7059 Glass를 기판으로 게이트 전극(Cr)을 1000Å 정도 증착하여 Length $8\mu\text{m} \sim 16\mu\text{m}$, Width $80\mu\text{m} \sim 200\mu\text{m}$ 의 크기 로 Pattern 하여 게이트 전극을 형성 하였다. 게이트 전극 위에 a-SiN:H, a-Si:H, n+a-Si:H 등을 연속하여 증착한 샘플과 강유전체(SrTiO_3), a-SiN:H, a-Si:H, n+a-Si:H 등을 연속 증착한 샘플로 나누어 제작 하였다. 이때 각 박막의 두께는 $\text{SrTiO}_3 : 2000\text{Å}$, a-SiN:H : 3000Å , a-Si:H: 2000Å , n+a-Si:H : 500Å 으로 형성 하였다. 여기서 Channel 층인 a-Si:H Pattern을 형성하여 n+a-Si:H, a-Si:H 등을 Reactive Ion Etching (RIE) 하였다. 이때 RIE 장비는 PECVD 의 RI Mode를 사용 하였다. 다음에는 Through

Hole Pattern을 형성하여 a-SiN:H을 RIE 하였고 이때 사용한 RIE 가스는 CHF_3 와 O_2 를 혼합하여 사용 하였으며 강유전체(SrTiO_3)는 HF:D.I.를 1:50 으로 혼합하여 17초 정도 Dipping 하여 Etching 하였다. Source/Drain 전극을 형성하기 위하여 Al을 E-BEAM Evaporator 로써 4000Å 정도 증착 한 후 Patterning 하였다. 끝으로 n+a-Si:H 는 S/D Metal 을 Mask 로 하여 CF_4+O_2 가스로 RIE 하였다.

RIE 에 의한 충격을 보상하기 위하여 진공에서 200°C 의 온도로 1시간 어닐링 하였다. 이렇게 제작 된 샘플들의 전기적 특성을 측정하기 위하여 KARL SUSS (독일) 제품의 Probe Station 과 Kithley 제품의 4145A Parameter Analyser 측정 장치를 사용하여 I-V 특성, V_{th} , Ion/Ioff 등의 특성을 구하였다. (그림4,5)

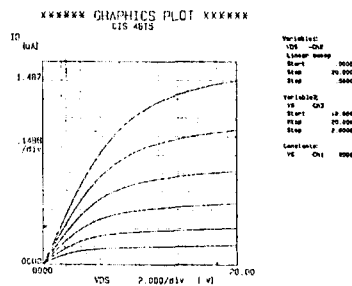
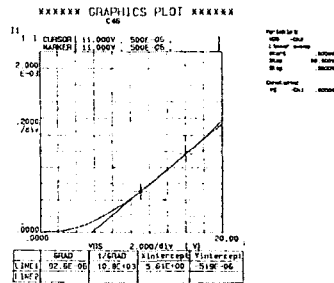
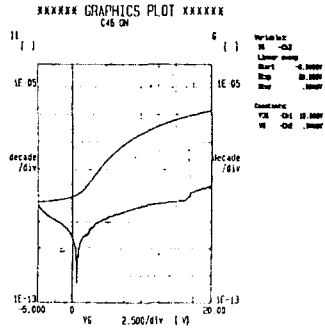


그림4. 강유전체를 사용하지 않은 TFT 의 전기적 특성

그림 4 에서 보는 바와 같이 강유전체를 사용하지 않은 TFT 의 경우 게이트 전압 20 Volts에서 포화 전류가 1.4 μ A 정도이고 Ion/Ioff 는 10³, Vth 는 5.6 Volts 정도였다. 그러나 강유전체를 사용한 TFT 의 경우는 (그림5) 게이트 전압 20 Volts에서 포화 전류가 3 μ A 정도이고 Ion/Ioff 는 105~106, Vth 는 4.5 Volts 로 나타났다. 그리고 게이트와 소오스의 누설전류를 비교해 볼때 강유전체를 사용한 TFT의 누설전류가 훨씬 작음을 알 수 있었다. 즉 강유전체와 a-SiN:H 두층을 게이트 절연층으로 사용한 TFT 가 a-SiN:H 한층만을 게이트 절연층으로 사용한 TFT 보다도 Vth 가 1 Volt 정도로 낮고 Ion/Ioff ratio 도 102~103 order 정도 크며 I-V 전류도 같은 게이트 및 드레인 전압에 대해서 1.5 μ A 이상 컸다. 이러한 특성으로 보아서 강 유전체를 a-SiN:H 층과 함께 두층으로 게이트 절연층을 형성하면 강유전체의 우수한 절연특성에 의하여 TFT 의 전기적 특성을 향상 시킬 수 있고 두층의 게이트 절연층에 의하여 한층에서 발생할 수 있는 누설전류도 두층의 절연층이 겹침에 의해서 대단히 감소 될 수 있다.

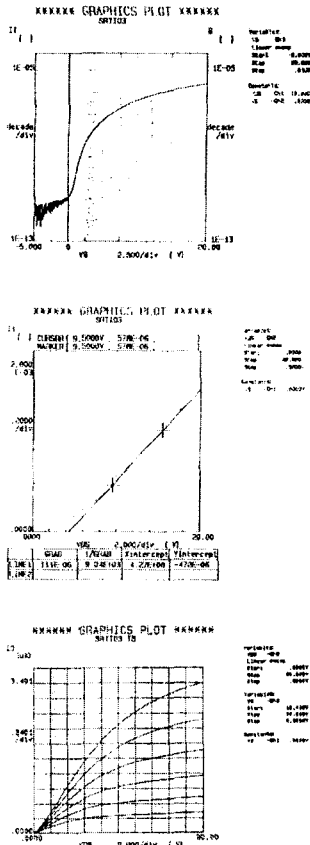


그림 5. 강유전체를 사용한 TFT 의 전기적 특성

IV. 결론

현재 강유전체에 대한 필요성이 Memory 용 Transistor, Sensor 및 광소자등 에 매우 절실히 요구되며 그 연구가 활발히 진행되고 있다. 특히 LCD 디스플레이의 경우 박막트랜지스터의 문턱전압이 높고 전류 구동력이 낮아 이를 개선하기 위하여 문턱전압을 낮추고 전류 구동력을 높이기 위하여 게이트 절연체의 유전율을 크게 하고자하는 시도는 보다 더 중요시 되고 있다. 이 시점에서 고유전상수를 갖는 강유전체 박막을 박막트랜지스터의 게이트 절연층으로 개발하는 연구는 매우 필요하다. 본 실험에서는 강유전체의 일반적인 특징인 FERROVSKITE 구조를 갖는 강유전체 중 SrTiO₃를 게이트 절연층으로 하여 TFT를 제작하고 기존의 TFT의 특성과 비교하였다. 실험 결과를 고찰 해 볼때 강유전체를 사용한 TFT가 강유전체를 사용하지 않고 a-SiN:H 만을 게이트 절연체로 사용한 TFT의 경우 Ion/Ioff 가 훨씬 큼을 알 수 있는데 이는 ioff 전류의 경우 게이트 절연층을 두층 (SrTiO₃/a-SiN:H) 으로 사용하여 소오스와 게이트 사이의 누설 전류가 많이 감소 하였기 때문으로 이는 게이트 절연층으로 한 층만을 쓴 경우에는 두층으로 쓴 경우에 비하여 Pin Hole 이 많으며 두층이 겹침에 따라서 Pin Hole 의 발생확률이 훨씬 작아진다. 또한 Ion 전류의 경우도 게이트 절연층의 유전상수가 증가함에 따라서 증가하므로 Ion/Ioff 가 증가하게 된 것이다. Vth 가 1Volt 낮아진 것도 유전상수가 증가함에 따라서 작은 게이트 전압에서도 채널이 형성되기 때문이며 I-V 곡선에서도 강유전체를(SrTiO₃)를 사용한 TFT가 같은 게이트 전압에 대해서 1.5 μ A 이상 증가하였음을 알 수 있다. 그리고 게이트 와 소오스 의 누설전류도 매우 줄어들었음을 알 수 있다. 전압 스트레스에 의해서도 강유전체를 사용한 경우에는 영향을 거의 받지 않았고 강유전체를 사용하지 않은 TFT의 경우에는 전압 Stress 에 민감한 반응을 보여 주었다. 이러한 특성들을 고려해 볼 때 강유전체를(SrTiO₃)를 사용한 TFT의 경우는 계면 트랩이 거의 존재하지 않음을 알 수 있다. 이상의 특성에서 강유전체를 게이트 절연체로 사용하였을 경우 TFT 의 전기 광학적 특성을 향상 시킬 수 있다. 그러므로 강유전체 박막을 보다 우수하게 제조하여 TFT에 적용 한다면 현재 많은 소자에 이용되고 있는 a-Si:H TFT 의 응용 폭을 상당히 확대 시킬 수 있으리라 생각되며 HDTV 의 디스플레이로써 각광을 받고 있는 TFT 를 사용한 AM LCD FAX. 에 사용되고 있는 Contact Image Sensor등에도 적합한 특성을 구할 수 있으리라 기대된다.

참고 문헌

[1] Chang W. Hur, " Method of Making Thin Film Transistors", United States Patent,

- Patent No.5,306,653, Apr. 1994.
- [2] T.inaba, D.Takashima, "A 250mV Bit-Line Swing Scheme for a 1V 4Gb DRAM" Symposium on VLSI Circuits Digest of Technical Papers, pp99-100. 1995.
 - [3] 허창우,이문기,김봉열, "강유전성 PbTiO₃ 박막의 형성 및 계면특성", 대한전자공학회 논문지, 26권 7호, pp.83-89, 1989
 - [4] Ronald R. Troutaman, "Forecasting Array Yields for Large Area TFT LCD's", SID Vol. 21, pp. 197-200, 1990.
 - [5] 이규정,류광렬,허창우, "산화물 반도체 박막 가스 센서 어레이의 제조 및 수율 개선", 한국해양정보통신학회 논문지 vol.6,No.2, pp. 315-322, 2002
 - [6] 허창우, "강유전성 박막의 형성 및 수소화 된 비정질실리콘과의 접합 특성", 한국해양정보통신학회 논문지 vol.7,No.3, pp. 468-473,2003