

# 출력 트랜지스터의 정격전력을 고려한 과전류 보호회로

곽태우, 김남인, 최배근, 이광찬, 홍영욱, 조규형  
한국과학기술원 전자전산학과 전기 및 전자공학 전공

## Over-current Protection Circuit

### Considering the Rated Power of Output Transistors

Tae-Woo Kwak, Nam-In Kim, Bae-Kun Choi, Kwang-Chan Lee, Young-Uk Hong, Gyu-Hyeong Cho

Division of Electrical Engineering

Department of Electrical Engineering & Computer Science

Korea Advanced Institute of Science and Technology (KAIST)

E-mail : twkwak@eeinfo.kaist.ac.kr

#### Abstract

본 논문에서는 과전류로부터 보호해야 할 트랜지스터의 정격전력을 고려해 protection level 을 결정하는 과전류 보호회로를 제안하였다. 기존의 과전류 보호회로는 과부하시 출력 트랜지스터 양단 전압과는 무관하게 단순히 전류의 크기만을 감지해 보호회로를 동작시키기 때문에 출력 트랜지스터의 정격전력을 고려하지 않고 동작을 한다. 하지만 제안된 회로는 출력전압과 출력전류의 크기를 모두 감지해 protection 여부를 결정하기 때문에 protection 시 출력 트랜지스터에서의 소모전력이 거의 일정하도록 유지시켜준다.

Protection level 설정에 있어서 기존 방식과 다른 점을 먼저 살펴보고, 실제 오디오 증폭기의 보호회로로 사용된 회로의 동작원리를 설명하겠다. 아울러 실험을 통해 검증된 과전류 보호회로의 동작 결과를 살펴본다.

#### I. 서론

증폭기를 비롯해 대부분의 전자회로 시스템은 사용상의 부주의로 인한 과부하에 의해서 시스템이 파손되는 것을 방지하는 보호회로를 갖추고 있다. 오디오 앰프를 예로 들면, 스피커를 정격부하 이상으로 병렬로 여러 개 달아서 사용한다면 출력단을 단락시킨다든지

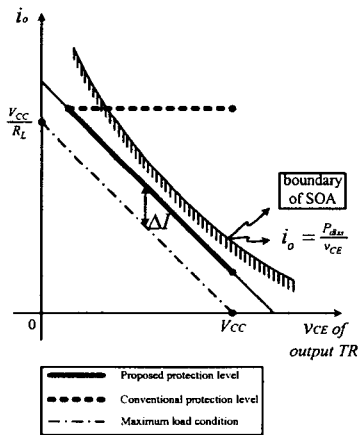
하면 출력 트랜지스터에 과전류가 흘러 소자가 파손된다. 이런 과전류에 의한 소자의 파손을 방지하기 위해 대개 출력단에는 과전류 보호회로가 추가된다. 대표적인 예로 741 op amp 의 보호회로를 들 수 있는데, 출력전류가 20mA 를 초과할 때 보호회로가 동작해 출력 트랜지스터를 보호하게 된다. 대부분의 경우, 기존의 과전류 보호회로들은 741 op amp 처럼 출력전류의 최대치를 정해놓고 그 값을 초과할 때 보호회로가 동작하도록 되어 있다. 하지만 이 경우는 출력 트랜지스터 양단 전압과는 무관하게 출력전류만을 고려했기 때문에 트랜지스터의 정격전력 관점에서 비효율적이다. 즉, 과부하 상태 중 가장 극단적인 경우인 단락상태에 맞춰 출력전류의 최대치를 정했기 때문에 다른 과부하 상태일 때는 출력 트랜지스터의 정격전력 이하에서 protection 이 걸린다. 단락 상태일 때는 출력전류와 함께 트랜지스터 양단 전압도 최대가 되어 출력 트랜지스터의 소모전력이 최대가 되기 때문이다. 따라서 일정한 정격전력의 트랜지스터를 사용하면 출력전류의 최대치를 지나치게 작게 설정해야 하고, 단락일 때의 전력소모에 맞춰 출력 트랜지스터를 선정하면 트랜지스터의 정격전력이 너무 커져 정상동작시에 회로의 특성을 떨어뜨리는 원인이 된다. 대개 출력단 트랜지스터의 주파수 특성이 전체 회로의 특성을 좌우하게 되는데, 정격용량이 크면 주파수 특성은 그만큼 나빠지기 때문이다.

기존 방식의 protection level 설정이 가지는 이와 같

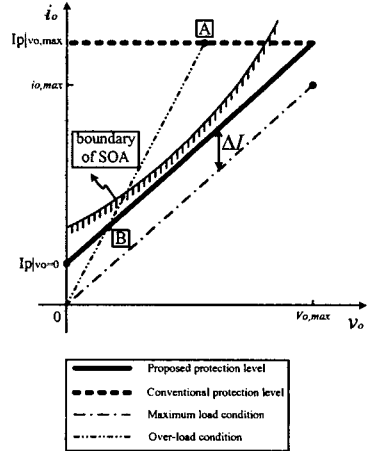
은 문제를 해결하기 위해서는 단순히 출력전류만을 고려할 게 아니라 출력전압도 같이 고려하여 출력 트랜지스터에서의 전력소모가 일정하도록 하여야 할 것이다. 따라서 다음절에서는 전력소모를 고려한 보호회로에 대해서 살펴보기로 하겠다.

## II. 제안된 과전류 보호회로의 동작특성

그림 1(a)는 출력 트랜지스터 양단전압과 출력전류와의 관계를 나타내고 있다. 여기서 빗금친 부분은 출력 트랜지스터의 정격전력을 나타내는 부분으로 SOA(Safe Operating Area) 라고 불리는 영역이다. 트랜지스터를 주어진 정격 내에서 사용하려면 기존의 보호회로의 경우(점선), 단락 상태( $V_{CE} = V_{CC}$ )에서의 전류가 SOA 내에 들어오도록 최대 전류치를 낮춰야 한다. 그러면 단락 상태 외의 나머지 과부하 상태에서의 전류치가 너무 낮게 설정되어 트랜지스터의 정격전력 측면에서 비효율적이다. 달리 말하면, 그림에서의 점선과 같은 protection level 을 설정하려고 한다면 훨씬 큰 정격의 즉, SOA 가 더 넓은 출력 트랜지스터를 선택해야만 하기 때문에 전체 회로의 주파수 특성 등이 나빠지게 된다. 출력 트랜지스터 양단전압과 출력전류와의 관계를 그림 (b)에서처럼 출력전압과 출력전류와의 관계로 나타낼 수 있다. 점선이 기존 보호회로에서의 protection level 을 나타내는데, 출력전압과 무관하게 protection 시의 전류 레벨이 고정되어 있음을 알 수 있다.



(a) 출력 트랜지스터 양단전압과 출력전류 관점에서 본 protection level



(b) 출력전압과 출력전류에 대한 protection level

그림 1 protection level of the proposed protection circuit

본 논문에서는 그림 (a)의 굵은 실선과 같은 protection level 을 설정하고자 한다. SOA 내에서 가급적 그 경계선과 비슷한 protection level 을 설정하면 protection 이 걸리는 시점에서 출력 트랜지스터의 소모 전력은 거의 일정하게 유지된다. 즉, 출력이 단락( $V_{CE} = V_{CC}$ )일 때는 출력 트랜지스터의 양단전압이 가장 크므로 protection 이 걸리는 전류레벨을 작게 설정하고, 출력스윙이 가장 클 때는 양단전압이 가장 작게 걸리므로 전류레벨을 크게 설정해서 기존 방식과 달리 출력 트랜지스터의 소모전력이 정격전력 범위 내에서 일정하도록 유지한다. 그렇게 하면 출력 트랜지스터를 선정할 때, 단락일 때의 전력소모에 맞춰 지나치게 큰 정격의 트랜지스터를 선택했던 기존 방식과 달리 적정 용량의 것을 사용할 수 있어 전체 회로의 특성면이나 소자 선택면에서 훨씬 유리하다. 제안된 protection level 을 출력전압과 출력전류와의 관계로 나타내면 그림 (b)의 굵은 실선과 같이 된다. 그림에서  $\Delta I$  는 최대 정격부하 조건(---)에서 protection 이 걸리는 전류 레벨까지 약간의 여유 (margin)를 둔 것으로, 외부 잡음 등으로 인해 보호회로가 너무 민감하게 반응하는 것을 염두에 둔 것이다.

기존 방식과의 비교를 위해 protection level 이 그림 (b)처럼 설정되었다고 가정하면, 과부하시(---) 기존 방식의 보호회로는 트랜지스터의 양단전압이 크게 걸린 것을 무시하고 단순히 출력전류만으로 protection 여부를 판단하기 때문에  $\square$  점에서 protection 이 걸리게 되어 출력 트랜지스터의 정격전력 영역(SOA)를 벗어나 소자가 파손된다. 하지만 제안된 보호회로는 출력전

류와 함께 양단전압을 고려하기 때문에 ㉔ 점에서 protection 이 걸리게 되어 소자의 파손을 방지할 수 있다.

### III. 과전류 보호회로의 구현 및 실험결과

제안된 동작특성을 가지는 보호회로가 그림 2 와 같이 구현되었으며, 4Ω 부하에서 500W 출력을 내는 오디오 증폭기에 사용되었다. 따라서 최대 정격부하는 4 Ω 이고, 64V 최대 출력전압에서 16A 의 최대전류를 흘리도록 증폭기가 설계되었고, 보호회로는 ΔI = 4A 정도의 여유를 두어 protection level 을 설정하였다.

그림 2의 회로는 위아래가 대칭이므로 위쪽 부분에 대해서만 동작원리를 간단히 살펴보면 다음과 같다. 출력전류에 대한 정보는 저항  $R_s$ 를 통해서 얻고, 출력 전압에 대한 정보는 저항  $R_1$  양단 전압을 통해서 얻게 된다.  $V_{R_s}$ 와  $V_{R_1}$ 의 합으로 구성되는  $V_{SEN}$ 이 최종적으로 출력전압과 전류에 대한 정보를 가지고 있기 때문에 미리 설정해 둔  $V_{REF}$  값과 비교해서 protection 여부를 결정하게 된다.

정상상태에서는  $V_{SEN} < V_{REF}$  이므로  $Q_1$  ON,  $Q_2$  OFF

이다. 따라서,  $Q_3$ 가 꺼져 있어 노드 A에서의 전압은 ( $V_{CC}-V_Z$ ) 로, MOS  $M_1$ 을 ON시키기에 충분하므로 출력 트랜지스터들( $Q_{o1}, Q_{o2}$ )이 정상동작을 하게 된다.

과전류가 흐르게 되면  $V_{SEN} > V_{REF}$  이므로  $Q_1$  OFF,  $Q_2$  ON이 된다.  $C_1$ 이 충전되어  $Q_3$ 를 ON시키면 노드 A 전압은 거의  $V_{CC}$ 에 이르게 되어 MOS  $M_1$ 을 끄게 된다. 이때  $Q_3$ 가 ON이 되면서  $Q_4$ 도 같이 켜져 노드 B 전압은  $-V_{EE}$  정도로 MOS  $M_2$ 도 꺼진다. 출력 트랜지스터를 구동하는 전류가 끊어지므로  $V_{SEN} < V_{REF}$  가 되지만,  $Q_3, Q_4$ 가 정궤환 루프(positive feedback loop) 를 구성하고 있으므로 protection이 계속 유지되어 출력 소자들을 보호하게 된다.

주어진 보호회로가 출력전압에 대한 정보만으로도 protection 이 걸리도록 설계되어 있기 때문에 정상상태에서 음의 방향으로 큰 출력 스윙을 하게 되면 protection 이 걸릴 소지가 충분히 있다. 그래서 트랜지스터  $Q_5$  와 다이오드  $D_1$  으로 구성된 클램핑 회로 (Clamping Circuit)를 추가하였다.

그러면 원하는 protection level 에서 그림 2 의 회로가 동작하도록 하기 위한 소자값들은 어떻게 정해지는지 그림 1(b)를 참고로 해서 알아보자.

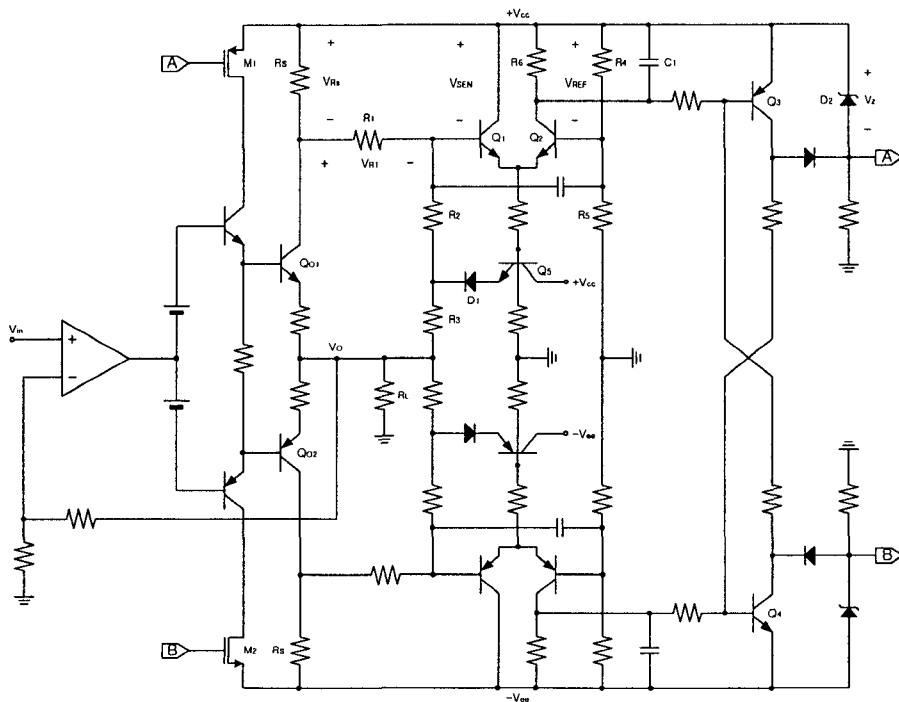


그림 2 제안된 과전류 보호회로

최대부하조건에서의 출력전류  $I_o$ 에 대해서 protection mode에서의 출력전류  $I_p$ 는  $\Delta I$  만큼 크다.  $R_s$  양단 전압을 작다고 무시하면, 저항  $R_1$  양단의 전압은

$$V_{R1} = k \cdot (V_{CC} - V_O) \quad , \quad k = \frac{R_1}{R_1 + R_2 + R_3}$$

으로 주어진다. 그래서  $V_{REF}$ 와 protection시의  $V_{SEN}$ 을 구해 보면,

$$V_{REF} = \frac{R_4}{R_4 + R_5} V_{CC}$$

$$V_{SEN} = R_S \cdot I_p + V_{R1} = R_S \cdot \left( \frac{V_O}{R_L} + \Delta I \right) + k \cdot (V_{CC} - V_O)$$

이 된다.

Protection mode에서는  $V_{SEN|V_{O=0}} = V_{SEN|V_{O,max}} = V_{REF}$  인 관계가 성립하므로, 먼저  $V_{SEN|V_{O=0}} = V_{SEN|V_{O,max}}$  일 때,

$$R_S \cdot \Delta I + k \cdot V_{CC} = R_S \cdot \left( \frac{V_{O,max}}{R_L} + \Delta I \right) + k \cdot (V_{CC} - V_{O,max}) \text{ 이므로}$$

$$k = \frac{R_S}{R_L} \text{ 를 얻을 수 있다.}$$

$$\text{또 } V_{SEN|V_{O=0}} = V_{REF} \text{ 일 때는 } R_S \cdot \Delta I + k \cdot V_{CC} = \frac{R_4}{R_4 + R_5} V_{CC}$$

$$\text{이므로 } R_5 = \frac{V_{CC} - (R_S \cdot \Delta I + k \cdot V_{CC})}{R_S \cdot \Delta I + k \cdot V_{CC}} \cdot R_4 \text{ 의 관계를 얻을}$$

수 있다.

실제 설계된 보호회로는  $V_{CC} = 75V$ ,  $R_s = 0.03\Omega$ ,  $R_L = 4\Omega$  을 사용했기 때문에  $R_4 = 888\Omega$ ,  $R_5 = 94k\Omega$  이고, current margin  $\Delta I$ 가 4.65A 정도로 설정되었다. 설계된 보호회로를 실험한 결과, 그림 3과 같은 출력전압과 출력전류에 대한 관계를 얻을 수 있었고, 그림 1(b)에 제안된 동작특성을 잘 따르고 있음을 알 수 있었다.

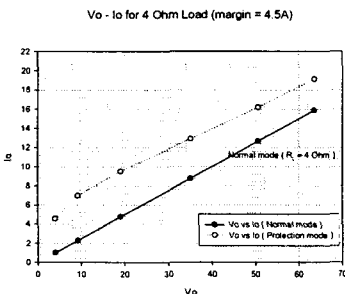


그림 3 제안된 보호회로의 실험 결과

#### IV. 결론

본 논문에서는 출력전류와 출력전압의 두 가지 정보를 모두 감지해 protection 시 출력 트랜지스터에서의 소모전력이 일정하도록 유지함으로써 기존의 출력전류 정보만으로 동작하던 보호회로의 단점을 개선할 수 있는 보호회로를 제안하였다. 기존 방식은 출력이 단락될 때의 전류를 기준으로 최대 전류치를 설정해 protection 을 걸기 때문에 단락 이외의 다른 과부하 상태에 대해서 정격전력이 너무 큰 트랜지스터를 선택해야 한다는 단점을 지니고 있다. 출력이 단락일 때는 전류도 최대이지만, 출력 트랜지스터 양단전압도 최대가 되어 전력소모가 가장 크기 때문이다. 제안된 보호회로는 트랜지스터의 정격전력 범위 내에서 protection 시 트랜지스터의 소모전력이 일정하도록 유지해준다. 즉, 단락일 때는 양단전압이 가장 크므로 출력전류의 protection level 을 낮추고, 그 외의 경우는 양단전압이 작아지므로 전류 레벨을 조금씩 높여 주도록 되어 있다. 그렇게 하면 출력전압의 전범위에 대해 protection 시 트랜지스터의 소모전력이 일정해져 기존방식보다 훨씬 작은 정격전력의 트랜지스터를 사용할 수 있게 되어 전체회로의 주파수 특성 측면에서나 소자 선택면에서 유리해지는 장점이 있다. 제안된 특성의 보호회로를 오디오 증폭기에 적용하였으며, 원하는 동작특성을 실험을 통해 확인할 수 있었다.

기존 회로보다 다소 복잡하다는 단점을 지니고 있기 때문에 주어진 특성을 좀더 간단한 구조의 회로로 구현하는 일이 앞으로의 과제가 될 것이다.

#### 참고문헌

- [1] 조민형, “다중결합 선형 전력증폭기와 이를 이용한 오디오 증폭기의 설계”, 석사학위논문, 전기 및 전자공학과, 한국과학기술원, 2000
- [2] 김남인, “고충실도 고효율의 새로운 혼합형 오디오 증폭기”, 석사학위논문, 전기 및 전자공학과, 한국과학기술원, 1998
- [3] 박태우, “고충실도 고효율의 아날로그-아날로그 혼합형 오디오 증폭기”, 석사학위논문, 전기 및 전자공학과, 한국과학기술원, 2002
- [4] Paul R. Gray, Robert G. Meyer, “Analysis and Design of Analog Integrated Circuits”, 3<sup>rd</sup> edition, Wiley