

드레인 임피던스 변환회로를 이용한 광대역 FET 스위치 설계

최원, 노희정, 오정균, 구경현
인천대학교 공과대학 전자공학과
전화 : 032-772-8015 / FAX : 032-761-9961

Design of Broadband FET Switch Using Drain Impedance Transformation Network

Won Choi, Hee-Jung No, Chung-Kyun Oh, Kyung-Heon Koo
Dept. of Electronics Eng. University of Incheon
E-mail : khkoo@incheon.an.kr

Abstract

This paper describes the design and the simulation of a V-band single pole double throw (SPDT) FET switch for millimeter-wave applications using drain impedance transformation network with CPW transmission line. The designed switch has about 10% bandwidth at 60GHz. Insertion loss is better than 3dB for the ON state and Isolation is larger than 30dB for the OFF state. The maximum isolation is 43.4dB at 60GHz with input power of 10dBm. The yield analysis is done considering the effects of pHEMT variations.

I. 서론

마이크로파 및 밀리미터파 스위치는 통신, 레이다, 상업 및 군사용 마이크로파 시스템에서 신호의 스위칭 역할을 하며 무선 시스템의 성능을 좌우하는 중요한 필수 소자이다. 현재 MMIC 기술의 발달로 밀리미터파 대역에서 동작하는 소자 및 시스템에 대한 연구가 활발히 진행되고 있으며, 다수의 결과들이 발표되고 있다. 마이크로파 스위치 역시 다양한 방법으로 연구되고 있으며, 최근 연구에서 임피던스 변환(Impedance transformation) 회로를 사용하여 다른 방법보다 좋은 격리도(Isolation)을 가진 보고들이 있다^[1~3]. 본 논문에서는 GaAs pHEMT

를 사용하고 임피던스 변환 회로에 CPW(Coplanar Waveguide) 전송선로를 이용하여 60GHz 시스템에 적용 가능한 SPDT FET 스위치를 설계하여 특성을 분석하고 MMIC 공정상 영향에 대해 Yield 분석을 하였다.

II. SPDT FET 스위치 설계

FET 스위치는 게이트 바이어스의 상태에 따라 동작한다. 게이트-소스 바이어스의 크기가 펀치오프 전압의 크기보다 크면($|V_{GS}| > |V_{Pf}|$) 큰 임피던스를 갖고 FET는 off 상태가 된다. 반면에 게이트-소스 전압이 '0' 일 때 작은 임피던스를 가지고 FET는 ON 상태가 된다. 그림 1은 본 논문에서 사용한 pHEMT의 게이트-소스 전압에 따른 FET의 On-off 상태를 나타낸다. 설계된 회로는 게이트 전압이 0V에서 ON 상태이고 -2.1V에서 OFF 상태로 동작한다.

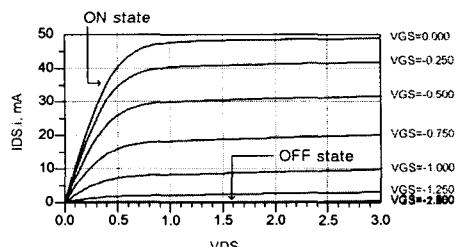


그림 1. FET 스위치의 동작영역

2.1 임피던스 변환 회로

스위치의 특성은 삽입손실(Insertion Loss)과 격리도(Isolation)로 표현된다. 삽입손실은 스위치가 ON 상태일 때 인가된 전력에 대한 부하저항에 전달되는 전력의 비로 정의되며, 격리도는 OFF 상태일 때 부하저항에 전달되는 전력의 비로 정의 된다. 본 논문에서는 삽입손실 및 격리도를 개선하기 위하여 임피던스 변환(Impedance Transformation) 네트워크를 적용하여 드레인에 CPW(Coplanar Waveguide)를 통해 구성하였다. 그림 2는

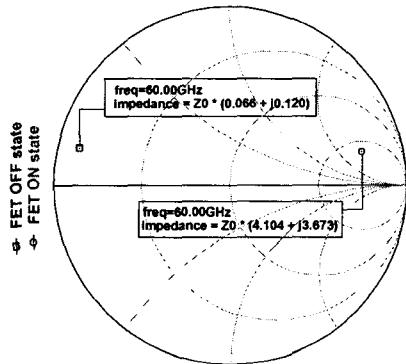


그림 2. pHEMT 의 ON-OFF 상태에서 입력 임피던스(at 60GHz)

스미스 차트에서 관찰한 ON 상태($V_g = 0V$)와 OFF 상태($V_g = -2.1V$)에서 pHEMT 의 입력 임피던스를 나타낸다. C_{ds} 나 L_d 등과 같은 pHEMT 내부의 기생 성분에 의해 동작 주파수 60GHz에서 ON 상태일 때는 큰 입력 임피던스($205.2+j182.65\Omega$)를, OFF 상태일 때는 작은 입력 임피던스($3.3+j6.0\Omega$)를 갖는다. 따라서, 임피던스 변환회

로를 이용하여 기생성분의 영향을 보상할 필요가 있다. 본 연구에서는 그림 3(a)와 같은 직렬과 병렬의 CPW 전송선로로 구성된 임피던스 변환 네트워크를 이용하여 스미스 차트상에 ON 상태를 short(Low impedance)로 OFF 상태를 open(High impedance)으로 이동 시키고자 하였다. 그림 4는 pHEMT 의 ON-OFF 상태에서 그림 3(b)의 A, B, C, D 지점을 따라 스미스 차트상에서 이동하는 60GHz 일 때의 입력 임피던스를 나타낸다.

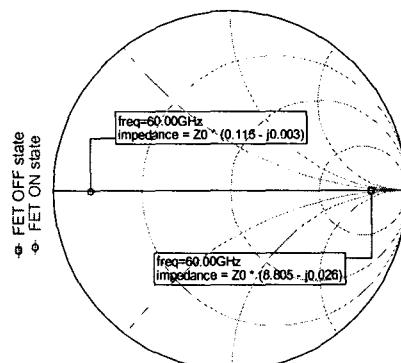


그림 4. 임피던스 변환 네트워크를 적용한 pHEMT 의 ON-OFF 상태에서 입력 임피던스(at 60GHz)

입력 임피던스 변환 후에 D 지점에서 그림 4 과 같이 스미스 차트상의 short 와 open 근처에서 ON 상태일 때에 작은 입력 임피던스($5.8+j0.15\Omega$)와 OFF 상태일 때 큰 입력 임피던스($440.25+j1.3\Omega$)를 갖는다. 설계한 임피던스 변환회로를 이용하여 스위치를 설계하였으며, 게이트의 인가 바이어스 전압에 따라 스위치의 ON, OFF 동작이 결정된다. 그림 5는 설계된 SPDT FET 스위치의 레이아웃을 나타낸다.

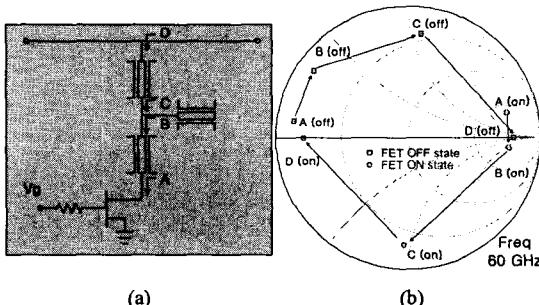


그림 3. (a)CPW 전송선로를 이용한 임피던스 변환 네트워크 FET 회로도. (b)스미스 차트에서 A~D 따른 입력 임피던스 변화 (at 60GHz).

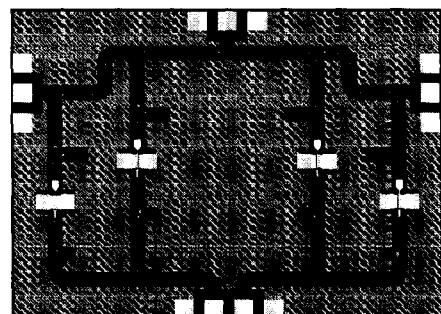


그림 5. 설계된 FET 스위치 레이아웃

2.2 모의 실험 결과

설계한 FET 스위치는 송신과 수신을 구분하여 모의 실험을 하였다. 10dBm 의 송신 단의 입력전력과 -20dBm 의 수신 단에서 입력전력으로 크기를 설정하였다. 송신 단에서 전력증폭기를 통해 스위치에 인가되는 전력신호에 대한 삽입손실과 격리도를 그림 6 과 7 에서 나타낸다. 삽입손실은 약 6GHz 의 대역에서 3dB 이하를 나타내고 격리도는 8GHz 의 대역에서 30dB 이상을 나타낸다.

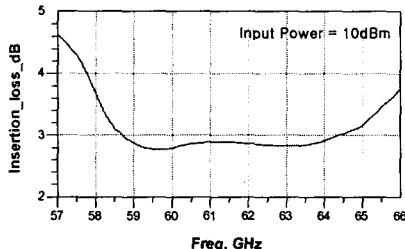


그림 6. 송신시 스위치 ON 상태에 대한 삽입손실

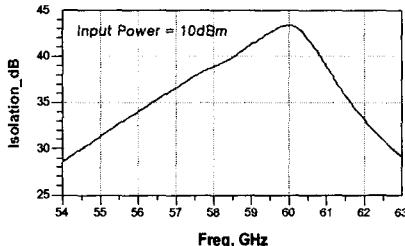


그림 7. 송신시 스위치 OFF 상태에 대한 격리도

그림 8 와 9 은 수신 단에서 안테나를 통해 스위치로 인가되는 신호전력에 대한 삽입손실과 격리도를 나타낸다. 약 12.6GHz 대역폭에서 3dB 이하를 나타내고, 격리도는 약 6GHz 대역에서 30dB 을 갖는다. 그림 10 은 설계된 스위치에 대한 소신호 특성이다. 넓은 대역에서 약 14dB 이상의 입력 반사손실과 출력 반사손실을 나타낸다.

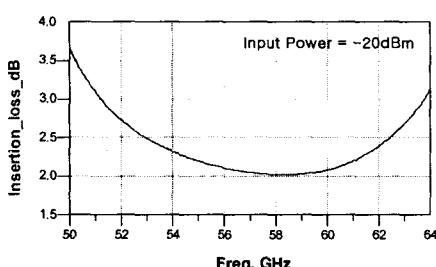


그림 8. 수신시 스위치 ON 상태에 대한 삽입손실

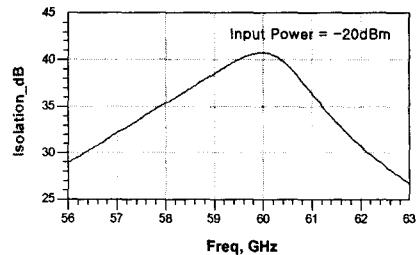


그림 9. 수신시 스위치 OFF 상태에 대한 격리도

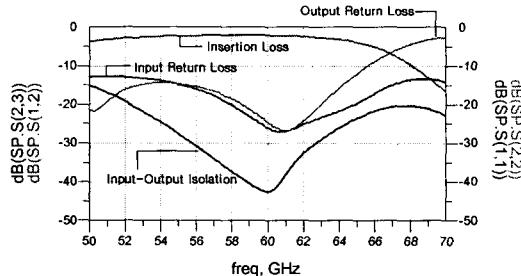


그림 10. FET 스위치에 대한 소신호 특성 해석

표 1 은 5dBm 과 10dBm 의 신호 전력으로 송신할 때와 -20dBm 의 신호 전력을 수신할 때에 스위치의 주요 특성을 나타낸다. 신호전력이 작을수록 넓은 대역폭을 갖는다.

표 1. SPDT FET 스위치의 주요 특성

Specification	Tx $P_{IN}=5\text{dBm}$	Tx $P_{IN}=10\text{dBm}$	Rx $P_{IN}=-20\text{dBm}$
Frequency(GHz)	56.2~65.8	58.6~64.5	51.2~63.8
Insertion Loss(dB)	1.9~3.0	2.7~3.0	2.0~3.0
Isolation Input-Output (dBm)	30~42.7	30~43.4	30~40.7
Input Return Loss(dB)	20~27	20~27	13.2~23.2
Output Return Loss(dB)	13.9~23.8	13.9~23.8	14.7~24.7
FET gate ON state(V)	0	0	0
FET gate OFF state(V)	-2.1	-2.1	-2.1

III . Yield 분석 및 Sensitivity 테스트

MMIC 는 공정과정에서 오차가 발생할 수 있고 이런 오차는 스위치 특성을 변화 시킨다. 따라서, 설계의 모든 과정 후에 Yield 분석이 필요하다. 본 논문에서는 pHEMT 의 최대 g_m (transconductance)과 최대 입력 커패시턴스가 $\pm 10\%$ 의 오차가 있을 경우 입력전력

0~10dBm에 대한 삽입손실과 격리도에 대한 Yield 분석을 그림 11과 12에서 나타낸다. 삽입손실은 3dB 이상의 조건일 때 98% 수율을 나타내었다. 수신의 경우 100%의 수율을 나타낸다. 또한, 입력전력을 0에서 10dBm까지 2dB 간격으로 변화하였을 때에 스위치의 민감도(sensitivity)를 분석하였다. 그림 13과 같이 입력전력이 작을수록 좀 더 넓은 대역폭을 가지고 좋은 삽입손실을 갖는 것을 관찰하였다.

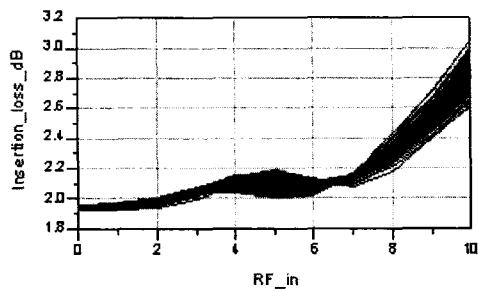


그림 11. pHEMT의 공정 변화에 따른 삽입손실에 대한 Yield 분석

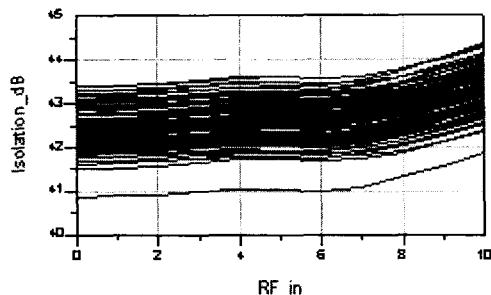


그림 12. pHEMT의 공정 변화에 따른 격리도에 대한 Yield 분석

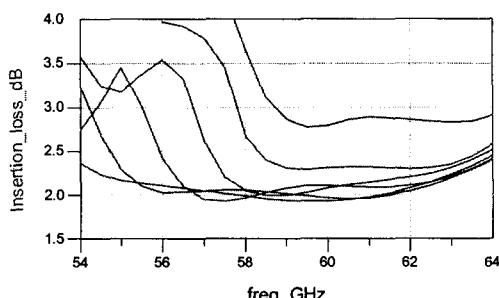


그림 13. 민감도 테스트(Input Power:0~10dBm by 2dB)

IV. 결론

본 논문에서는 60GHz 시스템에 적용 가능한 SPDT FET 스위치를 설계하고 분석하였으며 삽입손실과 격리도를 최적화 하였다. 임피던스 변환 네트워크에 CPW를 적용하였다. 설계된 회로는 10%이상의 대역폭에서 3dB 이하의 삽입손실 그리고 30dB 이상의 격리도를 나타낸다. 최대 격리도는 43.4dB로서 발표된 연구 보다 좋은 결과를 나타낸다.

감사의 글

본 연구는 과학기술부, 한국과학재단 지정 우수공학 연구센터(ERC)인 밀리미터파 신기술연구센터(MINT/동국대) 지원으로 수행되었습니다.

참고문헌

- [1] K. Y. Lin, Y. J. W, D. C. Niu, and H. Wang, "Millimeter-Wave MMICs Single-Pole-Double-Throw Passive HEMT Switches Using Impedance-Transformation Networks," *IEEE MTT Transactions*, Vol. 51, No. 4, April, 2003.
- [2] K. Chang, I. Bahl and V. Nair, *RF and Microwave Circuit and Component Design for Wireless System*, Wiley-Interscience, 2002.
- [3] E. D. Robertson and S. Lucyszyn, *RFIC and MMIC design and technology*, IEE Circuits, Devices and System series 13, The Institution of Electrical Engineers, 2001.
- [4] Y. J. Wang, K. Y. Lin, D. C. Niu, and H. Wang, "A V-Band MMIC SPDT Passive HEMT Switch Using Impedance Transformation Networks," *IEEE MTT-s Digest*, 2001.
- [5] M. J. Schindler, and A. M. Morris, "DC-40 GHz and 20-40 GHz MMIC SPDT Switch," *IEEE Microwave and Millimeter-wave Monolithic Circuits Symposium*, 1987.
- [6] T. Shimura, Y. Mimino, K. Nakamura, Y. Aoki, and S. Kuroda, "High Isolation V-Band SPDT Switch MMIC for High Power Use," *IEEE MTT-s Digest*, 2001.