

LDD구조를 갖는 n-채널 다결정 실리콘 TFT소자에서 수소처리의 영향

장원수, 조상운, *정연식, 이용재.
동의대학교 전자공학과, *LG필립스

The Effects of Hydrogenation in n-channel Poly-si TFT with LDD Structure

Wonsoo Chang, Sangwoon Jo, Younsik Jung, Yongjae Lee
Dept. of Electronics, DongEui University *LG-Philips
E-mail :pinkp444@empal.com

Abstract

In this paper, we have fabricated the hydrogenated n-channel polysilicon thin film transistor (TFT) with LDD structure and have analyzed the hot carrier degradation characteristics by electrical stress. We have compared the threshold voltage (V_{th}), sub-threshold slope (S), and trans-conductance (G_m) for devices with LDD (Lightly Doped Drain) structure and non-LDD at same active sizes. We have analyzed the hot carrier effects by the hydrogenation in devices.

As a analyzed results, the threshold voltage, sub-threshold slope for n-channel poly-si TFT were increased, trans-conductance was decreased. The effects of hydrogenation in n-channel poly-si TFT with LDD structure were shown the lower variations of characteristics than devices of the non-LDD structure with normal process.

1. 서론

평면 디스플레이 시장의 80% 이상을 차지하고 있는

LCD(Liquid Crystal Display)는 1980년 전후로 본격적인 실용화 단계에 들어섰으며, 최근에는 노트북 디스플레이 뿐만 아니라 일반 데스크탑 모니터 등 일반 산업기기에 이르기까지 모든 응용분야에 침투하고 있으며 심지어 CRT의 아성인 TV분야도 넘보고 있다.^[1]

다결정 실리콘 박막 트랜지스터는(Poly-Si TFT) 비정질 실리콘 박막 트랜지스터에 비해 전압을 가할 때 생기는 전자이동도가 100배이상 높은 장점을 이용함으로 드라이버 회로를 화소와 동일 기판상에 형성할 수 있게 됨으로써 외부 드라이버가 불필요하여 부품수를 줄일 수 있을 뿐만 아니라 넓은 개구율을 가지고 있어 높은 정밀도와 고휘도가 가능한 소자이다. 다결정 실리콘 TFT는 한장의 글래스 기판에 채널위의 시스템(SOP: System On Panel)의 가능성을 가지고 있어 이에 대한 연구는 필수적이다.

본 논문에서, 수소화 처리시킨 LDD 구조를 갖는 n-채널 다결정 실리콘 박막 트랜지스터 소자를 제작하여, LCD 시스템에서의 신뢰성을 위한 기본 소자에서 전기적 스트레스에 따른 핫 캐리어 열화 현상을 분석하였다. 동일한 활성 크기에서 비LDD구조와 LDD구조를 가지는 소자에 대하여 문턱전압, 문턱전압아래 기울기와 전달 컨덕턴스를 비교하였다. 소자에 수소첨가에 의한 핫 캐리어 영향을 분석하였다.

2. 본론

2.1 소자 제작

그림 1과 2는 제작한 LDD 구조의 $W=L=5\mu\text{m}$ 인 n-채널 다결정 실리콘 박막 트랜지스터 (poly-si TFT) 소자의 제작사진과 단면도이다.

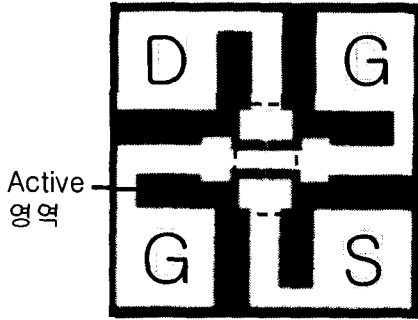
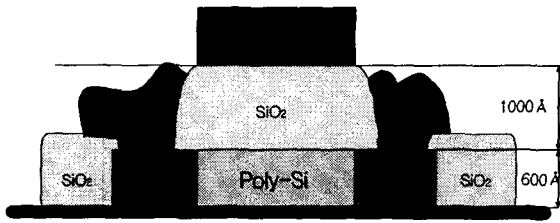


그림1. n-채널 다결정 실리콘 박막 트랜지스터 레이아웃
Fig. 1 Layout of n-channel poly-Si Thin Film Transistor



유리기판

그림2 n-채널 다결정 실리콘 박막 트랜지스터의 단면도
Fig. 2 crossection of n-channel poly-Si TFT

TFT 제작으로는 먼저 유리기판 위에 400Å 두께의 완충산화막을 대기압 화학 기상 증착법으로 증착시킨 후, 비정질 실리콘 막을 470°C, Si_2H_6 를 이용하여 저압 기상 증착법으로 증착시켰다. 결정화는 600°C, 10시간 동안의 고상결정화법으로 하였다. 게이트 산화막의 두께는 1000Å이다. 게이트 전극을 위한 다결정 실리콘 박막은 550°C의 저압화학기상 증착법으로 공정을 수행하였으며, 박막의 두께는 1000Å이다. 소스, 드레인과 게이트를 형성하기 위하여 n-채널의 경우는 100keV의 에너지로 $3 \times 10^{15} \text{cm}^{-2}$ 의 인(P)을 주입하였다. 활성화 위해 600°C, 질소 분위기에서 6시간 동안 열적 어닐링을 행하였다. 채널영역의 그레인 경계에 존재하는 현수본드의 영향을 줄이기 위하여 순수한 수소 플라즈마 상태(70mW/cm^2)에서 350°C, 4시간 동안 수소화 공정을 하였다. 전극을 형성하기 위한 접촉 창을 열어 텅스텐실리사이드(WSi_2)를 흡착시킨 다음 800nm 두께의 Al-Si를 증착하였으며, 450°C에서 어닐링을 하였다.

2.2 실험 결과

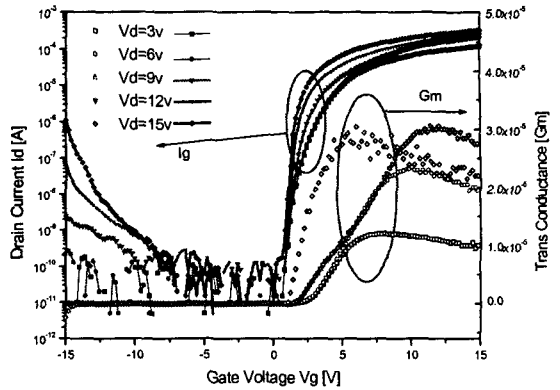


그림3. $W=L=5\mu\text{m}$ 인 다결정 실리콘 박막 트랜지스터의 I_D - V_G 특성과 전달컨덕턴스
Fig. 3 I_D - V_G characteristics and transconductances of poly-Si TFT with $W=L=5\mu\text{m}$

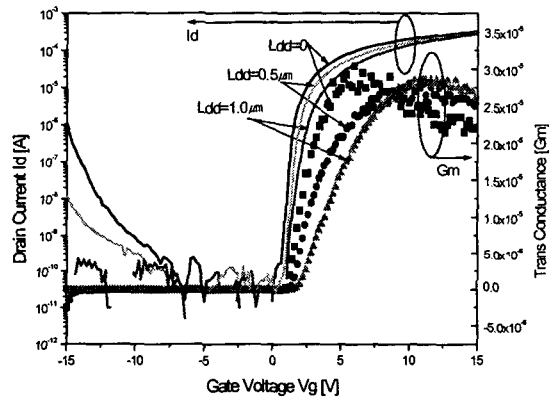


그림4. LDD 길이변화에 따른 전달특성 비교
Fig. 4 Comparison of transconductances by LDD length Variaton

그림 3과 4는 제작한 소자에서 $W=L=5\mu\text{m}$ 인 소자의 드레인 전류-게이트 전압(I_D - V_G) 그래프와 전달컨덕턴스를 나타내었다. 그림 3은 비LDD구조에서 드레인 전압을 3, 6, 9, 12, 15V로 변화시키고 드레인 전류를 측정하였다. 드레인 전압을 높일수록 드레인 전류가 많이 흐르는 것을 볼 수 있다. 전달 컨덕턴스 또한 높은 드레인 전압에서 높다. 하지만 드레인 전압이 높을수록 누설전류 또한 많이 나오는 것을 관찰 할 수 있다.

그림4는 비LDD 구조의 소자와 LDD의 길이가 $0.5\mu\text{m}$ 와 $1.0\mu\text{m}$ 인 소자에 드레인 전압을 15V로 고정시키고 I_D - V_G 를 측정하여 전달컨덕턴스를 비교하여 나타낸 그림이다. I_D - V_G 그래프에서 비LDD 구조의 소자는 많은 누설전류가 나타났으며 LDD구조를 가진 소자는 적은 누설전류량이 측정되었는데 이것은 LDD 구조를 가지는 소자에

서는 동작/차단 전류비가 비LDD 구조의 소자에 비해 월등히 높기 때문이다.^[2]

게이트 전압 5V를 기준으로 볼때 LDD의 길이가 긴 소자의 전달 컨덕턴스가 감소하는 것을 볼 수 있는데 이는 LDD구조로 인해 채널의 길이가 길어짐으로 드레인 전류가 줄어들기 때문이다.

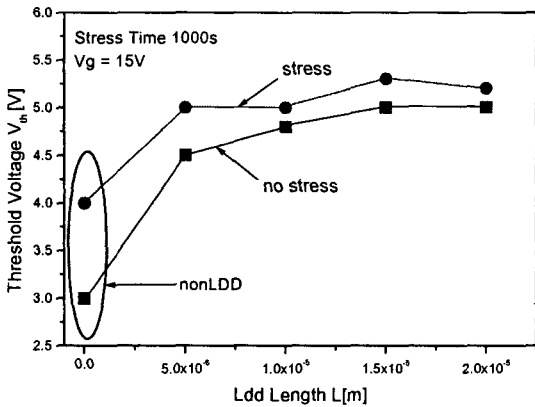


그림5. LDD길이변화에 따른 문턱전압변화와 스트레스 인가후 문턱전압 변화 비교

Fig. 5 Comparison of threshold voltage variation and variation threshold voltage after stress times by LDD length

그림 5은 W=L=5μm인 소자의 LDD 길이를 0, 0.5, 1.0, 1.5, 2.0μm로 하였을때의 문턱전압을 비교하였다. LDD 길이가 길어질수록 채널의 전체 길이가 길어지게 되어 문턱전압 Vth가 변화하게 되는데 n-채널의 경우 채널의 길이가 길어질수록 문턱전압 Vth가 증가한다.^[3]

게이트에 드레인 전압과 같은 크기인 15V를 인가하여 스트레스를 각각 10초, 100초, 1000초동안 인가하였다. 그 결과 LDD구조를 가지지 않는 소자의 임계전압 변화율이 LDD구조를 가지는 소자보다 크게 나타났다. 이는 스트레스로 인한 핫 캐리어 영향을 LDD구조가 완충시켜 주기 때문이다.^[4]

그림6은 LDD길이에 따른 문턱전압아래 스윙 특성을 나타낸 그림이다. 그림에서 LDD의 길이가 길수록 스윙 계수가 높다. 이는 채널 길이가 커질수록 채널 저항과 직렬로 이어져서 문턱전압이 높아지고 드레인 전류가 감소하여 때문이다.^[5] 아래 (1)식은 문턱아래 스윙 계수를 구하는 식이다.^[3]

$$S = \ln 10 \left(\frac{dI_D}{dV_{GS}} \right)^{-1} \quad \text{-----(1)}$$

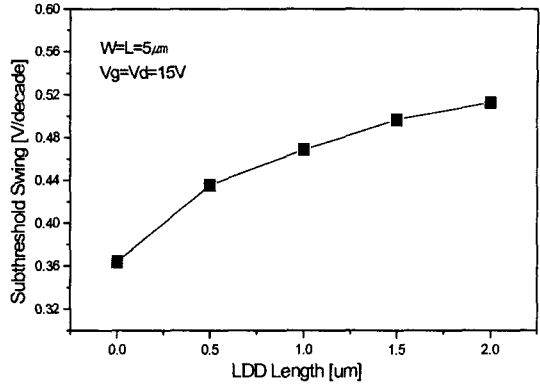


그림6. LDD 길이변화에 따른 문턱전압아래 스윙 특성
Fig. 6 Subthreshold swing characteristics by LDD length

또한 문턱아래 특성의 열화에는 또 다른 영향을 포함한다. 문턱아래 스윙계수는 산화막과 채널의 계면 또는 채널의 물질에 따른 비틀리거나 배열이 흐트러진 다결정 실리콘의 약한 실리콘-실리콘 결합의 깨어짐으로 인한 현수본드 현상의 생성으로 증가하는데 이 약한 결합을 막기 위해서 재 형성을 하는데 수소화 처리가 필요하고 이 수소화 처리가 문턱아래 스윙 계수가 커지는데 작용하게 된다.^[7]

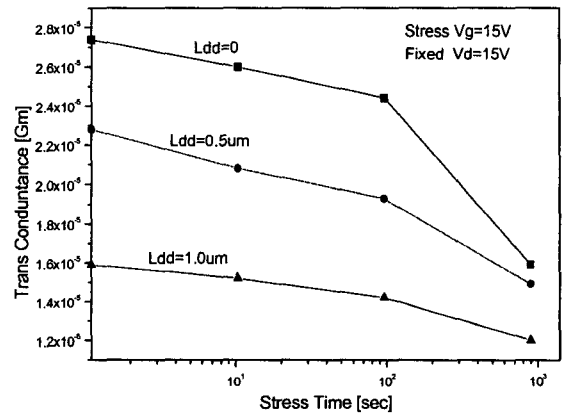


그림7. 스트레스 시간에 따른 비LDD 소자와 LDD소자의 전달특성 변화
Fig 7. variation of nonLDD device and LDD device by stress time variation

비LDD 소자와 LDD길이가 0.5μm와 1.0μm인 소자의 드레인 전압을 15V로 고정시키고 게이트에 15V의 전압 스트레스를 10초, 100초 그리고 1000초 인가한 후의 전달특성의 변화를 비교한 것을 그림 7에 나타내었다. 게이트에 스트레스를 인가하면 핫캐리어에 의해 열화를 받게 되는데 비LDD 구조에서는 tm트레스를 인가할수록

전달컨덕턴스 변화의 기울기가 크다. 하지만 LDD 구조에서는 저농도의 도핑으로 전계에 의한 핫캐리어의 스트레스가 줄어들기 때문에 전달 컨덕턴스의 변화 기울기가 완만하다.

8th IPFA 2001, Singapore, pp.258-262, 2001.

[7] Yunsik Jeong et, al. "Mechanisms of Electrical Stress-Induced Deradation in H₂/Plasma Hydrogenated n- and p-Channel Ploysilicon Thin Film Transistors" Jpn. J. Appl. Phys. Vol. 41 (2002) pp. 5042-5047. 2002.

3. 결론

본 논문은 다결정 실리콘 박막 트랜지스터를 수소화 처리시킨 여러 길이의 LDD구조의 다결정 TFT 소자를 제작하여, 이 소자에 스트레스를 인가하고 스트레스 전후의 문턱전압, 문턱전압아래 기울기, 최대 전달컨덕턴스의 변화를 비LDD구조와 특성 분석을 비교하였다.

분석 결과로, LDD구조의 n-채널 다결정 실리콘 박막 트랜지스터는 비LDD구조에 대하여 문턱전압과 문턱전압아래 기울기는 증가하였고, 전달 컨덕턴스는 감소하였다. LDD길이에 길수록 문턱전압이 커지고 문턱전압 스윙계수가 커졌으며 전달 컨덕턴스가 감소하였다. LDD의 길이가 긴 것이 스트레스에 의한 열화를 적게 받아 특성의 변화가 적었는데 전달 컨덕턴스와 trade-off관계를 고려하여 LDD길이를 최적화하는 것이 필요하다. 또한 스트레스를 인가한 후의 LDD구조를 가지는 n-채널 다결정 실리콘 TFT에 수소첨가의 영향은 정상공정의 비LDD 구조의 소자보다 특성의 변화가 작은 것으로 나타났다.

참고 문헌

- [1] Valletta, 'Hot carrier-induced deradation of fate overlapped lightly doped drain polysilicon TFTs". IEEE Trans. on ED, Vol 49, p. 636, 2002.
- [2] Eun-Sik Jung et. al. "Polysilicon Thin Film Transistor for Improving Reliability using by LDD Structure", Proceedings of IEEK Summer Conference 2002. Vol.25. No.1. pp.185-188. 2002.
- [3] 小柳光正 SUBMICRON DEVICE II pp.2-122, 1998. 培風館
- [4] H. Tango et. al. "Hot-carrier-induced deradation of threshold voltage and transconductance in n-channel LDD and SD poly-Si TFTs", ELECTRONICS LETTERS 26th september 2002 Vol. 38 No.20. pp1227-1228. 2002.
- [5] A. Khamesra et.al. "Device Degradation of n-channel Poly-Si TFT's due to High-Field, Hot-Carrier and Radiation Stressing", Proceedings of