

산화공정에 따른 Porous Poly-Silicon Emitter의 방출특성 조사

제병길, 배성찬, 최시영
경북대학교 전자 공학부
전화 053-950-8618 / 팩스 053-950-6837

Electron Emission Characteristic of Porous Poly-Silicon Emitter as a Oxidation process

Byung Gil Jea, Seong Chan Bae, and Sie Young Choi
Department of Electronics and Electrical Engineering
Kyungpook National University
Taegu, Korea
E-mail : sychoi@ee.knu.ac.kr

Abstract

본 논문에서는 Porous poly-silicon cold cathode에 의해 전자를 방출하는 Ballistic electron surface-emitting display(BSD)의 전계방출 특성을 실험했다. BSD는 nanocrystalline을 둘러싼 산화막을 multi-tunneling한 전자에 의해 발광이 되는 mechanism이기 때문에 산화막의 두께를 변수로 두어 특성을 실험했다. 900℃에서 1시간에서 3시간까지 30분 간격으로산화 반응을 진행하였으며, leakage current와 emission current의 비로 효율을 나타내었을 때 1시간 30분 동안 산화 반응을 한 시료가 가장 좋은 특성을 나타내었다.

I. 서론

가까운 미래에는 거리에서나 차 안에서도 화상정보를 주고 받으며, 보다 생동감이 넘치는 동영상을 즐길 수 있을 것이다.

이는 차세대 디스플레이 중의 하나인 FED(Field Emission Display)의 덕분이다. 1968년 Spindt가 전자원 소스인 캐소드를 개발한 이후[1] 지난 30년 동안 세계 여러 나라에서 디스플레이에 적용하기 위한 연구를 계속 진행하고 있다.

Field Emission Displays(FED's)는 우수한 밝기, 저 전력 구동, 간단한 공정, 광 시야각등 많은 장점들로 인해 오랜 시간 동안 연구되어 왔다.[2] 그리고 FED의 발광 mechanism이 Cathode Ray Tube(CRT)와 같은 cathodeluminescence이기 때문에 가장 자연스럽고 선명한 화질을 얻을 수 있는 것도 하나의 장점이다. 깨끗한 화질과 넓은 시야각을 확보하기 위해서 다양한 에미터 구조에 대해 집중적으로 연구 하고 있으며, 최근에는 Metal-Insulator-Metal(MIM)[3], Surface Conduction Emitter(SCE)[4], Carbon Nano Tube(CNT)[5], 그리고 Ballistic electron Surface emitting Display(BSD)[6,7,8]등 많은 새로운 방법들이 등장하고 있다. 그 중에서 BSD는 공정의 간단함과 focusing electrode가 필요 없는 장점을 앞세워 가장 유망한 방법중의 하나로 떠오르고 있다. 하지만, PPS(Porous Poly Silicon)를 이용한 BSD가 디스플레이 장치에 적용되기 위해서는 신뢰성과 Emission

efficiency향상을 위해 세부 공정조건이 확립되어야 한다.

따라서 본 논문에서는 PPS의 산화공정이 전자 방출에 미치는 영향을 조사하여 최적의 산화 공정조건을 알아 보았다.

II. 실험

그림 1은 실제로 제작된 PPS Emitter의 단면도를 나타내고 있다. 하부전극과 상부전극 사이에 산화된 PPS 층을 형성하여 전계를 인가할 경우, 전자가 산화된 PPS층을 통해 가속되어 상부금속을 통과하여 진공중으로 방출하는 원리를 이용한 전계 방출 소자이다.

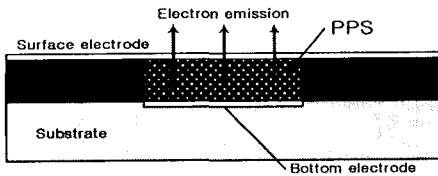


그림 1. BSD Emitter의 단면도

본 실험에서는 기판은 P-type의 (100) Si-Wafer를 이용하여 실험하였다.

BSD Emitter의 공정은 크게 하부전극 형성, Poly layer형성, 양극 반응, 산화 반응, 그리고 상부 금속 형성, 이렇게 5가지로 이루어져 있으며, 그림 2에서는 제조 공정의 흐름을 나타내고

있다. 하부 전극 형성은 5000Å의 field oxide를 wet-type으로 형성시킨 후 AZ1512(positive photoresistor)를 이용하여 patterning하였다. 그리고 P₂O₅ source를 이용하여 doping시켰다. Poly silicon은 625℃에서 LPCVD를 이용하여 2μm로 증착시켰다.

그리고 Poly-silicon증착 후 양극 반응 시 하부전극에 전압을 인가해야 하기 때문에 전극 패드 부분을 RIE를 이용해 전식 식각했다. 양극 반응은 solution(HF : ethanol = 1 : 1)에 sample을 담근 후 백금을 이용하여 양단에 전압을 인가했다. 거리는 10cm로 고정시키고

시간은 20초로 고정해서 실험했다. 그림 3는 실험 장비를 나타낸 것이다.

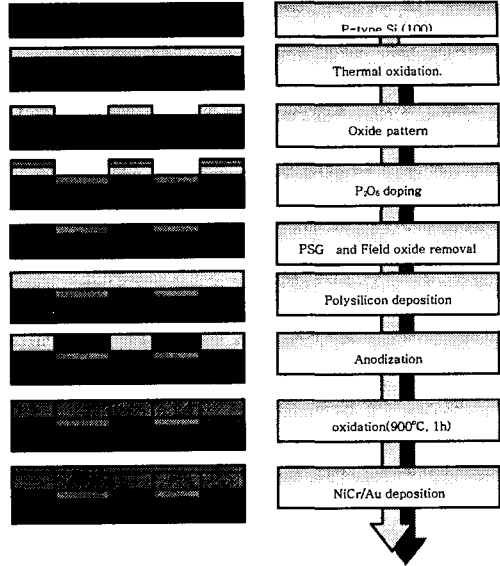


그림 2. BSD Emitter의 제조 공정 흐름도

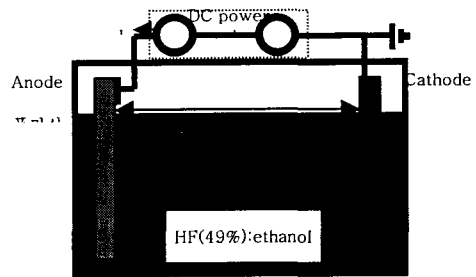


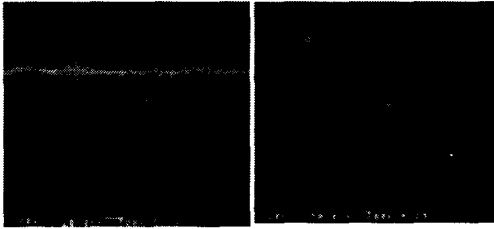
그림 3. 양극 반응 모식도

산화 반응은 열 산화의 방법으로 진행하였으며, 900℃에서 30분 간격으로 1시간부터 3시간까지 O₂분위에서 행하였다. 상부 금속 증착은 Ni/Cr 과 Au를 이용해 100Å의 두께로 thermal evaporator를 이용해 증착했다.

IV. 결과 및 고찰

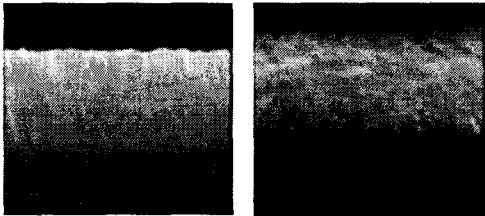
아래의 그림4와 그림 5는 양극 반응후의 시료의

SEM사진과 산화 반응까지 거친 시료의 SEM사진이다. 아래에서 알 수 있듯이 양극반응 후의 시료를 보면 내부에 주상구조로 porous화가 진행이 된 것을 확인할 수 있다. 표면 사진에서도 poly grain boundary에서 porous가 진행되었음을 알 수 있다.



(a) 절단면 (X 20K) (b) 표면 (X 50K)

그림 4. 양극 반응 SEM사진 (10cm, 10mA/cm²)



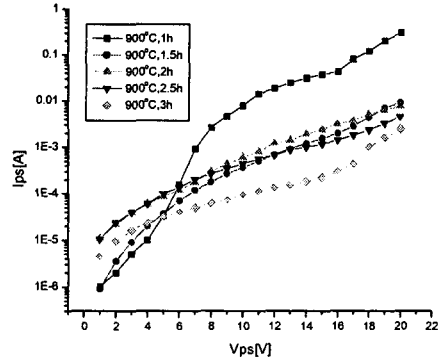
(a) PPS layer

(B) Oxidized PPS

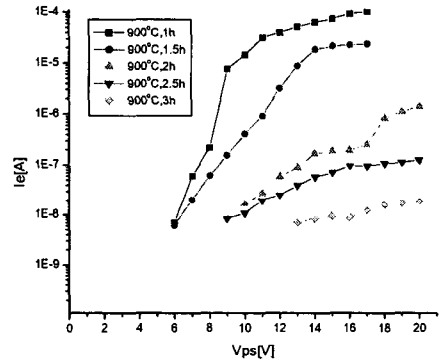
그림 5. 산화 반응 후의 SEM사진

이렇게 양극반응이 진행된 Si nanocrystalline에 입혀지는 산화막의 두께에 따라서 방출되는 전류도 달라지게 된다. 산화막의 두께가 증가함에 따라 leakage current나 emission current가 감소 하는 것을 알 수 있다. 그림 6은 산화 반응의 시간에 따른 porous poly-silicon을 통해 흐르는 전류와 emission current를 나타낸 그래프다.

그래프에 나타난 것처럼 Ips는 1시간 산화반응 했을 때가 가장 크고, 3시간 산화 반응을 했을 때가 가장 작게 나타났다. 마찬가지로 emission current도 산화 시간이 길어질수록 두꺼운 oxide layer를 통과해 나오는 전자의 수가 적기 때문에 전류가 적게 흐름을 알 수 있었다.



(a) Current flow through the PPS layer



(b) Emitted current

그림 6. 산화 시간에 따른 전기적 특성

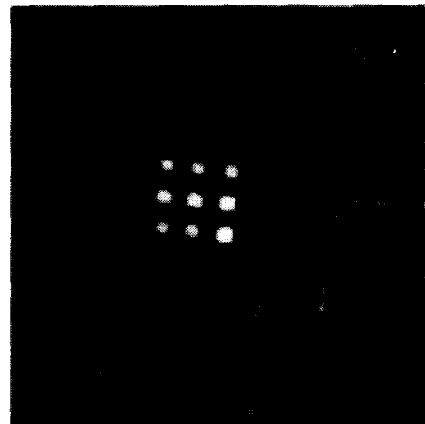


그림 7. PPS emitter의 전기 발광 사진 (5 x 10⁻⁵ torr, 9mm gap between phosphor glass and PPS device, 5kV anode voltage, Vps = 10V)

900℃, 1h과 1.5h의 산화공정을 시행한 시료에 대해서 6~7V에서 emission current가 나타나기 시작했으며 실제로 발광 실험에서도 6V 정도에서 발광이 시작되어 전압을 증가시킬수록 발광이 더욱 강렬하게 나타났다. 아래의 그림 7은 발광되는 sample을 찍은 사진이다.

V. 결론

PPS구조에서 전자 방출의 mechanism은 고전계에서 생성된 hot electron의 multi-tunneling에 의해 이루어진다. 따라서 multi-tunneling을 할 수 있도록 실리콘의 nanocrystalline에 oxide layer을 알맞게 형성 시키는 것이 key-technology라 할 수 있다. 실제 제작된 sample은 6~7V에서 emission된 electron에 의해 발광이 시작됨을 확인 할 수 있었다.

참고문헌

- [1] C A Spindt, J Appl Phys, 39, 3504 (1968)
- [2] B. R. Chalamala, Y. Wei and B. E. Gnade, IEEE Spectrum 35,42(1998)
- [3] M. Suzuki and T. Kusunoki, IDW'96, 529(1996)
- [4] E. Yamaguchi, K. Sakai, I. Nomura, T. Ono, etc SID'97 Tech. Digest, 52 (1997)
- [5] S. Uemura, T. Nagasato, J. Yotani, T. Shimono, and Y. Saito, SID'98 Tech. Digest, 1052(1998)
- [6] N. Koshida, T. Ozaki, X. Sheng and H. Koyama, Jpn. J. Appl. Phys., 34, L705(1998)
- [7] T. Komoda, X. Sheng and N. Koshida, Mat. Res. Soc. Symp. Proc., 509,187(1998)
- [8] T. Komoda, X. Sheng and N. Koshida, J. Vac. Sci. Technol., B17(3), 1076(1999)