

Phase Shift를 이용한 WLAN용 VCO의 설계

박 영 호, 강 태 영, 추 성 중, 박 정 호
고려대학교 전자컴퓨터공학과
전화 : 03-924-8021 / 핸드폰 : 016-778-0105

Design of VCO for WLAN using Phase Shift

Young-Ho Park, Tea-Young Kang, Sung-Jung Choo, Joung-Ho Park
School of Electronic and Computer Engineering, Korea University
E-mail : parkyh76@korea.ac.kr

Abstract

In this paper, a monolithic VCO has been designed for Wireless Local Area Network(WLAN) applications. The differential form VCO is constructed using positive feedback with capacitor and phase shift for low phase noise performance. The VCO shows the phase noise of -92.725 dBc/Hz at an offset frequency of 10KHz and the tuning range of 5.822~6.154GHz.

I. 서론

무선랜이란 물리적인 선을 이용하지 않고 무선 통신을 이용하여 네트워크를 구성하는 서비스를 말한다. 무선랜은 기존 유선랜의 설치한계를 극복하고 이동성과 휴대성 및 간편성 등의 이점을 제공할 수 있어 응용분야가 확산되고 있다. 그러나 IEEE 802.11 규격에 따르는 무선 LAN제품은 2.4GHz 대역에서 1~2Mbps의 낮은 전송속도를 갖는데 이는 최근 증가하고 있는 인터넷과 멀티미디어 서비스를 제공하는데 있어 한계가 있다. 따라서 이를 해결하기 위해 고속 무선랜이 등장하였다. 이에 대한 표준안으로는 5GHz대역에서 6~54Mbps의 전송속도를 갖는 OFDM(Orthogonal Frequency Division Multiplexing)방식을 공통적으로 사용하는 IEEE 802.11a 와 유럽의 표준화 기구인

ETSI(European Telecommunication Standards Institute) BRAN(Broadband Radio Access Network)의 HIPERLAN(HIGH PERFORMANCE Radio LAN)이 있다. 이에 세계적으로 5GHz대역의 MMIC RF부품에 대한 연구 및 개발이 증가하고 있다.

본 논문에서는 ETRI에서 제공하는 GaAs MESFET 공정을 이용하여 C-band 대역의 WLAN 시스템의 송수신단에 사용할 수 있는 VCO를 MMIC형태로 설계하였다. 설계주안점으로는 Oscillator의 성능 지표인 Phase Noise를 향상시키기 위해 높은 주파수 대역에 주로 쓰이는 push-push 기법과 phase-shift를 적용하였다.

II. Circuit Design and Simulation

2.1 Phase Shift 원리

Phase-shift란 phase를 변환하는 것을 뜻한다. 그림 1에서 알 수 있듯이 180° phase-shift를 이용하여 두 신호를 합하게 되면 2nd성분만 남게 된다. Push-push 기법은 phase차가 다른 주파수를 이용하여 우리가 얻고자하는 기준주파수(f_0)를 얻는다. 높은 주파수에서 이를 이용하여 oscillator를 설계할 경우 $1/f$ noise 성분이 줄어들어 phase noise를 향상시키는 결과를 가져오게 된다.

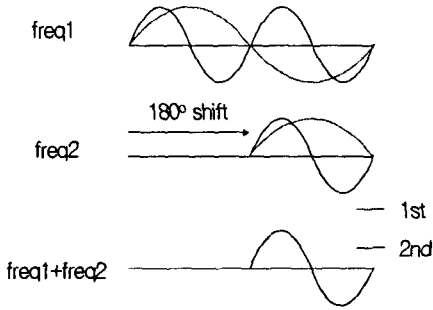


그림 1. Phase shift의 원리

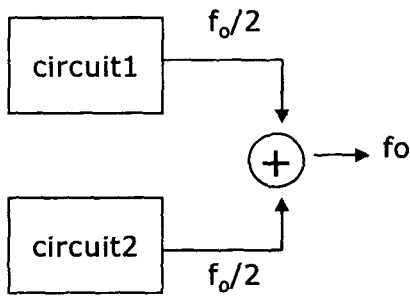


그림 2. Push-push principle

2.2 Circuit Design

그림 3에 VCO의 간단한 회로도를 나타내었다. 이 VCO는 출력단이 두개이다. 그러므로 출력단을 하나 사용 시 3GHz 대역의 VCO로 사용할 수 있고 두 출력단을 모두 사용할 경우 6GHz 대역의 VCO로 사용할 수 있는 장점이 있다. 그림에서 보면 알 수 있듯이 capacitive coupling을 갖는 상호 결합된 구조가 positive feedback을 통해 부정저항을 갖게 되어 LC Tank의 손실을 보상하고 지속적인 발진을 하게 한다.

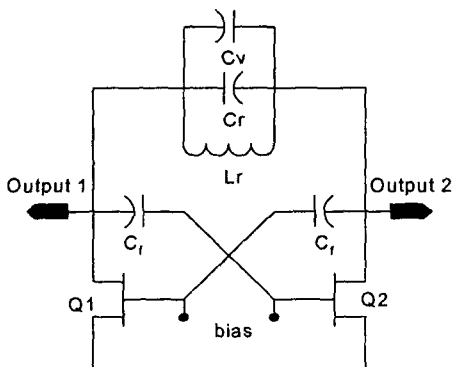


그림 3. Simple schematic of the VCO
또한 phase shift를 사용하지 않을 경우 두 출력단이

같은 위상을 갖는 똑같은 주파수가 출력되므로 다른 회로에서 이를 이용할 경우 한 출력단에서 복수개로 연결할 필요가 없어진다.

Varactor는 그림 4와 같이 MESFET의 drain과 source를 단락시켜 게이트의 전압(V_{tune})을 변화시키면 capacitance가 변하도록 설계하였다. Capacitor C_a는 우리가 원하는 tuning range에서 동작하도록 바꿀 수 있다. 즉 발진 주파수에 따라서 요구되는 Varactor의 capacitance가 다르게 되는데 그림 4에서와 같이 설계하여 C_a만 바꾸어 주면 원하는 capacitance값을 얻을 수 있다. 또한 tuning range가 커질 경우 그림 4의 varactor를 병렬로 여러 개 연결하여 원하는 tuning range를 얻을 수 있다.

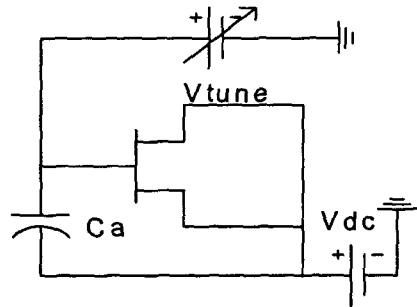


그림 4. Schematic of varactor

2.3 Inductor의 선택

VCO의 설계에 있어서 가장 주안점을 둔것은 Phase Noise의 최소화이다. Oscillator의 Phase Noise는 다음과 같이 Leeson's Model에 의해 표현할 수 있다.⁽¹⁾

$$S_n(\Delta\omega) = \frac{1}{2} \frac{FkT}{P} \left[\frac{1}{4Q^2} \left(\frac{\omega_0}{\Delta\omega} \right)^2 + 1 \right] \left[\frac{\omega_c}{\Delta\omega} + 1 \right]$$

$$Q = \frac{L}{R_{Tank}} \omega_c = \frac{1}{R_{Tank}} \sqrt{\frac{L_r}{C_r}} \quad \omega_0 = \frac{1}{\sqrt{L_r C_r}}$$

S_n(Δω): single sideband phase noise of the oscillator

k: Boltzmann's constant

F: the noise factor of the active device

T: the physical temperature in K

P: the power taken from the oscillator

ω₀: the carrier or center frequency of the oscillator

Δω: the offset from the carrier frequency

Q: the Q of the oscillator's resonator

MESFET공정을 이용할 경우 우리가 변화를 줄 수 있는 것은 LC Tank의 inductance(Lr)와 capacitance(Cr) 값이다. Phase Noise는 표현된 수식에서 알 수 있듯이 Lr의 값과 관계가 있는데 그 값의 변화에 따른 Phase Noise와 Oscillation frequency의 변화를 그림 5에 나타내었다. 그 결과 Lr의 값이 1.1nH 근처일 때 Phase Noise가 최소가 되었다.

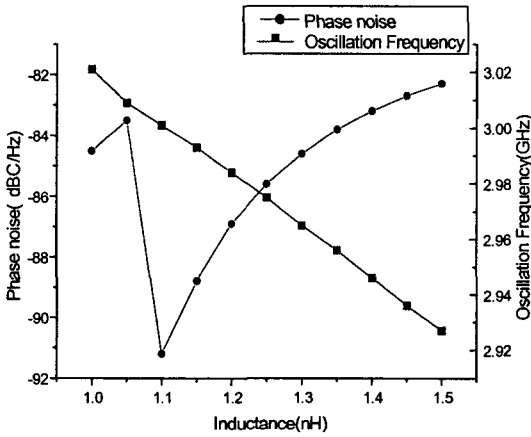


그림 5. Inductance(Lr)변화에 따른 Phase Noise와 Oscillation frequency의 변화

2.4 Simulation

설계된 VCO회로는 ETRI에서 제공하는 0.5 μ m MESFET MMIC 공정용 라이브러리를 이용하여 Agilent사의 ADS로 simulation하였다.

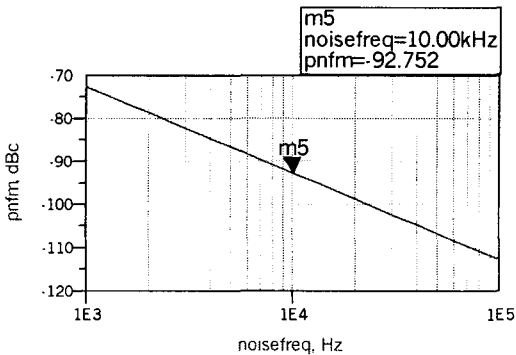


그림 6. Phase Noise

그림 6은 Phase Noise 가 10KHz offset에서 -92.752 dBc/Hz임을 보여주고 있고 그림 7은 first order frequency 가 튜닝 전압에 따라 변화하는 모습을 나타

내 주고 있다. 우리가 이용하는 것은 second order frequency 이므로 그림 7의 결과에 2배를 해 주어야 한다. 이와 같은 결과를 설계목표와 함께 표1에 정리 하였다.

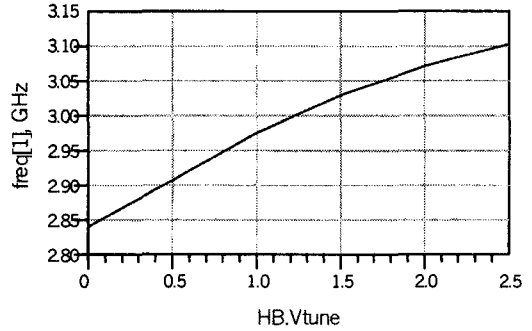


그림 7. 튜닝특성

항목	단위	설계목표	설계치
Center Frequency	GHz	6	6
Tuning Range	GHz	5.875~6.075	5.822~6.154
Tuning Voltage	V	.5~2.5	.5~2.5
Phase Noise @10kHz	dBc/Hz	<-87.87	-92.725

표 1. 설계목표 및 설계결과

V. 결론

ETRI에서 제공하는 0.5 μ m MESFET MMIC 공정용 라이브러리를 이용하여 Agilent사의 ADS로 WLAN용 VCO를 설계 및 simulation하였으며 현재 칩으로 제작 중에 있다. 설계 시 VCO의 성능 지표인 Phase noise를 줄이기 위해 capacitor를 이용하여 phase shift를 이용하였고 phase noise가 최소값을 갖는 inductor값을 찾았다. 그 결과 10KHz offset에서 Phase noise는 -92.725dBc/Hz로 나왔다.

참고문헌

- [1] Kevin McClaning and Tom Vito, Radio Receiver Design, Noble publishing, Atlanta, GA, 2000.
- [2] Behzad Razavi, Design of Analog CMOS Integrated Circuits, McGrawHill, New York, Ny, 2001.
- [3] M. Borremans, B. De Muer, and M. Steyaert, "Phase noise up-conversion reduction for integrated CMOS VCOs", Electronics Letters, Vol. 36, No. 10, pp. 857-858, May 2000.
- [4] Robert Soares, GaAs MESFET Circuit Design, Artech House.