

X-band 용 MMIC 오실레이터 설계연구

채연식, 안 단, 이진구

동국대학교 전자공학과 반도체 및 집적회로 연구실

Studies on MMIC Oscillator using HBT for X-band

Yeon-Sik Chae, Dan An, Jin-Koo Rhee

S&IC Lab. Elec. Eng. Dongguk Univ.

Abstract

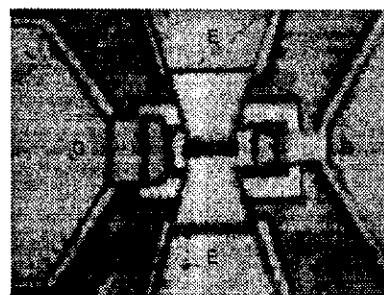
In this paper, HBT's with lower phase noise and passive elements, such as resistors, capacitors and inductors, for resonance and impedance matching networks are designed, fabricated, tested, and carefully analysed, respectively, and then, they are integrated for the design and fabrication of functional X-band oscillators with lower phase noise. Epi-wafers for HBT's with the structure of graded Al_xGa_{1-x}As emitter and C-doped base layer of 700Å thick were used to specially emphasize the improvement of f_T and f_{max}, and the lowering of phase noise, in design aspects. At the test frequencies of 12GHz, capacitances of MIM capacitors, spiral inductors, and resistances are 0.5~10pF, 0.4~11.06nH, and 20~1,380Ω, respectively. The emitter size of HBT's for the X-band MMIC oscillators is 3×10um², and final chip size is 0.9×0.9mm².

1. 서론

이동통신 및 위성통신에 사용되는 주파수가 초고주파 대역으로 높아짐에 따라 초고주파 특성이 우수한 통신부품의 개발은 필수적이며, 통신 장비 핵심부품의 하나인 Oscillator는 초고주파 대역에서 위상잡음 특성이 우수해야 한다. 본 논문에서는 초고주파 대역에서 위상잡음 특성이 우수하여 Oscillator 제작에 적합한 HBT를 제작하여 측정, 분석하였으며, Oscillator의 공진부와 임피던스 정합을 하기 위한 수동소자로 저항, 캐패시터 그리고 인덕터를 설계, 제작하였다. 제작된 HBT와 수동소자를 이용하여 위성통신에 응용이 가능한 X-band용 MMIC Oscillator를 제작된 HBT의 S-파라미터와 수동소자 라이브러리를 이용하여 12 GHz에서 공진 조건을 만족하도록 설계하였다.

2. HBT의 제작 및 측정

본 연구에서 설계된 에피층 HBT 웨이퍼 구조는 에너지 밴드 캡이 작고 높은 도핑농도를 갖는 InGaAs 캡층을 사용하여 에미터 저항을 최소화 할수 있도록 하였으며, 에너지 밴드캡이 큰 AlGaAs층을 grading하여 에미터에서의 전자 주입 효율을 향상시켰다. 또한, 베이스에서 전자의 천이시간이 감소되도록 베이스 두께를 700Å으로 하였고, 베이스저항을 감소시켜 차단주파수를 향상시키기 위해 매우 높은 도핑농도로 설계하였다. 공정은 에미터 전극 증착, 베이스층 노출 및 베이스 금속 증착순으로 실시하여 SEM 으로 단락여부를 확인하였다. 그림 1은 상기의 공정으로 제작된 단일 팽거 HBT 및 팽거수가 10개인 멀티 팽거 HBT의 표면사진이다.



(a) 단일 팽거 HBT (3μm X 10μm)

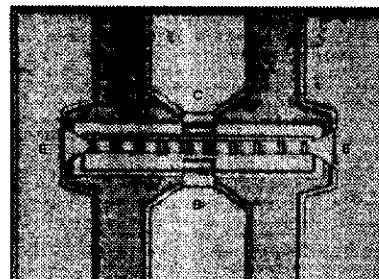
(b) 멀티 팽거 HBT
(3μm X 10μm X 10개)

그림 1. 제작된 HBT 의 표면사진

그림 2는 제작된 HBT 중에서 에미터 면적이 $3 \times 10\mu\text{m}^2$ 인 HBT의 DC 특성 및 Gummel 특성으로, 그림 2(a)에서 오프셋 전압은 0.2 V이고, I_{ce} 는 $V_{ce}=3\text{V}$ 및 $I_b=1\text{mA}$ 일 때 28.8 mA 이며, Knee 전압이 1V 미만에서 전류 밀도는 $1 \times 10^3\text{ A/cm}^2$ 및 항복전압은 10V이다. 그림 2(b)의 Gummel plot에서는 $V_{be}=1.47\text{ V}$ 에서 최대 직류 전류 이득 h_{fe} 는 31.45를 보였다.

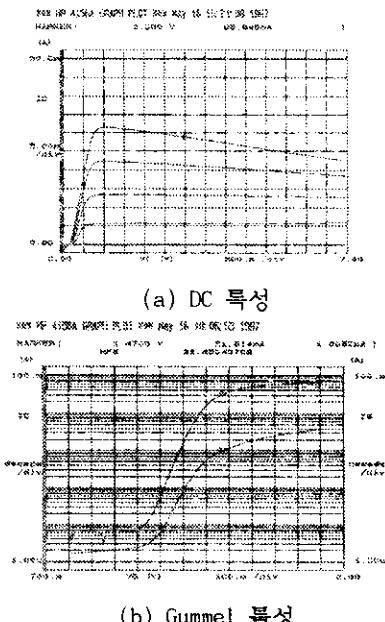


그림 2. 제작된 HBT의 DC 특성 ($3\mu\text{m} \times 10\mu\text{m}$)

그림 3은 제작된 $3\mu\text{m} \times 10\mu\text{m}$ HBT의 S-파라메타이며, 측정조건은 $V_{ce}=3\text{V}$, $I_b=0.5\text{mA}$ 및 $I_{ce}=13\text{mA}$ 이며, 이득 분석결과 전류이득 차단주파수 f_T 는 30GHz 이상이며, 최대 공진주파수 f_{Max} 는 20GHz 를 얻었다.

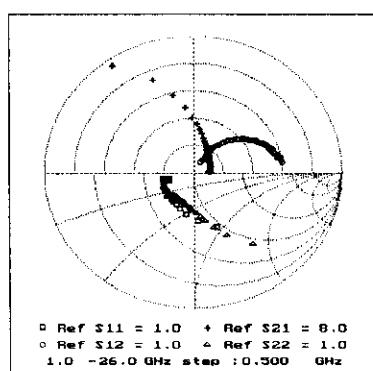
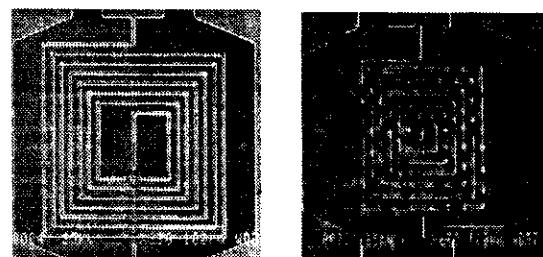


그림 3. S-파라메타 특성

3. 수동소자 제작 및 측정

3.1 직사각형 나선 인덕터

MMIC 발진기 정합화로의 구현에 필수적인 수동소자 라이브러리를 구축하기 위하여 직사각형 나선 인덕터를 설계하고 제작하였다. 설계 범위는 MMIC 회로 매칭의 인덕터 범위인 $0.5\sim10\text{ nH}$ 로하였다. 인덕터의 설계는 Libra와 관련 논문[1]을 근거로 작성한 home made program을 이용하였다. 제작된 수동소자는 웨이퍼상에서 S-파라메터를 측정한 후에 Libra로 등가회로 파라메타를 추출하여 주파수에 따른 라이브러리를 작성하였다. 수동소자의 제작은 MMIC 발진기의 제작공정을 고려하여 반절연 GaAs 기판상에서 제작하였으며, 제작공정에서 금속증착을 위한 포토리소그라파는 리프트-오프에 적합한 영상반전(image reversal) 공정을 공통적으로 사용하였다.[2-3] 전극의 교차 부분에만 Air-bridge를 이용하는 방법(Type I), 침면적을 줄이고 인덕턴스 특성을 향상시키기 위해 전체를 Air-bridge로 제작하는 방법(Type II)을 이용하여 각각 제작한 후 특성을 측정하였다. 제작에 이용된 에어-브릿지 공정은 본 연구실에서 개발한 공정을 이용하였다.[4-5] 그림 4는 제작된 인덕터 Type I 및 Type II의 표면 SEM 사진이다.



(a) Type I

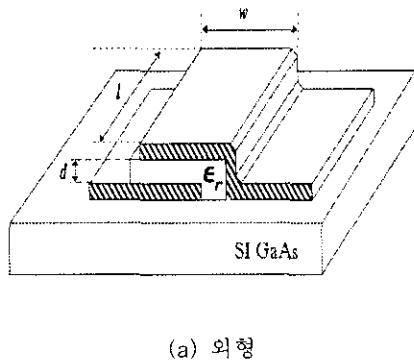
(b) Type II

그림 4. 제작된 직사각형 나선 인덕터 표면사진

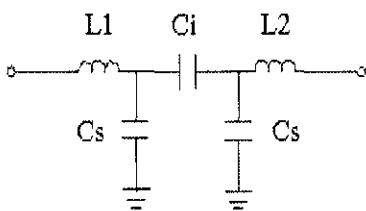
제작된 수동소자를 웨이퍼 상에서 HP 8722A Vector network analyzer와 Cascade Microtech사의 프로우브 헤드를 이용하여 $1.0\sim18.0\text{ GHz}$ 주파수 범위의 S-파라메터를 측정하였다. 측정된 S-파라메터와 등가회로를 이용하여 제작된 인덕터의 주파수에 따른 인덕턴스를 추출하였다. 추출 결과, 12 GHz 에서 $0.40\sim11.06\text{ nH}$ 의 인덕턴스를 얻었다.

3.2 MIM 캐패시터

MMIC 제작을 위하여 MIM 캐패시터의 라이브러리를 작성하였다. 그림 5(a)는 설계에 이용한 MIM 캐패시터의 형태이며, (b)는 물리적 구조로부터 발생하는 기생효과를 고려한 등가회로로써 C_s 는 금속전극과 접지사이에서 발생하는 분기(shunt) 캐패시턴스, L_1 과 L_2 는 각각 첫번째와 두번째 전극의 금속에 존재하는 부유(stray) 인덕턴스이고 C_i 는 MIM 의한 캐패시턴스이다. 그림 5에 나타낸 외형과 등가회로의 각 파라미터 값은 주파수 범위 1.0~18.0 GHz와 GaAs 기판의 두께 150 μm 에서 Libra를 이용하여 시뮬레이션한 결과와 home made program으로 계산한 결과의 비교를 그림 6에 나타내었다. 이때, MIM 캐패시터의 캐패시턴스를 두번째 금속 층의 길이와 폭의 곱



(a) 외형



(b) 등가회로

그림 5. 설계에 이용된 MIM 캐패시터의 외형 및 등가회로

즉, 면적을 변화시켜 계산하였으며, 유전박막의 비유전율은 7.0, 두께는 0.2 μm 이며 길이와 폭은 동일한 크기로 하였다. 열적 증착기로 Ti/Au를 0.5 μm 두께로 증착한 후 리프트-오프를 이용하여 첫번째 레벨 금속을 형성하였다. 이러한 첫번째 레벨금속의 제원은 케이트 금속과 동일한 제원을 갖기 때문에 MMIC 제작에 활용할 경우에 MMIC의 공정 단계를 줄일 수 있다. 두번째로, Si_3N_4 박막을 적층하여 MIM 캐패시터의 유전체 박막과 사각형 나선 인덕터의 절연체 층

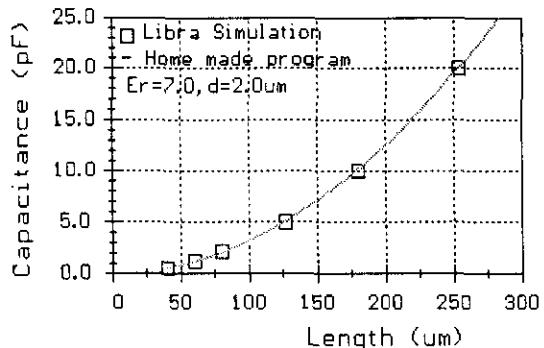


그림 6. MIM 캐패시터의 캐패시턴스 시뮬레이션 결과와 비교

로스-오버 형성에 동시에 사용하였다. Si_3N_4 절연체 박막은 PECVD를 이용하여 0.2 μm 두께로 적층하여 엘립소미터(ellipsometer)로 측정한 결과 박막두께는 0.19 μm 이고 반사계수는 2.095의 절연체 특성을 얻을 수 있었다. 두번째 레벨 금속을 형성하기 위해 열적증착 방법으로 Au를 2 μm 정도 두껍게 증착한 후 리프트-오프를 이용하여 하였다. 마지막으로 웨이퍼를 150 μm 두께로 연마한 후에 Al을 2 μm 정도 두께로 증착하였다. 상기의 과정을 거쳐 제작된 MIM 캐패시터의 표면 사진을 그림 7에 보였다.

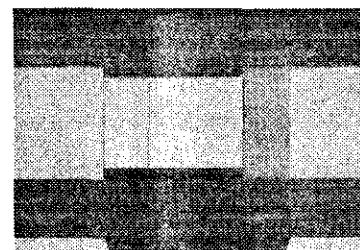


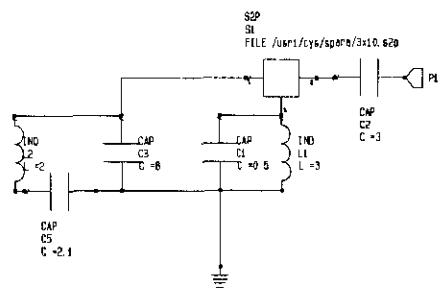
그림 7. 제작된 MIM 캐패시터의 표면사진

제작된 MIM 캐패시터의 측정은 직사각형 나선 인덕터와 동일한 방법으로 측정하였다. 측정된 S-파라메터와 등가회로를 이용하여 제작된 MIM 캐패시터의 캐패시턴스를 추출한 결과, 0.5~10 pF을 얻었다. 설계값과 측정값이 잘 일치하여 MMIC 제작을 위한 라이브러리로써 충분히 활용 가능하다.

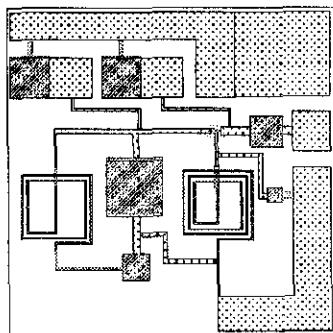
4. Oscillator의 설계

제작된 HBT 중 3 X 10 μm^2 의 de-embedding된 S-파라미터를 이용하여 12 GHz MMIC 발진기를 설계

하였다. 설계는 케이블 회로를 연결한 상태에서 안정계수 K 값을 1보다 작은 값이 되도록 최적화하였으며, 두 개의 캐패시터와 하나의 인덕터를 조합하여 LC 공진회로를 구성하였다. 출력측 정합은 캐패시터를 이용하여 설계하였다. 이때 이용된 수동소자는 자체 보유한 라이브러리를 이용하였다. MMIC 설계에 사용된 직사각형 나선 인덕터로, 2nH는 200um X 200um 2회전, 3nH는 200um X 200um 3회전을 사용했으며, 캐패시터로, 0.5pF는 40um X 40um, 2pF는 75um X 75um, 3pF는 90um X 90um 및 8pF는 160um X 160um를 각각 사용하였다. 상기와 같이 설계된 MMIC 발진기의 회로 및 제작을 위한 마스크 레이아웃을 그림 8에 나타내었다. 마스크 레이아웃은 그림 9에 나타낸 MMIC 공정순서에 따라 설계하였으며, 칩 크기는 0.9mm X 0.9mm이다.



(a) 회로도



(b) 마스크 레이아웃

그림 8. 설계된 MMIC 발진기 회로 및 마스크 레이아웃

5. 결 론

HBT 제작을 위한 웨이퍼 에피층은, 에미터-베이스 접합이 그레이딩된 구조와 베이스 두께 700Å을

갖는 구조로 차단주파수와 최대공진주파수 및 위상잡음 특성이 우수하도록 설계하였으며, 기생캐패시터를 줄이기 위해 자기 정렬공정을 이용하여 제작하였다. 12 GHz에서 MIM 캐패시터의 경우 0.5~10pF을 얻었으며, 직사각형 나선인덕터의 경우 0.40~11.06 nH를 얻었다. 제작된 HBT중에서 에미터 사이즈가 $3 \times 10 \text{ } \mu\text{m}^2$ 인 소자의 S-파라미터와 제작된 수동소자 라이브러리를 이용하여 MMIC Oscillator를 설계하였다.

(* 본 논문은 97년도 한국과학재단의 연구비 지원에 의해 수행되었음)

참 고 문 헌

- [1] H. M. Greenhouse, "Design of Planar Rectangular Microelectronic Inductors," IEEE Trans. on Parts, Hybrid and Packaging, vol. PHP-10, no. 2, pp. 101-109, June 1974.
- [2] T. Sugiyama, Y. Kuriyama, M. Asaka, N. Iizuka, T. Kobayashi, and M. Obara, "Ultra-Low Resistance Base Ohmic Contact with Pt/Ti/Pt/Au for High- f_{max} AlGaAs/GaAs Heterojunction Bipolar Transistor," Jan. J. Appl. Phys., vol. 33, pp. 786-789, Part 1, No 1B, Jan. 1994.
- [3] Y. Matuoka, S. Yamahata, S. Yamaguchi, K. Murata, E. Sano, and T. Ishibashi, "IC-Oriented Self-Aligned High-Performance AlGaAs/GaAs Ballistic Collection Transistors and Their Application to High Speed IC's," IEICE Trans. Electron., vol. E76-6C, NO. 9, pp. 1392-1401, Sept. 1993.
- [4] 이일형, 김상명, 윤관기, 신석현, 이진구, "Image Reversal 공정을 이용한 Sub-micron 게이트의 제작," 대한전자공학회 추계종합학술대회 논문집, 제 15권, 제2호, pp. 356-358, 1992.
- [5] 이일형, 김성수, 윤관기, 김상명, 이진구, "열적 증착법을 이용한 Air-bridge 제작과 그 응용에 관한 연구," 대한전자공학회 논문지, 제33권, A 편, 제12호, pp. 53-58, 1996. 12.