

질화와 재산화 조건에 따른 모스 소자의 전기적 특성변화

이정석, 이용재
동의대학교 전자공학과

Electrical properties variations of Nitrided, Reoxidized MOS devices by Nitridation & Reoxidation Condition

Jung-Suk Lee, Young-Jae Lee

Department of Electronic Engineering, Dong-eui University

E-mail : yjlee@hyomin.dongeui.ac.kr

Abstract

Ultra-thin gate oxide in MOS devices are subjected to high-field stress during device operation, which degrades the oxide and eventually causes dielectric breakdown. In this paper, we investigate the electrical properties of ultra-thin nitrided oxide(ONO) and reoxidized nitrided oxide(ONO) films that are considered to be promising candidates for replacing conventional silicon dioxide film in ULSI level integration. We study variations of I-V characteristics due to F-N tunneling, and time-dependent dielectric breakdown(TDDB) of thin layer NO and ONO depending on nitridation and reoxidation condition, and compare with thermal SiO₂. From the measurement results, we find that these NO and ONO thin films are strongly depending on its condition and that optimized reoxidized nitrided oxides(ONO) films show superior dielectric characteristics, and breakdown-to-charge (Q_{bd}) performance over the NO films, while maintaining a similar electric field dependence compared to NO layer.

I. 서 론

모스 소자의 크기 감소로 인해 소자에 고전계가 유기되고, 이 고전계에 의한 소자의 열화가 주요 관심사로 떠오름에 따라, 기존의 산화막으로는 한계에 부딪치게 되었다. 즉, 게이트 절연체인 실리콘 산화막의 두께가 10nm이하로 얇게 되면 항복 전압이 낮아지고 누설전류가 증가하게 되어 DRAM등의 기억소자에서는 신뢰성과 재현성에 많은 문제가 야기된다.^[1] 실제로 산화막 두께는 1.25μm CMOS에서 20nm정도인 것이 소자의 설계 규칙 감소에 따라 0.25μm CMOS에서는 7nm정도로 얕아질 것으로 기대된다. 따라서, 더 안정적인 박막 절연체가 DRAM과 EEPROM과 같은 ULSI 소자에 요구되고 있다.^[2]

바람직한 게이트 절연막은 균일성이 좋아야하며, 결합밀도가 낮아야하고, 절연 강도가 높아야한다. 또한, 소자의 안정성을 유지하기 위해서는 핫-전자 주입에 대한 내구성이 요구된다. 기존의 열산화막(SiO₂) 유전체는 높은 에너지를 수반하는 접착회로 공정과정에서 복사에 의한 결손을 많이 입게되며 게이트로부터 불순물을 침투를 완벽히 차단하는 역할을 하지 못하고 유전상수가 작다는 단점들이 있다. 또한, 전기적 스트레스 후에 전계는 계면상태 밀도를 증가시키고 누설전류를 흐르게 한다. 이 효과는 산화막 두께가 감소함에 따라 점점 더 심각해 진다. 그래서 지난 몇 년 동안, 양질의 산화막을 형성하기 위해 게이트 산화막을 질화와 재산

화하는 것에 대한 연구가 꽤 넓게 이루어져 왔다.

질화산화막(ONO)은 유전상수가 크고 불순물의 확산을 막는 마스크 기능이 좋으며 방사 손실에 대하여 저항성이 크며, 큰 전계에서는 손상이 적은 장점이 있는 반면 고정전하의 양이 많아서 문턱전압이 불안정하며, 전자의 트랩이 많아 소자의 특성이 불안정하다는 단점이 있다. 이 점을 해결하기 위하여 질화산화막을 재산화하여 재산화 질화산화막(ONO)을 형성시킴으로써 전자트랩 및 고정전하의 양을 줄일 수 있다. 이러한 질화와 재산화는 질화와 재산화 시간에 상당히 의존하는 경향이 있다.^[3]

본 연구에서는 산화막(SiO₂)과 조건을 달리한 질화산화막(ONO), 재산화 질화산화막(ONO)을 게이트 유전체로 사용한 MIS(Metal Insulator Semiconductor)구조의 커파시터를 각각 제작하였고, 제작된 박막의 전도현상을 F-N(Fowler-Nordheim) 터널링 특성에 의하여 분석하였다. 특히, 전기적 특성의 변화를 보기 위해 전류-전압 측정을 하였고, 정전류 스트레스하에서 시간증속 절연항복(TDDB)특성을 측정하여 그로부터 항복에 이르는 전하량(Qbd)를 추출하여 소자의 신뢰성을 분석, 비교하였다.

II. 소자 제작

이 논문에서 사용한 소자들은 비저항이 3-5[Ω·cm]이고 결정방향이 (100)인 p형 실리콘 웨이퍼 위에 진보된 산화막 격리공정으로 격리된 다결정 실리콘 게이트의 MIS 구조로된 커파시터이다. 먼저 두꺼운 월드 산화막층을 약 4000Å 정도 성장시키고, 게이트 전극을 형성하게 위한 창을 사전식각 작업으로 열어 70Å 두께의 게이트 산화막은 건식 산소 분위기에서 900°C, 13분 동안 성장 시켰다.

0.4μm 두께의 다결정실리콘 게이트 전극은 LPCVD 방법으로 실판(silane)과 아르곤(Ar)을 6250C에서 열분해 하여 증착한 다음 POCl₃를 9250C에서 25분 동안 도핑하여 형성한다. 그런 다음 6.4×10⁻³ mbar의 면적을 갖는 n+폴리실리콘 게이트가 리소그라피 및 건식 식각 기술을 이용하여 정의되었다. 0.5μm 두께의 SiO₂막이 화학기상증착 공정으로 웨이퍼 위에 증착되었고, 1000 °C에서 30분간 질소분위기(N₂)에서 열처리되었다. 알루미늄전극을 형성하기 위한 접촉 창을 사전식각 작업으로 열어 순수한 알루미늄을 증착하였다. 다음에 사전 식각작업으로 80μm×80μm 면적의 알루미늄 전극이 정의되고 H₂분위기에서 450 °C 30분간 열처리되었다. 중요한 게이트 산화막의 질화와 재산화는 표 1에 따라 추가되었다.

표 1. 질화와 재산화 조건

	질화조건		NO ₃ 에 대한 재산화조건
NO1	2min, 900°C, NH ₃	ONO1	5min, 900°C, dry O ₂
NO2	5min, 900°C, NH ₃	ONO2	10min, 900°C, dry O ₂
NO3	10min, 900°C, NH ₃	ONO3	20min, 900°C, dry O ₂
NO4	12min, 900°C, NH ₃	ONO4	40min, 900°C, dry O ₂

이렇게 해서 제작된 소자의 산화막과 NO막 두께는 엘립소메터를 사용하여 관측한 결과 70Å으로 거의 같았다. NO막의 두께가 같은 이유는 NH₃ 분위기에서 질화를 할 때, 시료에 고온의 열을 가하면 열분해가 일어나 N, H, OH, NH등의 반응기들이 생기게 되고, N이 산화막내로 침투하게 되어 마치 SiO₂내에 N이 불순물처럼 확산하게 되기 때문이다. ONO막의 두께는 수Å정도 증가하는데, 그 원인은 재산화에 의해 두께가 길리지기 때문이다.

III. 실험 및 결과 고찰

전류 전도에 대한 질화와 재산화 시간의 영향을 알아보기 위하여 그림1와 같이 전류-전압 특성곡선을 추출하였다. 그림1은 p형 기판이 축적 모드가 되도록 하기 위해 게이트전극에 (-)전압을 인가하면서 측정한 것으로, (a)에서는 질화에 대한 영향을 그리고 (b)에서는 재산화에 대한 영향을 각각 산화막과 비교하여 나타내었다.

그림1 (a)에서 나타나듯이 초기 질화(NO1)에서 F-N 전류가 갑자기 증가하다가 질화가 심해짐에 따라 감소하는데, 그 원인은 다음과 같이 설명할 수 있다.

질화 과정에서 NH₃가 열분해할 때 생성된 -H, -OH, -NH등의 수소를 포함 반응기들이 산화층내로 많이 침투하면서 전자의 트랩을 증가시키기 때문에 NO1에서 F-N전류가 증가한 것으로 보이며, 질화 시간이 증가함에 따라 F-N 전류가 감소하는 것 산화막 표면 근처에 있는 질소가 많은 층이 수소 확산에 대한 장벽 역할을 하는 동시에 산화막내에서의 Si-O, Si-O-O-Si, Si-H, 또는 Si-OH와 같은 약한 결합들을 질소가 Si-N결합을 함으로서 강화시켜 주기 때문인 것으로 해석할 수 있다.^[4] 그러나, 지나친 질화는 Si/SiO₂계면에 조성비 구조(Si-Ox-Ny)의 형성에 의한 결합으로 다시 F-N전류가 증가한다(NO4). 이렇게 질화에 의한 열화는 재산화를 함으로서 그림1 (b)와 같이 회복될 수 있다. 이것은 NO막을 재산화 시키면 H원자가 밖으로 외확산(outdiffusion)되어 실제 ONO막

에는 수소원자가 NO막보다 작게 된 것으로 생각할 수 있다. 위의 결과들은 그림2의 Fowler-Nordheim 전류곡선으로 확인할 수 있다. 그림2 (a)로부터 NO3이 질화 조건에서 최적임을 알 수 있고, NO3을 각기 다른 시간으로 재산화한 그림2 (b)로부터 재산화막 모두 열선화막보다 F-N전류 특성에 있어서 우수함을 알 수 있다.

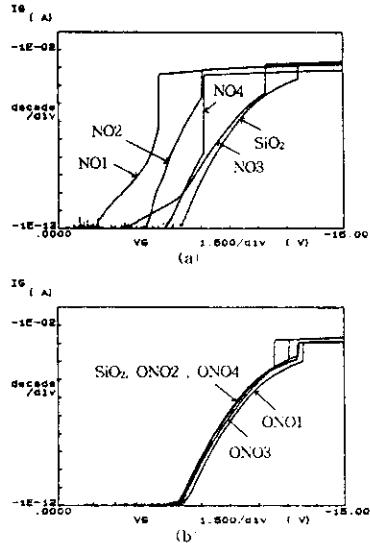


그림1. Ig-Vg 특성곡선. (a) SiO₂와 NO막의 비교.
(b) SiO₂와 ONO막의 비교.

Fig.1 Ig-Vg Characteristics. (a) Comparison of SiO₂ and NO films. (b) Comparison of SiO₂ and ONO films.

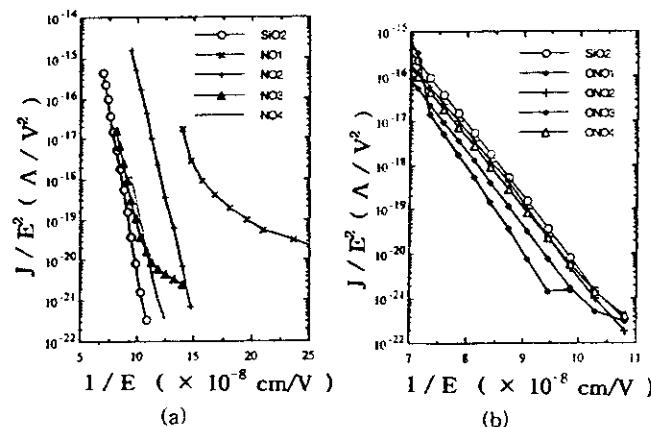


그림2. Fowler-Nordheim 전류 특성. (a) 산화막과 질화막의 비교. (b) 산화막과 질화막의 비교.

Fig.2 Fowler-Nordheim current characteristics.

(a) Compare SiO₂ and NO films. (b) Compare SiO₂ and ONO films.

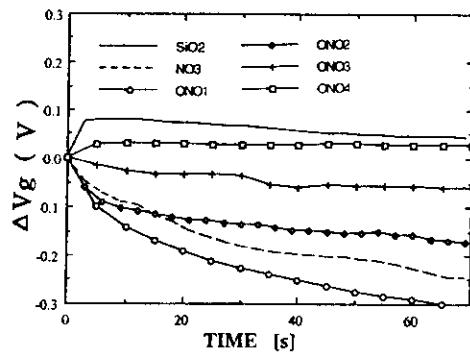


그림3. 정전류 스트레스 동안 스트레스 시간의 함수로서 게이트 전압의 이동(ΔV_g)

Fig.3 Gate voltage shift(ΔV_g) as a function of stress time under constant current stress.

그림3은 각기 다른 절연막을 가진 MIS 커패시터에 8 mA/cm²의 정전류를 주입했을 때, 정전류를 유지하기 위한 게이트 전압의 변화량(ΔV_g)을 나타내고 있다. V_g 의 변화는 산화막 내의 축적을 측정할 수 있는 특징을 가지고 있다.^[4] $|V_g|$ 의 감소는 정전류 스트레스 동안에 산화막내에 양전하가 생성되었다는 것을 의미하고, $|V_g|$ 의 증가는 음전하의 생성을 나타낸다.

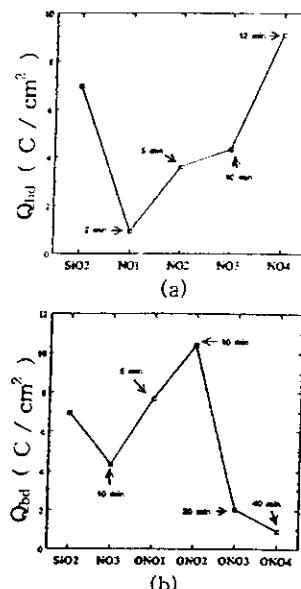


그림4. (a) 산화막과 질화막의 항복전하량(Q_{bd})의 비교. (b)

산화막과 재산화 질화막의 Q_{bd} 비교.

Fig.4 (a) Comparison of SiO₂ and NO film.

(b) Comparison of SiO₂ and ONO

그림3에서 알 수 있듯이 질화에 의해 음전하가 많이 생성됨을 알 수 있는데, 이는 상당한 전자 포획이 일어났음을 나타낸다. 이런 음전하에 의하여 유전체내에서 국부적으로 전계가 증가하게되어 다른 전자의 트랩을 유도하게 되므로 결국 이런 현상들이 반복되는 정례환 메카니즘에 의하여 유전체는 국부적인 항복특성을 나타내게 된다. 이러한 전자 트랩핑이 재산화함으로서 상당히 감소함을 보이고 있다.

박막의 신뢰성을 분석하기 위한 시간 종속 항복특성(TDDB)의 측정은 면적 $6.4 \times 10^{-5} \text{ cm}^2$ 에 512nA의 정전류, 즉 $8 \mu\text{A}/\text{cm}^2$ 의 스트레스를 인가한 상태에서 절연파괴에 이르는 시간을 측정한 것이다.

시간종속 절연항복측정 결과에서 절연파괴가 일어나는 지점의 시간을 측정함으로서 박막이 항복에 도달하는 단위 면적당 전하량 Q_{bd} 를 다음 식에 의해 추출할 수 있다.

$$Q_{bd} = \int_0^{t_{bd}} J \, dt = J \cdot t_{bd} \quad (\text{C/cm}^2) \quad (1)$$

t_{bd} = 유전체가 항복이 일어난 시간

그림4는 각 절연막에 대한 Q_{bd} 값으로 (a)에서는 산화막과 NO막, (b)에서는 산화막, ONO막을 비교하였다. 그림4로부터 ONO2막의 Q_{bd} 가 가장 큰 것으로 나타나 ONO2막의 항복특성과 신뢰도가 가장 좋음을 알 수 있다.

각 절연막이 항복에 이르는 시간(t_{bd})과 Q_{bd} 의 값을 표2에 나타내었다.

표2. 각 절연막의 항복이 일어난 시간과 Q_{bd}

절연막	시간(s)	Q_{bd} (C/cm^2)	절연막	시간(s)	Q_{bd} (C/cm^2)
SiO ₂	876	7.01	ONO1	960	7.68
NO1	117	0.94	ONO2	1302	10.42
NO2	450	3.6	ONO3	247	1.98
NO3	540	4.32	ONO4	117	0.94
NO4	1135	9.08			

IV. 결 론

0.25- μm CMOS에서 요구되고 있는 70Å 두께의 게이트 산화막을 각기 다른 시간으로 질화, 재산화 시켜 MIS구조의 키페시터를 만든 다음 전류-전압특성과 시간종속 절연항복 특성을 조사한 결과 다음과 같은 결론을 얻었다.

절연막의 전류-전압특성과 항복특성이 질화와 재산화 조건에 상당히 의존적임에 따라, 최적의 조건을 찾는 것이 요구된다. 본 논문에서는 질화 시간을 10분으로 한 NO3가 최적의 질화 시간이었으며, 이 질화 산화막을 다시 재산화했을 때 최적의 시간은 10분 이었다. 최적화된 질화 재산화막인 ONO2막은 전류-전압 특성에서 열산화막보다 우수하였으며, 특히, TDDB특성에서는 열산화막에 비하여 항복전하량이 1.5배 증가하여 신뢰성이 가장 좋음을 알 수 있었다.

V 참 고 문 헌

- [1] M. M. Moskhi et al., "Interfacial and breakdown characteristics of MOS devices with rapidly grown ultrathin SiO₂ gate insulator," IEEE Trans. Electron Devices, vol. ED-34, no 6, pp. 1047-1050, June 1987.
- [2] Hisashi Fukuda, et al, "Thin-Gate SiO₂ Films Formed by in situ Multiple Rapid Thermal Processing," IEEE Trans. Electron Devices, vol. 39, pp 127-133, 1992.
- [3] B. Joshi, et al, "Effect of Rapid Thermal Reoxidation on the Electrical Properties of Rapid Thermally Nitrided Then-Gate Oxides ", IEEE Trans. Electron Devices, vol. 39, pp. 883-892
- [4] P. Apte, Krishna C. Saraswat, "Correlation of Trap Generation to Charge-to-Breakdown (Q_{bd}) : A Physical Damage Model of Dielectric Breakdown", IEEE Trans. Electron Devices, vol. 41, pp. 1595-1601, 1994
- [5] Y. Roh, et al, "Analysis of Charge of Components Induced by Fowler-Nordheim Tunnel Injection in Silicon Oxides Prepared by Rapid Thermal Oxidation," J. Electrochem. Soc., 142, pp.1015-1020, 1995.