

향상된 항복특성을 위한 수평형 파워 MOS의 설계

김 대 종

고려대학교

Tel.(02) 3290-3782 / FAX. (02) 924-3054

A Design of Lateral Power MOS with Improved Blocking Characteristics

Dae Jong Kim

Man Young Sung, Ey Goo Kang

semicad@korea.ac.kr

Abstract

Power semiconductors are being currently used as a application of intelligent power inverters to a refrigerator, a washing machine and a vacuum cleaner as well as core parts of industrial system. The rating of semiconductor devices is an important factor in decision on the field of application and the forward blocking voltage is one of factors in decision of the rating.

The Power MOS device has a merit of high input impedance, short switching time, and stability in temperature as well known. Power MOS devices are mainly used as switches in the field of power electronics, especially the on-state resistance and breakdown voltage are regarded as the most important parameters.

Power MOS devices that enable a small size, a light weight, high-integration and relatively high voltage are required these days.

In this paper, we proposed the new lateral power MOS which has forward blocking voltage

of 250V and contains trench electrodes and verified manufactural possibility by using TSUPREM-4 that is process simulator.

1. 서론

지금까지 전력 반도체 소자의 개별 특성 파악과 향상된 성능에 관한 연구는 다양한 분야에서 연구 되어 왔다.

전력 반도체 소자의 응용 분야는 소자의 정격을 의해서 결정되는데 특히 항복전압은 그 정격을 결정하는 중요한 요소로 작용하고 있다. 소자 내에서 발생하는 breakdown 때문에 정격을 높여 우수한 특성을 갖는 소자에 대한 연구는 앞으로도 계속 이어질 것이다. 항복전압 향상을 위해 동시에 검토해야 할 부분은 소자를 턴-온 시킬 때 소자의 bulk 영역과 채널에서 발생하는 저항 성분이다. 턴 온 시킬 때 발생하는 온-저항은 전력 소모의 측면에서 볼 때 낮을수록 효율적이지만 반대로 온-저항이 너무 낮을 경우엔 순방향 항복전압이 낮아져서 높은 전압 정격이 요구되는 응용 분야에는 사용할 수 없게 된다. 이와 같이 소자를 설계하는데 있어서 온-저항과 항복전압의 trade-off가 매우

중요한 요소로 작용하고 있음을 알 수 있다. 때문에 응용 분야에 따른 소자의 특성 향상에 있어서는 온-저항과 항복전압 사이의 최적 조건을 찾는 과정은 반드시 이루어져야 한다.

이에 본 논문에서는 동일한 크기의 소자로부터 소자를 구성하는 전극 구조만을 변경시킨 구조를 제안하였다. 전류-전압 특성을 비교하여 제안한 구조의 소자가 기존의 일반적인 전극을 갖는 소자보다 약간 높은 전류-전압 특성을 나타낸다는 것을 먼저 확인하였으며 이것을 바탕으로 2차원 소자 시뮬레이터인 MEDICI를 이용해서 순방향 항복 특성을 비교한 후 제안한 소자가 기존의 소자보다 1.6배 정도 높은 순방향 항복특성을 갖는다는 것을 확인하였다. 소자의 제작 가능성에 대해서는 공정 시뮬레이터인 TSUPREM-4를 이용해서 검증하였다.

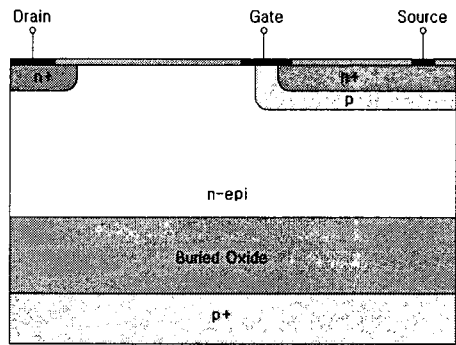
2. 소자의 구조 및 동작

그림 1은 일반적인 전극을 갖는 수평형 파워 MOS의 구조와 트렌치 전극을 갖는 제안한 수평형 트렌치 전극형 파워 MOS의 구조를 나타내고 있다. 그리고 소자의 설계 파라미터를 표1에 나타내었다.

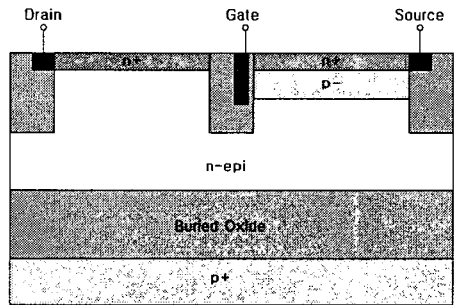
본 논문에서는 SOI 기판 위에 형성시킨 소자의 항복내압을 향상시키기 위해서 소스, 드레인, 게이트 전극을 각각 트렌치 구조로 대체하였다. 소자의 순방향 동작 원리는 기존의 수평형 MOS 소자와 동일하다. 제안한 소자의 동작은 게이트에 문턱전압 보다 높은 전압을 인가하면 게이트 산화막의 우측에 채널이 형성되고, 드레인에 전압을 서서히 증가시키면 전자는 소스를 출발하여 채널을 통과하여 n+ 드레인 영역으로 주입되어 소자를 구동시키게 된다.

표1. 시뮬레이션을 위한 소자의 설계 파라미터

	너비(μm)	깊이(μm)	농도($/\text{cm}^3$)
드레인 영역	7	1	1×10^{20}
소스 영역	7	1	1×10^{20}
n-epi	20	6	1×10^{14}
게이트 전극	0.9	2.1	
p 영역	7	2.1	1×10^{18}
게이트 산화막	1000 Å	.	.
채널	기존의 구조	1.1	.
널	제안한 구조	.	1.1
트렌치 산화막	2	3.5	.



(a)



(b)

그림 1. 소자의 구조 (a) 기존의 수평형 파워 MOS (b) 제안한 트렌치 전극형 파워 MOS

범용 Power MOS 소자는 다수 캐리어 소자로써 소수캐리어 축적현상이 없기 때문에 빠른 스위칭 속도를 갖는다. 그러나 큰 전류를 흐르게 할 수 없고, 구조적으로 고전압에서 견딜 수 없는 소자이다. 이러한 단점을 보완하기 위해서 제안한 트렌치 전극형 파워 MOS는 모든 전극이 트렌치

산화막에 형성시켰기 때문에 횡방향 전계가 모두 산화막으로 집중하게 된다. 따라서 소자를 작게 만들어도 큰 항복내압을 얻을 수 있다. 일반적으로 200V 이상의 큰 항복내압을 얻기 위해서 범용 소자는 100 μm 이상의 크기를 가져야 하지만 제안한 소자는 20 μm 에 지나지 않기 때문에 스마트 파워 IC를 위한 집적화에도 큰 기여를 할 만한 효율적인 구조라고 판단된다.

3. 소자의 전기적인 특성 분석

본 논문에서는 제안한 소자의 전기적인 특성을 분석하기 위해서 TSUPREM-4 공정 시뮬레이터를 이용하여 소자를 제작한 다음, 2-D 소자 시뮬레이터인 MEDICI를 이용하여 제안한 소자의 전기적인 특성을 분석하였다.

그림 2는 제안한 수평형 트랜치 파워 MOS 소자와 기존의 범용 파워 MOS의 I-V 특성곡선을 나타내고 있다. 그림에서 나타낸 바와 같이 게이트 전압이 12V 일 때 기존의 범용 소자와 제안한 구조의 전류-전압 특성에서 큰 차이는 없음을 확인할 수 있다.

그림 3에서 보여주는 것은 범용 파워 MOS 소자와 제안한 트랜치 파워 MOS 소자의 항복 특성이다. 일반적으로, 항복전압을 측정하기 위해서는 게이트 전압을 0V 인가한 상태에서 드레인-소스 간의 전압을 인가하면 된다. 파워 MOS 소자는 중 전류 및 소전압에서 가장 많이 쓰이는 소자로 고압에서는 사용하지 않는다. 파워 MOS 소자의 구조적으로 펀치스루 전압이 작은 전압에서 발생하기 때문이다. 그러나 제안한 수평형 트랜치 파워 소자는 소자의 전극을 모두 트랜치 전극을 가지고 있기 때문에 소자에 인가되는 모든 전계가 먼저 산화막에 집중하게 되어 높은 전압에서도 항복현상이 발생하지 않는다. 그림 3에서는 보는바와 같이 같은 크기에서 기존의 범용소자는 150V의 항복전압을 갖는 반면에 제안한 트랜치 파워 MOS 소자는 약 250V의 항복전압을 갖게 되어 1.6배의 개선되었다. 수치적으로는 1.6배이지만 250V의 항복전압을 갖게 되면 200V 이상에서 충분히 활용 가능하기 때문에 효율적인 면에서 우수한 특성을 보여주고 있는 것이다.

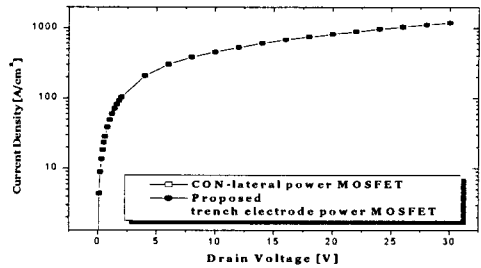


그림 2 범용 파워 MOS와 제안한 트랜치 파워 MOS의 I-V 특성

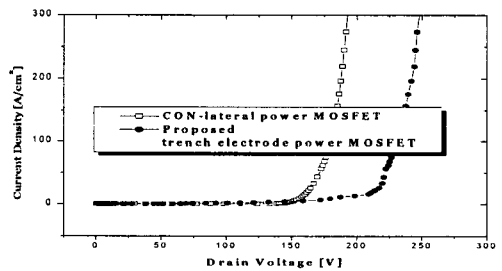


그림 3 범용 파워 MOS와 제안한 트랜치 파워 MOS의 항복 특성

그림 4는 실제 제작을 하기 위해서 먼저 수행되는 TSUPREM-4 공정시뮬레이터를 이용하여 제작한 수평형 트랜치 파워 MOS 소자의 최종 단면도를 보여주고 있다. 기판은 SOI 구조를 이용하였으며, 표 1에서 주어진 공정 및 설계 변수를 사용하여 제작하였다.

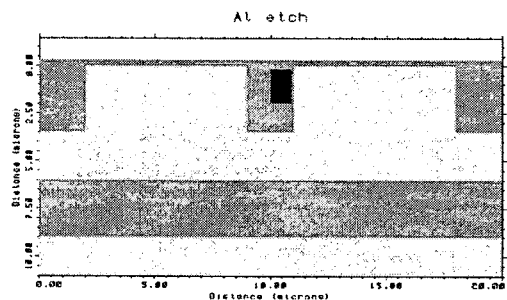


그림 4 TSUPREM-4를 이용하여 제작한 트랜치 파워 MOS의 최종 단면도

그림 5는 트랜치 산화막 공정을 보여주는 그림

이다. 본 논문에서 제안한 소자의 핵심은 트렌치 게이트 공정으로서 트렌치 공정 이후 산화막을 성장시켜 SEM 사진을 찍은 후 보여준 그림이 그림 5이며 산화막이 고르게 성장되어있음을 알 수 있다.



그림 5 수평형 트렌치 파워 MOS를 제작하기 위한 트렌치 공정을 수행한 후 웨이퍼의 SEM 단면도

3. 결론

본 논문에서는 범용 파워 MOS 소자보다 전기적 특성이 우수한 수평형 트렌치 파워 MOS를 제안하여 2-D 소자 시뮬레이터인 MEDICI를 이용하여 소자의 우수함을 검증하였다. 순방향 전도전류는 유지하면서, 특히 항복내압은 소자의 폭과 길이가 $20\mu\text{m}$ 임에도 불구하고 같은 크기의 범용소자보다 100V 이상의 높은 항복전압을 얻을 수 있었다. 또한 소자의 공정에 있어서 중요한 트렌치 게이트 공정도 순조롭게 형성되어 있는 것을 확인할 수 있었기에 제안한 LTEMOS 소자는 파워 IC의 최종목표라고 할 수 있는 Smart Power IC 시스템에 충분히 활용 가능할 것이라고 판단된다.

4. 감사의 글

본 논문은 2002년도 한국학술진흥재단의 지원에 의하여 연구되었음.
(KRF-2002-042-D00093)

참고문헌

- [1] Jun Cai, K. O. Sin Johnny, K. T. Mok Philip, "A new lateral trench-gate conductivity modulated power transistor," IEEE Trans., ED, Vol. 46. No. 8, p. 1778, 1999
- [2] E. G. Kang, S. H. Moon, M. Y. Sung, "Simulation of a Novel Lateral Trench Electrode IGBT with Improved Latch-up and Forward Blocking Characteristics," Trans. on EEM, Vol. 2, No. 1, p. 32, 2001
- [3] 강이구, 성만영, "래치 업 특성의 개선과 고속 스위칭 특성을 위한 다중 게이트 구조의 새로운 LIGBT," 전기전자재료학회 논문지, Vol. 13, No. 5, p. 371, 2000
- [4] E. G. Kang, M. Y. Sung, "A Novel EST with Trench Electrode to Immunize Snab-back Effect and to Obtain High Blocking Voltage," Trans. on EEM, Vol. 2, No. 3, p. 33, 2001
- [5] B. J. Baliga, "Trends in power semiconductor devices", IEEE Trans. Electron Devices, Vol. 43, p. 1717-1723, Oct. 1996
- [6] N. Keskar, M. Trivedi, K. Shenai, "Device reliability and robust power converter development", Microelectronics Reliability, Vol. 39, p. 1121-1130, 1999
- [7] Xing-bi Chen, Song Z. Q. and Li Z. J, "Optimization of the drift region of power MOSFET's with lateral structure and deep junctions", IEEE Trans. Electron Devices, Vol. 34, p. 2344-2350, 1987