

개방형 DC-DC 컨버터의 손실 분석에 관한 연구

연 제 선, 이 봉 준, 안 태 영.  
 청주대학교 정보통신공학부

A Study on Loss Analysis of Open-Frame Type DC-DC Converter

Je-Sun Yon, Bong-Jun Lee, Tae-Young Ahn.  
 School of Information and Communication Engineering, Chongju University

**Abstract** - In this paper, to analyze efficiency characteristic, one of important factors in design of DC-DC converter prototype, theoretically derived power loss of individual components generating in DC-DC converter and compared theoretical results with experimental results. For evaluation of results, active clamp type Forward DC-DC converter with synchronous rectifier was composed of experimental converter. Efficiency result measured in experimental converter was compared with theoretical efficiency result derived in this paper. In comparative result, a fact that derived theoretical value and experimental value comparatively correspond have been able to verify.

1. 서 론

스위칭 전원장치는 고효율이면서 소형화가 가능하기 때문에 산업 전반에 널리 사용되고 있는 추세이다. 특히 전원장치의 전력변환 효율은 회로의 내부 손실과 밀접한 관계가 있고, 손실이 증가함에 따라서 전원장치의 발열량이 비례하기 때문에 방열 설계에서 중요한 평가기준이 되기도 한다.

따라서 전원장치의 효율을 높이기 되면, 장치의 신뢰성이 높아지고, 운전 수명이 길어지며, 방열을 효율적으로 운용할 수 있기 때문에 제품의 외형을 소형화 시킬 수가 있다. 전원장치의 전력 손실은 일반적으로 크게 세 개로 대별할 수 있다. 즉, 스위칭 손실, 전도 손실, 코어 손실이다. 이러한 손실을 특성별로 예측하거나, 분류할 수 있다면 손실분석이 가능하기 때문에 효과적으로 손실을 저감시킬 수 있을 것이다.

본 논문에서는 스위칭 전원장치의 설계에서 중요한 요소 중의 하나인 효율 특성을 분석하기 위해서 전원 장치 내부에서 발생하는 주 소자들의 손실을 이론적으로 유도하였고, 이론 결과와 실험 결과를 비교하였다. 유도된 이론 손실은 크게 전도 손실, 스위칭 손실, 코어 손실 등으로 세분화 하였으며, 특히 코어 손실은 코어 제조사의 데이터를 커브 피팅 등을 이용해서 함수화 하고 최종 유도식에 반영하였기 때문에 전체 손실 계산용 용이하게 할 수 있었다.

본 논문에 대한 결과의 평가를 위해서 45W급 동기 정류 방식의 능동 클램프형 포워드 컨버터의 개방형 전원장치를 실험 회로로 구성하였고, 실험 회로의 전력 변환 효율을 측정하여 본 논문에서 유도된 효율 결과와 비교를 수행하였다.

2. 능동 클램프형 포워드 컨버터

그림 1은 배전류 및 동기 정류기를 갖는 능동 클램프형 포워드 DC-DC 컨버터의 기본 회로를 나타내었다[1]. 그림에서 1차측에서는 주 스위치 Q<sub>1</sub>과 변압기의 포화를 방지하기 위해서

보조 스위치 Q<sub>2</sub>와 커패시터 C<sub>a</sub>이 구성되었다. 2차측의 인덕터 L<sub>2</sub>과 L<sub>1</sub>, 스위치 Q<sub>3</sub>와 Q<sub>4</sub>가 배전류 정류기(Current doubler rectifier)를 구성한다.

그림 1의 기본회로가 일정한 스위칭 주파수 f<sub>s</sub>와 일정한 시비를 D에서 동작하며, 각 소자가 이상적인 특성을 갖는다고 가정하면, 기본 회로는 그림 2와 같은 등가회로를 구성할 수 있다. 이때, MOSFET을 사용한 반도체 스위치는 이상적인 스위치로 생각하였고, 단 스위치 Q<sub>1</sub>은 내부 다이오드와 기생커패시터 C<sub>o1</sub>만 고려하였다. 변압기 T는 여자전류 I<sub>m</sub>, 자기인덕턴스 L<sub>m</sub>과 누설 인덕턴스 L<sub>lk</sub>를 고려하였다. 또한 커패시터 C<sub>a</sub>과 출력 커패시터 C<sub>F</sub>는 충분히 크다고 가정하여 각각 전압원 V<sub>ca</sub>과 V<sub>o</sub>로 등가화 하였다.

그림 2의 등가회로가 정상상태에서 동작하는 경우, 각 스위치 Q<sub>1</sub>, Q<sub>2</sub>, Q<sub>3</sub>, Q<sub>4</sub>의 동작 상태에 따른 상태별 등가회로를 그림 3에 나타내었다. 또한 각 소자에서 발생하는 이론적인 손실을 계산하기 위해 저항 성분을 등가화 하여 표현하였다. 그림 4에서는 각 상태에 대한 이상적인 동작 파형을 나타내었다. 이때 두 개의 스위치가 동시에 온 되는 것을 방지하고, 영전압 스위칭이 가능하도록 데드타임을 인가하지만, 본 논문에서는 해석을 간단히 하기 위해서 무시하였다. 그림 3의 등가회로와 그림 4의 이론 파형으로부터 회로의 동작은 Q<sub>1</sub>이 ON이고 Q<sub>2</sub>가 OFF 되었을 때와 Q<sub>2</sub>가 ON이고 Q<sub>1</sub>이 OFF 되었을 때의 두 가지 상태로 다음과 같이 간단하게 설명된다.

우선 두 개의 스위치 Q<sub>1</sub>과 Q<sub>2</sub>는 일정한 주파수 f<sub>s</sub>와 시비를 D를 갖는 스위칭 신호에 의해서 제어된다고 가정한다. 그림 3 (a)의 등가회로에서 주 스위치 Q<sub>1</sub>이 제어 신호에 의해서 도통되면 변압기 1차측 전압은 입력 전압 V<sub>IN</sub>과 같아지고, 변압기 권선비 N에 의해서 2차측 전압이 유기되면서 Q<sub>3</sub>의 게이트-소스에 (+)의 전압이 인가되므로 Q<sub>3</sub>는 ON 상태가 되고, Q<sub>4</sub>는 역바이어스 이므로 OFF 상태가 된다. 그림 3 (b)의 등가회로에서 보조 스위치 Q<sub>2</sub>가 제어 신호에 의해서 턴 온 되고, 변압기 1차측 전압이 클램프 전압 V<sub>ca</sub>과 같아지면서 변압기 권선비 N에 의해서 동기 정류기 Q<sub>4</sub>는 ON 상태가 되고, Q<sub>3</sub>는 OFF 상태가 된다.

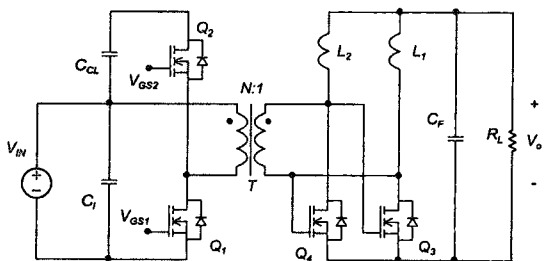


그림 1. 능동 클램프형 포워드 DC-DC 컨버터의 기본 회로

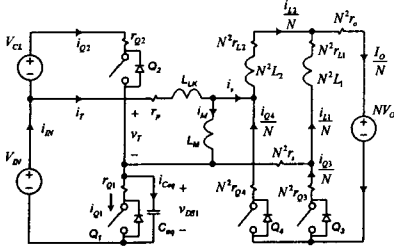


그림 2. 등가 회로

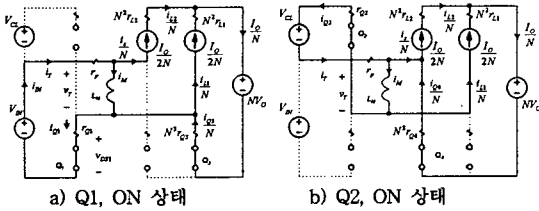


그림 3. 상태별 등가 회로

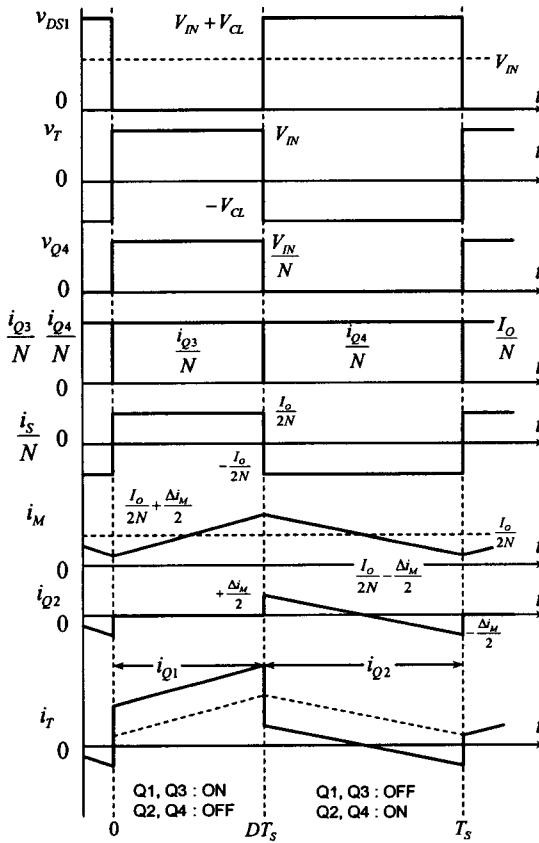


그림 4. 각 상태별 이론 동작 파형

그림 3의 상태별 등가회로와 그림 4의 상태별 이론 동작파형으로부터 변압기의 자화인덕턴스의 전류 변화량과 실효 값을 다음과 같이 구할 수 있다.

$$\Delta i_M = \frac{V_{IN} \times D}{L_M \times f_s} \quad (1)$$

$$i_T = \frac{(2\sqrt{3} \times I_o \times \sqrt{D} + \Delta i_M N)}{2\sqrt{3} \times N} \quad (2)$$

또한, 각 스위치에 흐르는 전류의 실효 값을 다음과 같이 구할 수 있다.

$$i_{Q1} = \frac{(\Delta i_M N + 2\sqrt{3} \times I_o) \times \sqrt{D}}{2\sqrt{3} \times N} \quad (3)$$

$$i_{Q2} = \frac{\Delta i_M \times \sqrt{1-D}}{2\sqrt{3}} \quad (4)$$

$$i_{Q3} = \frac{I_o^2 \times D}{4} \quad (5)$$

$$i_{Q4} = \frac{I_o^2 \times (1-D)}{4} \quad (6)$$

또한, 변압기의 2차측 전류의 실효 값과 배전류 정류기의 인덕터에 흐르는 각각의 실효전류는 다음과 같이 구할 수 있다.

$$i_s = \frac{I_o^2}{4} \quad (7)$$

$$i_{L1} = \frac{I_o^2}{4} \quad (8)$$

$$i_{L2} = \frac{I_o^2}{4} \quad (9)$$

### 3. 전력 손실 계산

스위칭 전원장치의 효율을 계산하기 위해서는 전원장치의 내부 전력손실을 정확하게 계산하여야 한다. 일반적으로 스위칭 전원장치의 손실은 크게 세 가지로 대별된다. 즉, MOSFET와 다이오드 등에서 발생하는 스위칭 손실, 변압기와 인덕터에서 발생하는 코어 손실, 회로의 내부 저항에 의해서 소모되는 전도손실이다. 특히, 변압기와 인덕터의 구성에서 사용되고 있는 자성체의 손실은 전도 손실과 코어 손실로 나눌 수 있지만, 코어 손실의 계산은 코어의 제조 회사에서 제공된 주파수와 코어 손실 그래프를 참조하기 때문에 전원장치의 손실을 간단하게 계산할 수 없었다. 일부 코어 제조회사의 경우, 자성체 재질에 따른 주파수와 코어 손실을 함수화 하여 제공하기도 하지만, 대부분의 경우 그래프만 제공하고 있다.

본 논문에서는 변압기와 인덕터에서 사용된 코어의 재질에 대한 주파수-코어손실의 관계를 함수화 시키기 위해서 코어 제조사에서 제공한 그래프를 기준으로 커브 피팅 등을 통하여 함수화 시키고, 그 결과를 이용하여 코어 손실을 계산하였다.

그림 5에는 주파수와 코어 손실의 함수를 얻기 위한 그래프가 나타나 있다. 그림 5 (a)에는 본 논문의 실험용 전원장치에서 사용된 인덕터의 코어손실 그래프를 나타낸 것이다. 시험에서 사용된 코어의 재질은 (주)창성에서 제조한 125μ MPP이었다. 그림에서 코어의 손실은 자속 밀도와 사용 주파수가 증가할수록 코어손실이 비례하여 증가한다는 것을 알 수 있다. 그림 5 (b)는 코어 손실 그래프의 데이터를 커브 피팅을 통해서 함수화 하고, 그 함수를 이용하여 각각의 주파수에 대한 자속 밀도와 코어 손실의 관계를 나타낸 것이다. 그림에서 제조사의 데이터와 비교적 잘 일치하고 있다는 것을 알 수 있다.

마찬가지 방법으로 실험용 회로의 변압기에서 사용된 TDK사의 PC40 재질에 대한 코어 손실의 함수도 구할 수 있으며, 식 (10), (11)과 같이 구할 수 있다. 단, 식 (10)은 MPP 코어의 단위 체적 당 손실이며, 식 (11)은 PC40 재질의 단위 체적 당 코어 손실을 나타 낸 것이다.

$$P_c = (1.2 \times 10^{-3} + 0.1 \times 10^{-3} f) \times B_m^{2.2+0.2 \times 10^{-3} \eta} \left[ \frac{mW}{cm^3} \right] \quad (10)$$

$$P_c = (5.5 \times 10^{-5} + 1.3 \times 10^{-6} f + 3.4 \times 10^{-8} f^2) \times B_m^{2.6-4.8 \times 10^{-3} \eta} \times 10^{-3} \left[ \frac{W}{cm^3} \right] \quad (11)$$

한편, 실험 회로에서 사용된 코어의 손실을 계산하기 위해서는 변압기와 인덕터의 최대 자속 밀도를 계산해야한다. 사용된 변압기의 최대 자속 밀도는 식 (12), 인덕터의 최대 자속 밀도는 식 (13)으로 계산할 수 있다.

$$B_m = \frac{(L_M \times \Delta i_M) \times 10^7}{N \times A_c} \quad [T] \quad (12)$$

$$B_m = \frac{(L_1 \times \Delta i_L) \times 10^7}{N \times A_c} \quad [T] \quad (13)$$

식 (12), (13)의 최대자속밀도에서 식 (10)과 (11)의 단위 체적당 코어 손실을 계산하기 위해서는 사용 코어의 단면적과 평균자로길이를 고려하면, 식 (14), (15)와 같이 전력 손실로 계산된다.

$$P_{ct} = K_c \times B_m^2 \times A_c \times \ell_m \quad [W] \quad (14)$$

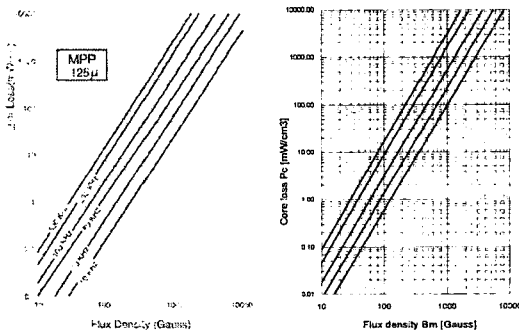
$$P_{cl} = (K_c \times B_m^2 \times A_c \times \ell_m) \times 2 \quad [W] \quad (15)$$

스위칭 전원장치는 반도체 스위치를 사용하여 고주파에서 스위칭 하기 때문에 스위칭에 의한 스위칭 손실이 발생하게 된다. 일반적으로 스위칭 손실은 소자의 손실 뿐 만 아니라, 구동 손실도 발생하기 때문에 MOSFET와 같은 스위치 소자를 사용하는 경우 반드시 포함 시켜야한다. 식 (16)은 스위치가 턴 온될 때 스위치에 걸리는 전압을 나타내고 있으며, 식 (17)은 스위치의 기생 커패시턴스에 의해서 발생하는 손실을 나타내고 있고, 구동 손실을 식 (18)에 나타내었다.

$$V_s = V_i - Z_o \times \left( \frac{\Delta i_M}{2} \right) \quad [V] \quad (16)$$

$$P_{sw} = \frac{1}{2} \times C_{eq} \times V_s^2 \times f_s \quad [W] \quad (17)$$

$$P_d = \frac{1}{2} \times ((N q \times Q_g) \times (V_{GS} \times f_s)) \times 2 \quad [W] \quad (18)$$



(a) MPP 코어의 코어손실 (b) 함수에 의한 코어손실  
그림 5. 코어손실

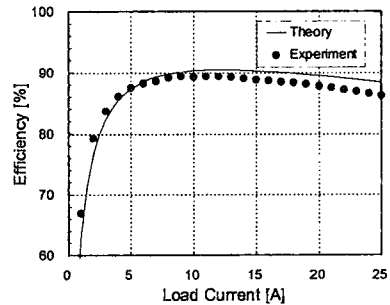
#### 4. 효율 비교

본 논문에 대한 이론 효율 결과의 평가를 위해서 표 1과 같은 45W급 동기 정류 방식의 능동 클램프형 포워드 컨버터의 개방형 전원장치를 실험 회로로 구성하였고, 실험 회로의 전력 변환 효율을 측정하여 본 논문에서 유도된 효율 결과와 비교

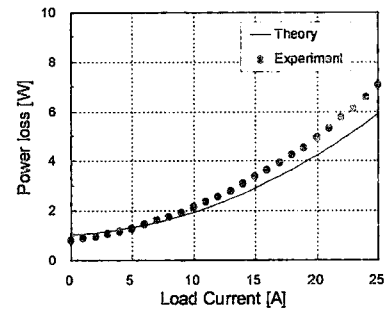
를 수행하였다. 그림 6에서는 측정된 효율과 전력 손실을 본 논문에서 계산한 이론값과 비교하여 나타내었다. 그림으로부터 알 수 있듯이 측정 결과와 이론 결과가 비교적 넓은 범위에서 잘 일치하고 있음을 알 수 있다.

표 1. 실험 회로의 사양

파라미터	변수	값	단위
입력전압	$V_i$	36.75	V
출력전압	$V_o$	1.8	V
스위칭 주파수	$f_s$	300	kHz
1차 인덕턴스	$L_M$	80	$\mu H$
권선수	N	11	-



(a) 전력변환 효율



(b) 전력 손실

그림 6. 전력변환 효율 및 손실 비교

#### 5. 결론

본 논문에서는 스위칭 전원장치의 설계에서 중요한 요소 중의 하나인 효율 특성을 분석하기 위해서 전원 장치 내부에서 발생하는 주 소자들의 손실을 이론적으로 유도하였고, 이론 결과와 측정 결과를 비교하였다. 유도된 이론 손실은 크게 전도 손실, 스위칭 손실, 코어 손실 등으로 세분화 하였다.

이론 효율과 손실에 대한 결과의 평가를 위해서 45W급 동기 정류 방식의 능동 클램프형 포워드 컨버터의 개방형 전원장치의 전력 변환 효율을 측정하여 본 논문에서 유도된 효율 결과와 비교를 수행하였다. 비교 결과 유도된 이론값과 측정값이 비교적 일치하고 있다는 것을 알 수 있었다.

#### [참고 문헌]

[1] 안태영, 황선민, 조인호, "저전압 대전류용 개방형 DC DC 컨버터 모듈에 관한 연구", 전기학회논문지, 제52권 제4호, pp. 183-190, 2003년 4월.