

## 램프를 이용한 폴리실리콘 재결정화

최진호, 장윤석\*

부산외국어대학교 정보과학대학 컴퓨터전자공학부

\* 부경대학교 공과대학 전기제어계측공학부

### A Study on Recrystallization of Polysilicon Using Lamps

Jin Ho Choi, Jang, Yun-Seok\*

Division of Computer and Electronics, Pusan University of Foreign Studies

\* Dept. of Electrical Engineering, Pukyong National University

#### 요약

본 논문에서는 폴리실리콘의 재결정화 공정에서 발생하기 쉬운 폴리실리콘의 엉김현상, 슬립, 부분적인 실리콘 기판의 녹음 현상 등을 방지하기 위한 방법을 제시한다. 그리고 재결정화된 박막의 질을 향상시키기 위한 폴리실리콘과 보호 산화막(capping oxide)의 두께 변화에 따른 실험 결과를 살펴본다. 폴리실리콘의 엉김현상은 매몰 산화막(buried oxide)과 액체 상태의 실리콘 사이의 wetting angle과 관계되는데, 이를 방지하기 위해서는 재결정화할 폴리실리콘과 산화막의 계면에 질소를 주입시켜주면 되는데, 이는 재결정화할 시료를 암모니아 가스 분위기에서 열처리를 통하여 해결할 수 있다. 그리고 실리콘 기판의 국부적 녹음 현상 및 슬립은 실리콘 기판의 뒷면을 mechanical damage에 의해서 약 20 $\mu$ m 정도의 거칠기를 가지도록 하면 이러한 현상을 방지할 수 있다. 그리고 폴리실리콘이 재결정화될 때 부피의 변화가 발생하며, 이로 인하여 재결정화된 박막의 두께는 위치에 따라 변화한다. 재결정화된 박막 두께의 균일도를 유지하기 위해서는 재결정화할 폴리실리콘 두께의 3배 이상이 되는 보호 산화막을 사용하였을 때 원하는 균일도를 얻을 수 있었다.

#### I. 서론

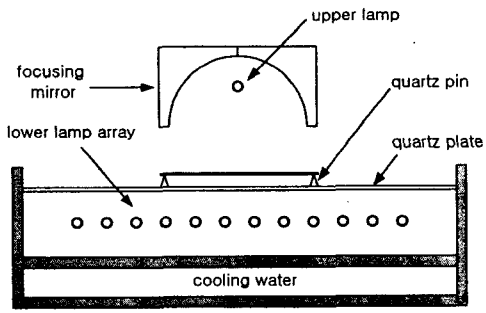
SOI(Silicon-On-Insulator) 구조에 제작된 전자 소자의 경우 bulk 실리콘에 제

작된 전자소자에 비하여 고속도, 고집적도, latch-up free, 내방사선 등의 장점을 가진다. 즉, SOI에서 전자소자들은 절연체로 격리를 할 수 있으므로 집적도를 높일 수 있다. 또한 접합 용량 및 금속선과 기판간의 용량 감소로 회로의 동작속도를 증가시킬 수 있다. 그리고 소자의 활성 체적이 작아  $\alpha$ -particle의 영향을 작게 받기 때문에 내방사선의 장점이 있으며, CMOS 회로의 경우 latch-up이 발생하지 않는 장점이 있다[1, 2].

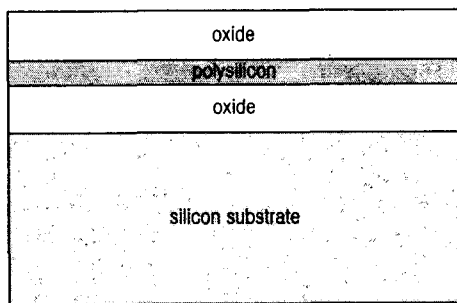
SOI 구조를 형성하는 방법에는 Separation by Implanted Oxygen(SIMOX), Zone Melting Recrystallization(ZMR), Full Isolation by Porous Oxidized Silicon(FIPOS) and Silicon Direct Bonding(SDB) 등이 있다[3-4]. 본 논문에서는 ZMR 방법을 이용한 SOI 구조 형성에서 발생하는 여러 가지 문제점 및 이를 해결하기 위한 방안을 실험을 통하여 분석하였다.

#### II. 본론

폴리실리콘을 재결정화하기 위해 본 실험에 사용된 시스템과 시료의 구조는 그림 1과 같다.



(a)



(b)

그림 1 재결정화 시스템 및 시료의 구조  
(a) 재결정화 시스템 (b) 시료의 구조

그림 1(a)에서 아래의 램프 어레이로부터 발생하는 에너지를 이용하여 실리콘 기판을 예열한다. 그리고 elliptic 거울을 이용하여 한 개의 램프 빛을 집속한 다음, 폴리실리콘을 녹이는데 필요한 여분의 에너지를 공급하면서 시료 위를 진행하면서 시료를 재결정화한다. 그림 2는 재결정화된 박막의 결정방향을 알아보기 위한 etch pit 패턴이다. 그림 2로부터 재결정화된 박막의 경우 박막의 질에 관계없이 결정방향은 (100) 였다.

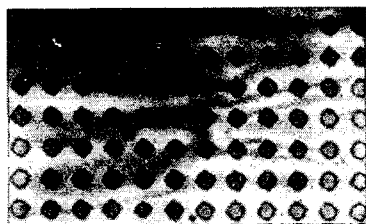


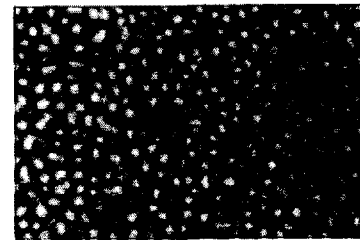
그림 2 재결정화된 박막의 etch pit 사진

폴리실리콘이 녹아 액체 상태가 되었을 경우 산화막과 이루는 wetting angle은 거

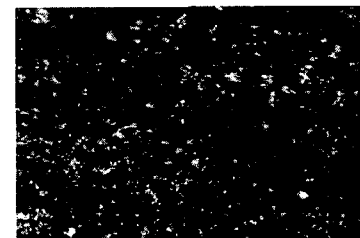
의 90°에 가깝다. 그러므로 폴리실리콘의 재결정화시 엉김 현상이 자주 발생한다. 그러나 질화막과 액체 상태의 폴리실리콘과의 wetting angle은 30° 보다 작기 때문에 엉김 현상을 방지할 수 있다[5]. 그러나 질화막의 경우 큰 유전율과 실리콘과의 surface state 때문에 전자소자 제작시 그 특성을 저하시킨다.

폴리실리콘의 재결정화시 엉김 현상도 방지하고, 전자소자 제작시 전기적인 특성을 고려하여 폴리실리콘과 산화막 사이에 약간의 질소를 주입한다. 이를 위해 암모니아 분위기에서 시료를 열처리하게 되면 폴리실리콘과 산화막 사이에 질화막(SiN<sub>x</sub>)이 형성되고 이는 재결정화시 폴리실리콘의 엉김 현상을 방지시켜준다.

시료 뒷면의 구조는 재결정화시 부분적인 실리콘 기판의 녹음 현상과 관련이 있다. 그림 3은 실리콘 기판의 뒷면이 chemically etch 된 경우와 mechanically damage를 준 경우의 사진이다.



(a)



(b)

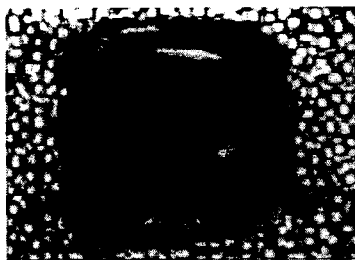
그림 3 실리콘 기판의 뒷면 사진

(a) chemically etch된 기판

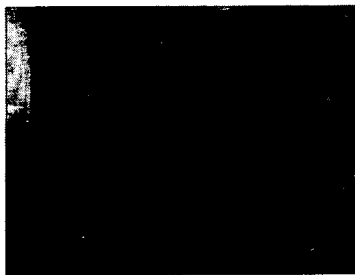
(b) mechanically damage된 기판

그림 4는 실리콘 기판의 뒷면이 chemically etch된 경우의 시료를 재결정화 한 다음,

국부적인 녹음 현상이 발생한 실리콘 기판의 뒷면과 단면 사진이다. 그림 4(a)와 (b)에서 알 수 있듯이 실리콘 기판의 뒷면이 chemically etch 된 경우 재결정화 동안 기판의 부분적인 녹음 현상으로 인하여 SOI 구조가 파괴되는 현상이 발생하였다. 그러나 실리콘 기판의 뒷면에 mechanically damage를 준 경우에는 이러한 현상은 발생하지 않았다. 그리고 mechanically damage를 준 경우 재결정화된 박막에서 슬립도 발생하지 않았다.



(a)



(b)

그림 4 재결정화 후의 실리콘 기판 뒷면과 단면사진  
(a) 재결정화 후의 뒷면 사진  
(b) 재결정화 후의 단면 사진

폴리실리콘이 녹았다가 재결정화되는 과정에서 부피의 변화가 일어난다. 그러므로 재결정화시 보호 산화막의 두께가 얇으면 위치에 따라 재결정화된 박막의 두께는 변화할 수 있다. 균일한 두께의 재결정화된 박막을 얻기 위해서는 재결정화할 폴리실리콘의 두께에 따라 보호 산화막의 두께도 달라야한다. 그림 5는 폴리실리콘의 두께에

따라 보호 산화막의 두께를 변화시키면서 재결정화 실험을 한 다음, 두께의 균일도를 살펴본 것이다. 그림 5로부터 균일한 두께의 재결정화 박막을 얻기 위해서는 재결정화할 폴리실리콘의 두께보다 보호 산화막의 두께는 3배 이상의 두께를 가져야함을 알 수 있다.

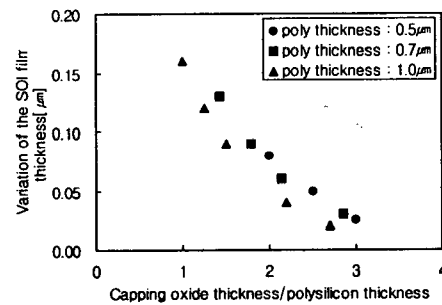
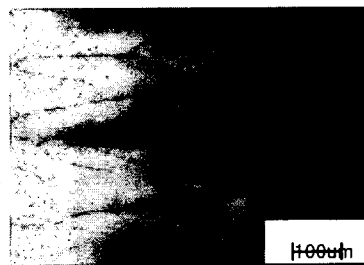
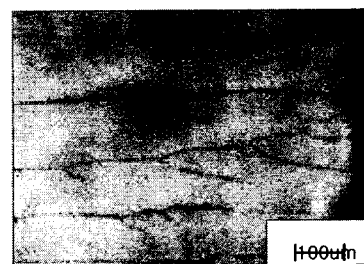


그림 5 폴리실리콘과 보호 산화막의 두께에 따른 재결정화된 박막의 두께 변화

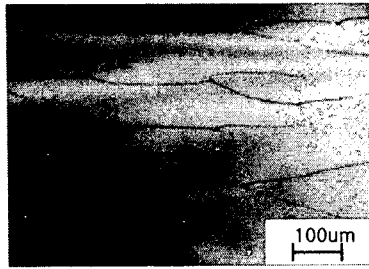
그림 6은 재결정화된 박막의 질을 살펴보기 위하여 defect etch한 사진이다. 재결정화할 폴리실리콘의 두께가 증가함에 따라 sub-boundary도 증가함을 알 수 있다.



(a)



(b)



(c)

그림 6 폴리실리콘의 두께에  
따른 재결정화 박막의 Secco  
etch 사진  
(a)  $0.5\mu\text{m}$  (b)  $0.7\mu\text{m}$  (c)  $1\mu\text{m}$

### III. 결론

ZMR을 이용한 SOI 구조 형성시 시료를  $1100^\circ\text{C}$ 의 온도에서 3시간 정도 암모니아 분위기에서 열처리하였을 때 엉김 현상은 일어나지 않았다. 그리고 실리콘 기판의 뒷면에 mechanical damage를 주었을 때 실리콘 기판의 국부적인 녹음 현상 및 슬립은 발생하지 않았다. 그리고 폴리실리콘의 두께가 증가하면 할수록 sub-boundary의 간격은 넓어져 재결정화된 박막의 질을 향상시킬 수 있었다. 그러나 이때 재결정화된 박막에서 균일한 두께를 얻기 위해서는 폴리실리콘의 두께가 증가함에 따라 보호 산화막의 두께도 증가하여야한다. 본 실험의 결과로 살펴보면 보호 산화막의 두께가 폴리실리콘의 두께에 대해서 약 3배 이상의 두께를 가질 때 균일한 두께의 재결정화된 박막을 얻을 수 있었다.

### IV. 참고문헌

[1] Makato Toshimi, Hiroaki Hazama and Minoru Takahashi et al, "Two Dimensional Simulation and Measurement of High Performance MOSFETs Made on a Very Thin SOI Film", IEEE Trans. Electron Devices, 36,

493, 1986.

[2] Jean-Pierre Colinge, "Thin-Film SOI Technology : The solution to Many Submicron CMOS Problems", Technical Digest IEDM, 817, 91989

[3] P. L. F. Hemment, "Silicon On Insulator Formed by O or N Ion Implantation", Proceedings MRS, 53, 207, 1986.

[4] C.K.Chen, L. Pfeiffer and K.W.West et al, "Capping Techniques for Zone Melting Recrystallized Si-On-Insulator Films", Proceedings MRS, 53, 53, 1986.

[5] Eli Yablonovitch and Tom Gmitter, "Wetting Angles and Surface Tension in the Crystallization of Thin Liquid Films", J. Electrochem. Soc. Solid-State Science and Technology, 131, 2625, 1984.