

고온 초전도 자속흐름 트랜지스터에 적용된 전자냉각 특성 시뮬레이션

Characteristics Simulation of Electronics Cooling for a High-Temperature Superconducting Flux Flow Transistor Circuit

고석철*, 강형곤**, 임성훈**, 두효익**, 이종화*, 한병삼***

(Seok-Cheol Ko, Hyeong-Gon Kang, Sung-Hun Lim, Ho-Ik Du, Jong-Hwa Lee, Byoung-Sung Han)

Abstract

An equivalent circuit for the superconductor flux flow transistor(SFFT) was combined with high temperature cooling device, based on the analogy between thermal and electrical variables using the high-temperature superconductor(HTS), is proposed. The device is composed of parallel weak links with a nearby magnetic control line. A model has been developed that is based on solving the equation of motion of Abrikosov vortices subject to Lorentz viscous and pinning forces as well as magnetic surface barriers. The use of thermal models the global performance of thermal cooling circuit and signal system to be checked by using electrical circuit analysis programs such as SPICE.

Key Words : SFFT, HTS, weak link, vortices, pinning, SPICE

1. 서 론

저온 냉각기의 기본원리는 냉매를 압축시킨 후 그 압축열을 외부로 발산시키고 팽창하는 과정에서 저온이 생성되어 외부의 물체로부터 열을 빼앗는데 있다. 특히 저온 냉각기가 상온의 냉각시스템과 다른 점은 그 작동 온도 범위가 크기 때문에 근본적으로 열역학적 효율이 낮고 비가역적인 손실에 의해 시스템이 제대로 작동되기 어렵다. 저온에서 일을 뽑아내는 장치가 일반적으로 포함되어야 한다는 것이다. 지금까지 개발된 여러 종류의 저온 냉각기는 대부분 초전도 소자에 적용될 수 있지만 내구성, 소형 및 경량, 다양한 냉각온도 유지, 저전력 소비 등의 요건들을 갖추고 있지 못한 실정이다. 고온초전도체에 액화질소 냉매를 사용하지 않고 2개의 이중금속을 접합시켜 직류전원을 공급해 주면 접합부위에 열의

흡수 및 발열현상이 일어난다. 고온초전도체를 사용한 전자소자^[1,2]의 냉각에 이용될 수 있는 유일한 냉각방식으로서 열전변환반도체를 박막화함으로써 몇 년 안에 출현이 예상되는 초전도체의 경제적 실용화에 기여할 것이며, 고집적화됨에 따라 열의 발생이 문제가 되고 있는 각종 IC에 전자냉각방식의 채용으로 복합적 용도개발에 의한 신제품 창출이 가능하고 관련 전자산업의 고성능화, 고신뢰도가 실현될 것이다. 또한 차세대에 출현이 예상되는 전기자동차는 구조상 압축기의 채용이 불가능하므로 펠티어 전자냉각방식으로 대체될 것이다.

따라서 본 연구에서는 미래의 초전도체를 사용한 응용소자들의 상용화에 맞춰 압축기 냉각방식에서 고온초전도체를 사용한 전자냉각방식으로 대체하고자 한다. 저희 연구실에서 개발한 고온초전도 자속흐름 트랜지스터 소자에 액화질소 냉매대신 이중반도체와 초전도체를 접합시킨 냉각소자를 사용하였다. 압축기가 없기 때문에 소형화 및 경량화 할 수 있으며, 복잡한 배관라인들이 필요 없고 진동이나 소음이 발생하지 않는다. 고온초전도를 이용한 전자냉각장치에 대해 SPICE와 같은 회로분석 프로그램을 사용하여 열냉각 및 열유동 특성을 분석하고자

* : 전북대학교 전기공학과 석사과정
** : 전북대학교 전기공학과 박사과정
*** : 전북대학교 전기공학과 박사
**** : 전북대학교 전기공학과 교수
(전주시 덕진구 덕진동 1가 전북대학교
Fax: 063-277-0918
E-mail : suntrac@shinbiro.com)

한다. 또한, 고온초전도 자속흐름 트랜지스터에 냉매인 액화질소를 사용하지 않고 펠티어 효과를 이용한 전자냉각장치를 부착하여 사용했을 때의 여러 가지 특성들을 등가모형을 구현하여 SPICE 프로그램을 사용하여 시뮬레이션을 하고자 한다.

2. 제안한 전자냉각 모델링

2.1 SFFT 모델

그림 1은 고온 초전도 전자냉각장치를 초전도 자속흐름 트랜지스터에 부착한 모델을 보여주고 있다. 액화질소 냉매대신 펠티어 효과를 이용한 고온 초전도 전자냉각장치를 자속흐름 트랜지스터 바닥에 접합한 구조이다. 이 냉각장치의 구조는 흡열이 일어나는 비스무스계인 Bi-2223 초전도체부와 발열이 일어나는 금속부에 반도체 P형과 N형을 접합시켜 직류전원을 인가하면 서로 다른 이중 접합부에서 펠티어 효과가 발생한다.

또한 초전도 자속흐름 트랜지스터는 볼텍스들을 형성할 수 있도록 약결합을 인위적으로 만들어 이를 채널층으로 사용한다. 제2종 초전도체는 하부 임계자계 이하의 자계까지는 계속하여 초전도성을 유지하지만 상부임계자계 이하 하부 임계자계 이상으로 자계가 가해진 경우에는 초전도체 내부에 상전도 부분이 발생하게 된다. 이 때의 상태를 혼합상태라 한다. 이는 완전히 초전도 상태로 있는 경우보다는 초전도 상태와 상전도 상태가 동시에 존재하게 됨으로써 에너지학적으로 더욱 안정하기 때문이다.

이 혼합상태에서 외부전류에 의한 자계가 인가되

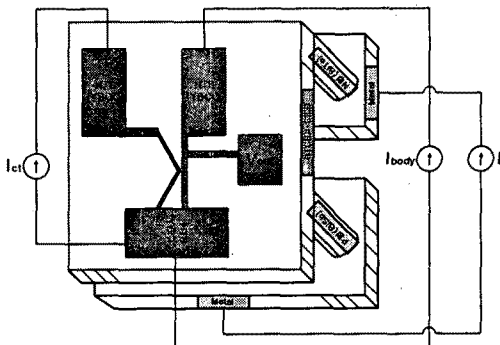


그림 1. 고온초전도 냉각장치가 결합된 초전도 자속흐름 트랜지스터 기본구조

Fig. 1. The structure of the superconducting flux flow transistor(SFFT) combined high temperature cooling device

고, 초전도체 바디에 전류가 흐르게 되면 이 볼텍스들은 로렌츠 힘을 받아 채널을 따라 움직이게 된다. 이 움직임은 곧바로 저항을 유발하여 상전도로 전이된다. 이 때 발생한 전압을 유도전압이라고 할 수 있고 식 (1)과 같이 표현된다.

$$V = n\Phi_0 v_t d = B v_t d = (B_e + \mu_0 I_{body}/L) v_t d = (\mu_0 I_{ct}/2\pi r + \mu_0 I_{body}/L) v_t d \quad (1)$$

여기서 L 은 디바이스 바디의 두께를 나타내고, n 은 단위면적당 핵의 수로써 Φ_0 는 각각 핵속의 자속이고, v_t 는 핵의 운동의 옆방향수다. d 는 전압단자의 거리이다. 외부 자계의 크기에 따라 이 유도전압의 크기를 조절하여 트랜지스터의 특성을 얻을 수 있다. 이 볼텍스의 흐름은 초전도 선재에서 낮은 임계전류밀도의 원인이 되기도 하여 이의 볼텍스 고정(pinning)을 위해 초전도체를 제작할 때 상전도 물질을 소량첨가하기도 한다.

표 1은 식 (1)에 적용된 실험 변수값을 나타낸다.

표 1. 식 (1)에 적용된 파라미터

Table 1. Parameters for formula (1)

Parameter	Value
v_t	10^5 m/s (고온초전도체에서 속도)
μ_0	$4\pi \times 10^{-7}$ wb/Am
d	$4\mu\text{m}, 6\mu\text{m}, 9\mu\text{m}$
r	$5\mu\text{m}$
L	$50\mu\text{m}$

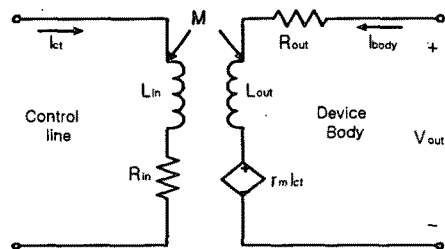


그림 2. 초전도 자속흐름 트랜지스터의 등가회로

Fig. 2. An equivalent circuit for the SFFT

그림 2는 고온초전도 자속흐름 트랜지스터의 등가회로를 보여주고 있다. 볼텍스를 형성할 수 있도록 약결합을 만든 바디를 통하여 흐르는 전류를 I_{body} 라

고 하고, 자계를 발생할 수 있도록 한 제어전류를 I_c 라 한다. 상전도와 초전도 상태가 동시에 존재하는 혼합상태에서 I_c 에 의한 자계가 인가되고 초전도체 바디에 전류가 흐르게 되면 볼텍스들은 로렌츠 힘을 받아 채널을 따라 움직이게 되고 출력전압을 발생하게 된다. 여기서 중요한 두 가지 변수들은 $\Delta V_{out}/\Delta I_{body}$ 인 출력저항 R_{out} 과 $\Delta V_{out}/\Delta I_c$ 인 transresistance r_m 값이다.

2.2 고온 초전도 전자냉각 모델

그림 3은 고온 초전도 냉각장치 구조를 보여준다. 발열이 일어나는 도체부와 흡열이 발생하는 초전도체에 P형과 N형 반도체를 접합시키고 냉각부에 초전도 자속흐름 트랜지스터를 올려놓고, 발열이 일어나는 도체부에 방열판을 추가적으로 부착할 수 있도록 되어 있다.

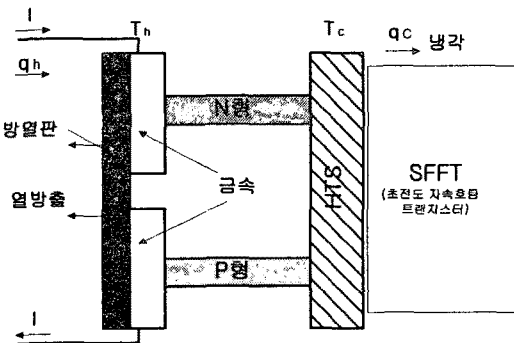


그림 3. 고온초전도 냉각장치 구조
Fig. 3. The structure of a HTS cooling device

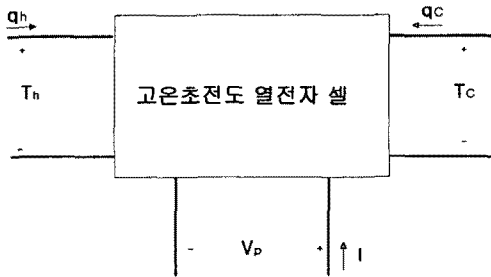


그림 4. 고온초전도 열전자 냉각요소의 3단자 모델
Fig. 4. Three port model for a HTS thermoelectric cell element

그림 4는 두개의 열단자와 전기적인 전원단자로 모델 된다. 열단자의 전압은 냉각된 표면온도 T_c 와

열방출된 표면온도 T_h 에 일치한다. 전류는 주유효과 때문에 방출된 열과 냉각된 장치로부터 흡수된 전력에 일치한다. 그림 4에서 사용된 용어설명은 다음과 같다.

T_c 는 냉각부분의 온도, T_h 는 발열부분의 온도, q_c 는 냉각면에서 흡수된 열, q_h 는 발열면에서 발생된 열, I 는 전류이다.

펠티어 효과는 재료의 지벡계수와 절대온도에 의해 정의된 펠티어계수에 의해 조정된다. 이 계수는 N형 반도체에서 P형 반도체로 흐르는 전류에 의한 냉각효과와 발열효과에 의해 영향을 받는다. 정상상태에서 에너지 흐름 평형방정식을 식 (2)과 같이 나타낼 수 있다.

$$TJ \frac{da}{dx} + \tau J \frac{dT}{dx} - \rho J^2 - \frac{d}{dx} (K \frac{dT}{dx}) = 0 \quad (2)$$

여기서 T 는 절대온도이며, J 는 전류밀도, a 는 지벡계수, τ 는 톰슨계수, ρ 는 고유 저항률, K 는 열전도도이다. 만약 열전자 장치를 한 쌍의 서로 다른 반도체로써 간주하면 평균전송특성으로 가정할 수 있어 식 (3)으로 쓸 수 있다.

$$K_N \frac{d^2T}{dx^2} - \tau_N J \frac{dT}{dx} + \rho_N J^2 = 0 \quad (3)$$

여기서 K_N , τ_N , ρ_N 는 평균화된 특성들이며 냉각부분에서 흡수된 열은 식 (4)으로 나타낼 수 있다.

$$q_c = \alpha T_c I + \frac{1}{2} \tau_m I \Delta T - \frac{1}{2} I^2 R_m - K_m \Delta T \quad (4)$$

발열부분에서 발열된 열은 식 (5)으로 표현될 수 있다.

$$q_h = \alpha T_h I - \frac{1}{2} \tau_m I \Delta T + \frac{1}{2} I^2 R_m - K_m \Delta T \quad (5)$$

여기서 τ_m , R_m , K_m 은 한 쌍의 평균화된 특성들이다. 전력은 냉각부분과 발열부분에서의 열흐름 사이의 차와 같다.

$$P_e = q_h - q_c = \alpha (T_h - T_c) I - \tau_m I \Delta T + I^2 R_m \quad (6)$$

전기적 반응은 단지 지벡효과와 주유효과 때문이다. 따라서 열전자 터미널 단자에서의 전압은 식 (7)과 같다.

$$V_p = \alpha (T_h - T_c) + I R_m \quad (7)$$

2.3 SPICE 모델

표 2는 전기적인 변화와 열적 변화 사이의 비슷한 관계를 정리한 표이다. 냉각부와 발열부에서 열적인 변화를 전기적인 변화로 유추하여 열전자 현상에서 기술된 방정식으로부터 SPICE 모델을 얻을 수 있다.

표 2. 전기적 변화와 열적 변화 사이의 유사관계
Table 2. Analogous relationships between electrical and thermal variables

열적 변화	전기적 변화
열류 (W)	전류 (A)
온도차 (K)	전압(V)
열전도도(W/mK)	전기전도도(1/Ωm)
열용량(J/K)	전기용량(F)

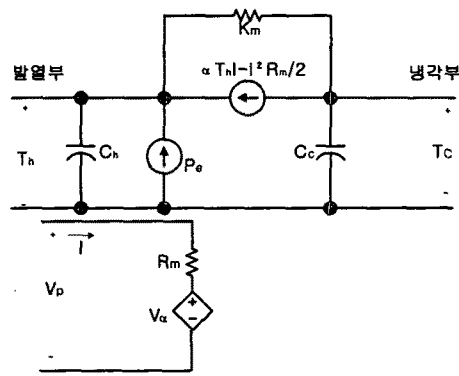


그림 5. 열전자 냉각장치의 완성 모델
Fig. 5. Complete model at thermal electrical cooling device

그림 5는 열과 전기적인 회로를 구성하고 있는 고온 초전도 열전자 냉각장치의 완성모델을 보여준다. 모든 온도는 절대온도이다. 여기서 C_h 는 열방출부분에 대한 커패시터이고 C_c 는 냉각부분에 대한 커패시터 성분이다. P_e 는 전기적인 입력전력이며 K_m 은 재료의 전기전도도 성분이다.

$$V_a = \alpha(T_h - T_c) \quad (8)$$

V_a 는 서로 다른 전도체에 의해 발생하는 지백전압원이다. 주울 효과에 대한 저항과 방열과 냉각표면 사이의 온도차에 따라지는 전압원에 의해 모델링 될 수 있다.

3. 시뮬레이션 결과 및 고찰

표 3은 자속흐름 트랜지스터의 등가모델 변수값을 나타낸다. 그림 6은 플라즈마 에칭장비를 이용하여 측정된 그래프를 보여주고 있다.

표 3. SFFT 시뮬레이션 변수
Table 3. Simulation parameters of SFFT

Parameter	Value
Lin	200-300pH
Rin	0.1-0.5Ω
M	10-20pH
r_m	18.2
Lout	170pH
Rout	3.7Ω

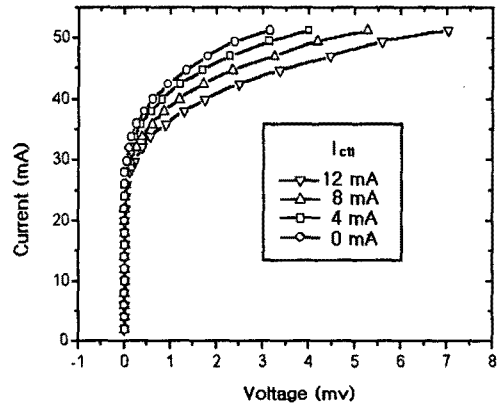


그림 6. ICP 건식 에칭 장비를 이용한 SFFT 전압 전류 특성 곡선
Fig. 6. I-V characteristic of the ICP dry etched SFFT

4. 결론

ICP 장비를 이용하여 약결합 링크를 제작한 초전도 자속흐름 트랜지스터의 등가모델과 초전도체를 사용한 펠티어 냉각장치를 부착한 형태의 등가모델을 구현하였다. PSPICE 프로그램을 사용하여 그 조건에 더 접근할 수 있는 연구가 계속되어야 한다.

참고 문헌

- [1] 강형근, 임성훈, 고석철, 주철원, 한병성 "77K에서 트랜지스터 특성을 나타내는 링크의 제작" 한국전지전자재료학회 2001년도 하계학술대회 논문집, PP.921-926
- [2] 강형근, 임연호, 임성훈, 최효상, 한윤봉, 한병성 "ICP 장치를 이용한 초전도 자속흐름 트랜지스터의 링크 제작" 대한전기학회, 50C-10-3, PP.494-498, 2001. 8.