

## AC PDP를 위한 전류제어 구동 방식의 특성

김 준엽, 임종식  
세종대학교 전자공학과

### Experimental Performance of Current-Controlled Driving Method for AC PDP

Joon-Yub Kim, Jong-Sik Lim  
Department of Electronics Engineering, Sejong University

**Abstract** - 본 논문은 유지방전 구간에서 저전압, 고 효율로 AC PDP를 구동하기 위한 전류제어 구동방식을 소개하고 이 방식의 특성을 실험적으로 측정한 결과를 소개한다. 본 구동방식은 기존 Weber의 에너지 회수회로의 구조를 개선한 구조로 전원을 패널에 직접 인가하지 않고 외부의 충전 커패시터에 충전을 한 후 LC공진을 사용하여 간접적으로 패널을 구동함으로 기존 구동방식 보다 낮은 전압으로 AC PDP를 구동 시킬 수 있으며, 패널 내에 흐르는 방전 전류를 제한함으로써 방전에 사용되는 소비 전력을 줄이고 발광 효율 또한 항상 시킬 수 있다. 이 구동 방식을 사용한 실험결과 146V의 낮은 전압으로 4인치 패널을 안정하게 구동 시킬 수 있었으며 발광 효율은 1.33 lm/W을 얻을 수 있었다.

## 1. 서 론

PDP는 대화면 표시장치 분야에서 가장 주목받고 있는 차세대 평판 디스플레이 소자이다. 하지만 더욱 널리 사용되기 위해서는 소비전력, 화질, 생산가격 등이 해결되어야만 하는 문제점들로 지목되고 있다. 또한 디지털 방송이 시작됨으로써 HDTV에서 PDP 사용을 위해 효율적인 구동 방법이 개발되어야 한다 [1, 2].

PDP의 소비전력은 최근에 많은 향상을 보여 왔지만, 아직도 기존의 CRT보다는 많은 전력을 소비하여 대화면의 벽걸이형 PDP TV가 가정에 보급되기 위해서는 아직도 향상되어야 할 중요한 문제이다 [3-5]. AC PDP의 보편적인 구동방식으로 그림.1처럼 어드레싱 기간과 유지방전 구간이 나누어져 있는 ADS(Address Display Separated) 방식을 널리 채택하고 있는데 [6], 대부분의 소비전력은 유지방전 구간에서 소비되며 방전 시 패널 내에 흐르는 방전 전류가 유지구간에서 소비되는 전력의 주원인이다 [7]. 기존의 유지구동 방식은 비록 방전 후 일자로 일정한 전압을 유지시키기 때문에 전원에서 커다란 전류가 계속하여 공급 된다 [8, 9]. 이는 방전 시에 패널 내를 가로지르는 캐패시턴스가 급격히 증가하기 때문이다.

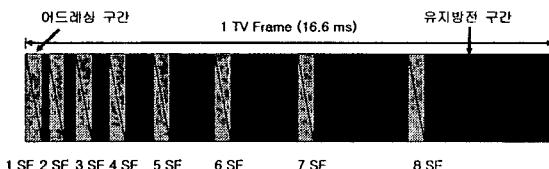


그림.1 ADS 방식의 Timing Sequence

## 2. 본 론

### 1. 전류제어 구동방식

AC PDP는 높은 방전 개시 전압을 필요로 하지만 방전이 시작된 이후에는 방전을 계속 진행시키는데 같은

높은 전압을 필요로 하지 않는다. 새로운 구동회로인 전류제어 구동방식은 그림.2와 같이 전원(VCC)을 패널에 직접 인가하지 않고, 외부 저장 커패시터(Cs)에 연결한다. 그리고 방전 시 LC공진을 이용하여 약 2배로 증폭된 전압을 패널에 인가하여 방전을 하기 때문에 기존의 방법보다 패널을 방전시키기 위한 전원의 공급 전압을 줄일 수 있다. 또한, 기존의 방법에서는 방전 시 방전 전류를 패널에 공급하기 위해서 패널이 방전하기 직전에 전원을 패널에 연결하여야 함으로 정확한 스위치 동작을 요구하게 되나 [10], 전류제어 구동방식은 스위치 S2를 닫아 패널의 전압을 상승시키고 방전 개시전압까지 상승하게 되면 스스로 방전이 발생하기 때문에 정확한 스위칭 동작이 필요 없게 된다.

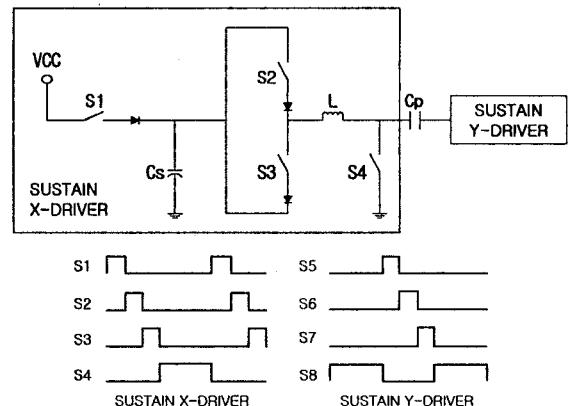


그림.2 전류제어 구동방식과 동작순서

전류제어 구동방식의 작동 원리를 보면, 처음에 스위치 S1을 ON 시켜 저장 커패시터(Cs)를 충전 한 후 스위치 S2를 ON 하면 패널의 전압을 상승시켜 방전시킨다. 이때 전류제어 구동방식은 방전 시 패널 양단간 전압을 계속 유지하지 않기 때문에 방전전류가 기존의 방법보다 적게 공급되며, 패널로 공급되는 방전 전류는 인덕터(L)를 통하여 공급하기 때문에 제한된 전류만 흐르게 하여 소비 전력을 줄일 수 있다. 또한 LC공진에 의해 기존의 방법보다 낮은 전압으로 방전을 시킬 수 있게 된다 [11]. 따라서 기존의 유지회로 보다 소비 전력과 발광 효율을 향상시킬 수 있다. 방전 후 스위치 S3를 ON 하여 패널에 남아 있는 전하를 다시 LC공진으로 Cs에 회수 한 후, 마지막으로 스위치 S4를 ON하여 패널의 상태를 초기화시킨다.

## 2. 실험 장비

그림.3은 전류제어 구동방식을 실제 소자로 구현한 회로이며, 실험용 패널은 산업체에서 제작된 42개의 스캔라인과 108개의 어드레스 라인을 가진 4인치 패널을 사

용하였다. 실험용 패널의 커페시턴스는 LCR 측정기로 어드레스 전극을 floating 한 상태에서 유지 전극의 X 전극과 Y 전극을 측정하였는데 약 500pF 값을 가지고 있었다. 스위치 소자로 IRF740 NMOS를 사용하였고 driver IC로 IR2110을 사용하였다. 스위치 MOSFET은 signal generator인 time98을 이용해 T1, T2, T3, T4를 통하여 제어하였다.

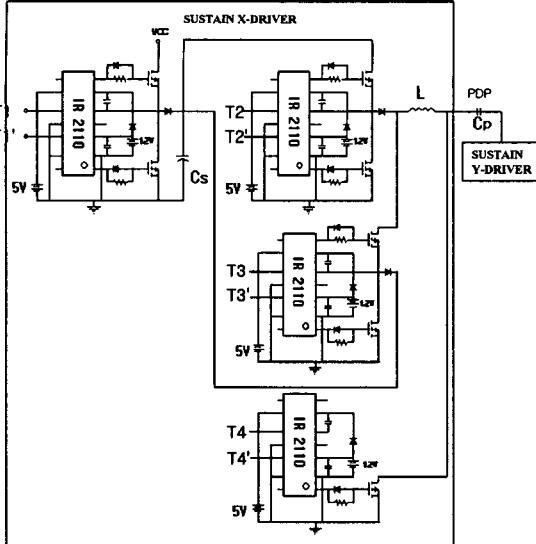


그림.3 전류제어 구동방식의 회로도

그림.4는 소비 전력과 휴도를 측정한 방법을 나타낸 것으로 DC Power Supply에서 공급하는 전원 전압과 디지털 멀티미터로 측정한 전체전류로 회로와 패널에서 소비되는 전력을 측정했으며, 휴도는 휴도계(BM7)로 측정하였다 [12].

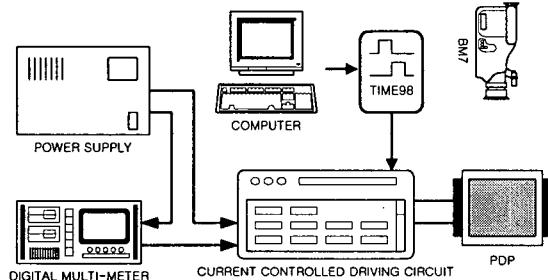


그림.4 소비 전력과 휴도 측정 방법

### 3. 실험 결과

#### 3.1. 최소 인가전압을 위한 실험

우선 실험용 패널에 맞는 외부 저장 커페시터( $C_s$ )를 선정하기 위해 일정한 인덕터에 커페시터를 변화시키면서 실험을 하였다. 또한 데이터의 변화에 따른 전류제어 구동방식의 특성을 살펴보기 위해서 full screen(42 lines), half screen(21 lines), 10 lines, 그리고 5 lines만을 방전시키며 특성을 살펴보았다. 그림.5은 데이터 변화에 따른 방전전압을 나타낸 것이다. 여기서 전압은 패널의 모든 셀이 전부 켜졌을 때의 전압을 가리키며 인덕터는 15uH로 고정 한 상태에서 실현하였다. 외부 저장 커

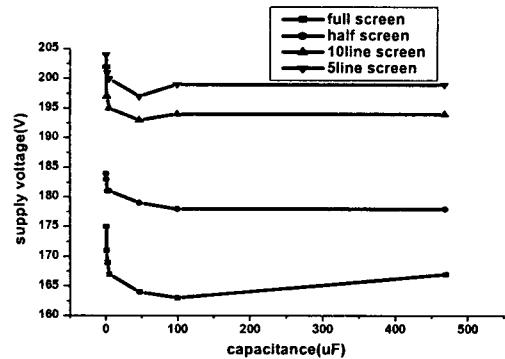


그림.5 데이터의 변화에 따른 공급 전압

페시터가 증가할수록 전원의 공급전압을 낮아지게 되면서 47uF 이상이 되면 인가전압은 일정하게 된다.

외부 저장 캐퍼시터( $C_s$ )를 47uF로 고정하고 인덕터를 변화시키면서 방전에 필요한 인가전압을 측정하였다. 그림.6은 인덕터의 변화에 따른 방전 시 필요한 인가전압을 나타낸다. 패널의 상태에 따라 최소전압인 곳이 다르게 나타나는데, 패널의 커페시턴스가 작을수록 최소방전 전압을 나타내는 인덕터의 값이 증가하게 된다. 만약에 우리가 146V 이상의 인가전압을 사용한다면, 외부 저장 커페시터( $C_s$ )를 47uF으로 고정하고 인덕터를 136~264uH 범위에서 사용하면 모든 데이터 변화에 관해서 안정적으로 4인치 패널을 구동시킬 수 있다. 146V는 기존의 유지회로의 213V보다 67V 낮은 값이다.

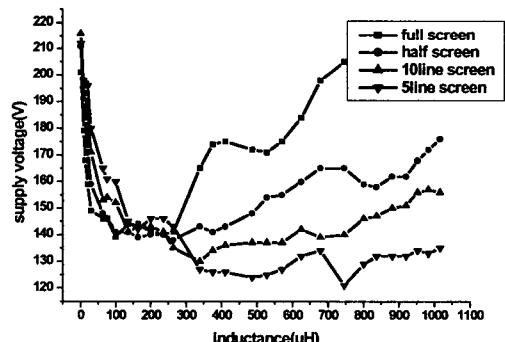


그림.6 인덕터의 변화에 따른 방전 전압

#### 3.2. 소비 전력 및 발광 효율 측정

그림.7은 인덕터의 변화에 따른 소비전력을 나타낸 것이다. full screen의 경우 인덕터가 200uH~300uH 사이에서 최소전력을 나타냈고 이후 서서히 증가하는 경향을 보이고 있다. half screen 경우 350uH 이하에서 일정하게 유지되며 10 lines 경우와 5 lines 경우는 700uH 이하에서 최소 전력을 나타내었다. 그러나 모두 100uH 이후 거의 일정한 소비 전력을 나타내고 있다. 표.1에서 인덕터가 264uH를 기준으로 보았을 때 기존 유지회로에 비하여 full screen 경우 60.7%, half screen 경우 42.8%, 10 lines 경우 5.3% 정도 감소되었다. 그러나 5 lines 경우에는 오히려 2.2% 증가하게 된 것을 볼 수 있다.

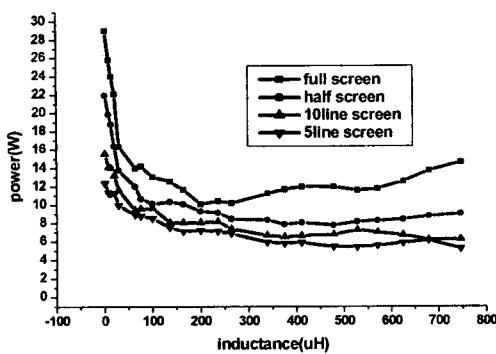


그림.7 인더터의 변화에 따른 소비 전력

표.1 전력 소비의 비교

	Full panel (42 lines)	Half panel (21 lines)	10 lines	5 lines
기존 유지회로 [W]	25.9	14.76	8.61	6.12
Current Controlled [W]	10.17	8.44	7.36	6.87
전력 감소율 [%]	60.7	42.8	5.3	-2.2

PDP의 발광 효율은 휘도와 입력전력으로 다음과 같이 결정된다.

$$\eta = \frac{\pi BS}{P_i} = \frac{\pi BS}{V_i(I_{on} - I_{off})} [lm/W] \quad (1)$$

여기서  $\pi$ 는 원주율,  $B$ 는 휘도( $cd/m^2$ ),  $S$ 는 표시면적 ( $m^2$ ),  $P_i$ 는 입력전력(W)이다.  $V_i$ 는 DC source에서 구동 회로에 공급되는 전압이며,  $I_{on}$ 는 방전이 있는 경우의 전류인 방전전류(firing current),  $I_{off}$ 는 방전이 없는 경우의 전류인 변위전류(displacement current)이다 [13]. 식 (1)로 계산한 발광 효율을 나타낸 것이 그림.8 이다. 표.2에서 인더턴스가 264uH 였을 때 full screen 경우 유지 회로의 발광 효율을 보다 60.1%, half screen 경우는 44.9% 나 증가하게 되었고, 10 lines 경우는 0%로 효율이 변화가 없었으며, 5 lines 경우는 6.8% 정도 증가하였다.

표.2 발광 효율의 비교

	Full panel (42 lines)	Half panel (21 lines)	10 lines	5 lines
기존 유지회로 [lm/W]	0.53	0.6	0.61	0.54
Current Controlled [lm/W]	1.33	1.09	0.61	0.58
효율 증가율 [%]	60.1	44.9	0	6.8

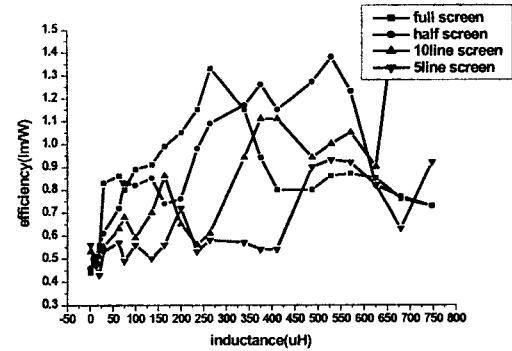


그림.8 인더터의 변화에 따른 발광 효율

### 3. 결 론

AC PDP를 위한 새로운 유지구동 방법인 전류제어 구동방식은 패널의 용량에 따라 최적의 외부 커패시터( $C_s$ )와 인더터( $L$ )를 선택하게 되면 LC공진을 이용하여 방전을 하기 때문에 저전압으로 구동을 할 수 있으며, 방전 개시 후 패널 양단간 전압을 유지하지 않기 때문에 소비전력의 주원인인 방전 전류를 줄일 수 있어 기존의 유지방전 회로에 비해 소비 전력과 발광 효율을 향상시킬 수 있다.

146V의 저전압으로 패널의 부하가 5 lines 인 경우부터 Full Panel인 경우까지 모두 안정적으로 구동할 수 있었으며, Full Panel을 부하로 사용한 경우 1.33 lm/W의 발광 효율을 얻을 수 있음을 실험을 통해 보였다.

### (참 고 문 헌)

- [1] H. Homma, et al., "Luminance Improvement of PDPs by an Extension of Light-Emission Duty to 90% with an HDTV Capability", SID97, pp.285-288 (1997).
- [2] Y. Kanazawa, et al., "High-Resolution Interlaced Addressing for Plasma Displays", SID99, pp.154-158 (1999).
- [3] Sakai T, "TV Display System Using Two-Line-at-a-time Addressing Gas-Discharge Color Panel", in Journal. Institute of Electronics Communications Engineers, Vol.62-B, No.10, pp.893-899 (1992).
- [4] Takahiro U, Akihiko I, Masaaki T, "High Efficient Sustain Circuit for AC Plasma Display", IDRC97, pp.386-389 (1997).
- [5] J-H Yang, J-K Kim, C-Y Yoon, K-W Whang, "A New Energy Recovery Circuit AC Plasma Display", ASID98, pp.1071-1073 (1998).
- [6] S. Yoshikawa et al, "Full-color AC plasma dispaly with 256 gray scale", Japan Display, pp 605-608 (1992).
- [7] K-W Whang, H-S Jeong, C-K Yoon, "Discharge Physics of AC Plasma Display Panel", SID '97, pp.394-397 (1997).
- [8] L. Weber, M. Wood, "Energy Recovery Sustain Circuit for the AC Plasma Display," SID '87, pp.92-95 (1987).
- [9] L. W. Weber and K. W. Warren, "Power efficient sustain drivers and address drivers for plasma panel", U. S. Patent 4,866,349, Sept. 1989.
- [10] R. G. Marcotte, "Display panel sustain circuit enabling precise control of energy recovery", U. S. Patent 5,670,974, Sep. 1997.
- [11] Muhammad H. Rashid, "Power Electronics Circuit, Devices, and Applications" 2nd Ed., prentice hall (1993).
- [12] C-K Yoon, "Development of New Structure AC Plasma Display Panel for High Luminance and Luminous Efficiency Characteristics", Doctoral thesis, Seoul University, pp.35-40 (2000).
- [13] C-H Lee, "Display Industry Technology", Physics High Technology, vol.8, no. 9, (1999), <http://mulli2.kps.or.kr/pht/>.