

대규모 계통의 디지털 시뮬레이션을 위한 계통분할 기법에 관한 연구

이철균 이진
LG 산전 전력연구소

김태균
전력연구소

A Study on Power System Decomposition Technique for Digital Simulation of Large Power System

Chul-Kyun Lee, Jin Lee,
LG Industrial systems

Tae-Kyun Kim
KEPRI

Abstract - This paper presents a power system decomposition technique for digital simulation of large power system. To decompose power system, distributed transmission line model is used. But this model can be used only for long transmission lines. In this paper, capacitor compensation method is proposed to use distributed transmission line model for short transmission line. And case study shows proposed method can be used for effective power system decomposition in digital simulation of large power system.

(Frequency dependent model)과 주파수 독립 모델 (Frequency independent model)로 나눌 수 있는데 주파수 의존 모델은 선로 자체의 특성해석에 주로 사용되며 계통의 과도현상 및 안정도 해석 시에는 주파수 독립 모델이 주로 사용되며 대표적인 모델이 Bergeron 선로 모델이다. Bergeron 선로 모델은 선로의 전체 저항만을 집중 정수로 표현한 모델로서 이의 등가 회로는 다음 그림 1과 같다.

1. 서론

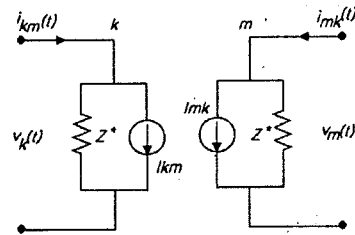


그림 1. Bergeron 선로 모델의 등가 회로

현재 전력계통의 시간 영역에서의 시뮬레이션은 전체 계통에 대한 어드미턴스 행렬을 구성하고 이의 연산을 통하여 매 타임스텝에서의 전압, 전류를 계산하게 된다. 그러나 계통의 모선수에 비례하여 행렬의 크기가 기하급수적으로 증가하기 때문에 전체 어드미턴스 행렬의 연산이 어려워지므로 효율적인 연산을 위해 분포정수 송전선로 모델을 이용하여 계통을 분할함으로써 전체 어드미턴스 행렬의 크기를 감소시키는 방법이 사용되고 있다. 그러나 분포정수 송전선로 모델은 이론상의 제약으로 인해 시뮬레이션 타임스텝에 비해 송전선로의 Travelling time이 작은 단거리 송전선로의 경우에는 적용할 수 없기 때문에 이러한 단거리 송전선로가 많은 국내 계통의 모의 시에 효율적으로 계통을 분할하기 어려운 점이 있다. 특히 RTDS (Real Time Digital Simulator)와 같은 실시간 시뮬레이션 툴의 경우에는 하드웨어적인 제약으로 인하여 연산 가능한 어드미턴스 행렬의 최대 크기가 제한되어 있기 때문에 적절한 계통 분할이 반드시 필요하다.

그림 1에서 k, m은 각각 선로의 양단을 나타내며 이때 등가회로 상의 전류원 I_{km}은 식(1)과 같으며, 전류원 I_{mk}는 식(2)와 같다.

본 논문에서는 국내 계통과 같이 분포정수 송전선로 적용이 어려운 다수의 단거리 송전선로를 포함하고 있는 대규모 계통의 디지털 시뮬레이션을 위한 계통 분할 기법을 제안하였다. 제안된 방법은 계통 분할을 위해서 분포정수 송전선로 모델을 적용해야 하는 특정 단거리 송전선로를 대상으로 캐패시터 보상 기법을 이용하여 분포정수 송전선로 모델을 적용하는 방법으로서 EMTDC 모의를 통하여 제안된 방법의 효율성을 확인하였다.

$$I_{km}(t-\tau) = \left[\frac{v_m(t-\tau)}{Z^*} + H \cdot i_m(t-\tau) \right] \quad (1)$$

$$I_{mk}(t-\tau) = \left[\frac{v_k(t-\tau)}{Z^*} + H \cdot i_k(t-\tau) \right] \quad (2)$$

여기서

$$Z^* = Z_c + \frac{R}{4}, \quad H = \frac{Z_c - R/4}{Z_c + R/4}$$

R : 선로의 전체 저항 [Ω]

Z_c : 선로의 특성임피던스 [Ω]

τ : 선로의 Travelling Time (sec)

식(1), (2)에서 알 수 있듯이 k단의 전류원 I_{km}은 τ (sec) 이전의 m단 전압 및 전류에 의존하며 마찬가지로 m단의 전류원 I_{mk}는 τ(sec) 이전의 k단 전압 및 전류에 의존한다. 따라서 이와같은 Bergeron 선로 모델의 선로 양단은 시간에 따라 순차적으로 진행되는 디지털 시뮬레이션에서 완전히 독립적인 회로로 구성 가능하다. 이는 Bergeron 송전선로 모델을 사용한다면 디지털 시뮬레이션 상에서 전체 계통을 다수의 계통으로 분할할 수 있다는 것을 나타낸다. 그러나 Bergeron 선로 모델을 사용하기 위해서는 송전선로의 Travelling Time인 τ가 시뮬레이션 타임스텝 (Δt)보다 커야 한다는 제약이 있다. 따라서 τ가 Δt보다 적은 단거리 송전선로에서 대해서는 Bergeron 모델

2. 분포정수 송전선로 모델

분포정수 송전선로 모델은 Travelling wave이론을 적용하여 송전선로를 표현한 모델로서 현재까지 가장 정확한 모델이라 할 수 있으며 EMTP, EMTDC를 비롯한 다양한 순시치 전력계통 해석툴에서 사용되고 있는 모델이다. 분포정수 송전선로 모델은 선로의 임피던스 값의 주파수 의존도에 따라서 주파수 의존 모델

을 적용할 수가 없기 때문에 선로 양단을 독립적인 회로로 구성할 수 없다. 특히 국내 계통의 경우에는 다수의 단거리 송전선로를 포함하고 있기 때문에 분포정수 송전선로 모델을 이용한 효과적인 계통 분할에 어려운 점이 있다.

3. 캐패시터 보상 기법

Travelling Time이 Δt 보다 작은 단거리 송전선로에 대하여 분포정수 송전선로 모델인 Bergeron 선로 모델을 적용하기 위해서는 강제적으로 송전선로의 Travelling Time을 Δt 이상으로 변경하여야만 한다. 이렇게 강제적으로 송전선로의 Travelling Time을 변경하기 위해서는 송전선로의 인덕턴스와 캐패시턴스 또는 선로의 길이를 변경하여야만 하는데 이때 선로의 전체 임피던스 및 어드미턴스는 원래의 값과 달라지기 때문에 정상상태에서의 선로 양단의 전압 및 전류가 원래의 선로와 달라지게 된다.

본 논문에서 제안된 캐패시터 보상 기법은 계통 분할을 위해서 단거리 송전선로의 캐패시턴스를 변경하여 Travelling Time을 증가시킴으로써 Bergeron 모델을 적용 가능하게 하고 변경된 선로 캐패시턴스에 대해서는 별도로 선로 양단에 추가적인 병렬 인덕턴스를 삽입함으로써 원래의 선로와 동일한 캐패시턴스를 가지도록 보상을 해주는 방법이다.

그림 2는 Travelling Time이 시뮬레이션 타임스텝 (Δt)보다 작은 단거리 송전선로를 나타낸다.

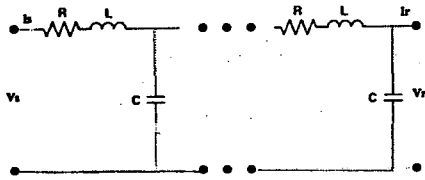


그림 2. 단거리 송전선로

그림 2에서 R, L, C는 각각 송전선로의 단위길이당 저항, 인덕턴스, 캐패시턴스를 나타낸다. 이때 송전선로의 Travelling Time(τ)은 전체 선로 길이가 l 이라면 식 (3)과 같이 된다.

$$\tau = l \cdot \sqrt{LC} < \Delta t \quad (3)$$

따라서 Bergeron 선로 모델 적용을 위하여 식 (3)의 τ 를 n 배로 증가시키기 위해서는 C를 n^2 배로 증가시키면 된다. 즉, 이때 C를 n^2 배로 증가시키게 되면 원래의 선로와는 다른 캐패시턴스 값을 갖게 되므로 이의 보상을 위해서 선로 양단에 기존 선로와 동일한 선로 캐패시턴스 값을 유지시켜주기 위한 인덕턴스(L_c)를 병렬로 추가해야 한다. 다음 그림 3은 이러한 캐패시터 보상 기법을 적용했을 때 변경된 선로의 모습을 나타낸다. 그림 3에서 선로의 R, L은 변화가 없지만 C의 경우에는 원래 선로의 τ 를 증가시키기 위하여 C' 으로 변경이 되고 이러한 변경분에 대한 보상을 위하여 선로의 양단에 병렬 인덕터 L_c 가 추가된다. 결과적으로 그림 2의 R, L, C 성분을 갖는 단거리 송전선로는 R, L, C' 성분을 갖는 장거리 송전선로와 선로 양단의 병렬 인덕턴스 L_c 로 구성된다. 여기서 병렬 인덕턴스 L_c 를 제외한 장거리 송전선로의 Travelling Time(τ')은 다음 식 (4)와 같다.

$$\tau' = l \cdot \sqrt{LC'} = l \cdot \sqrt{L(n^2C)} = n\tau > \Delta t \quad (4)$$

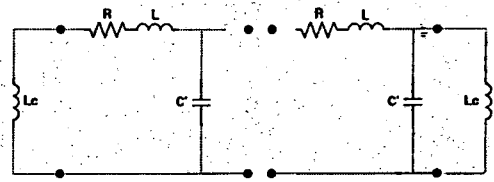


그림 3. 캐패시터 보상기법 적용후의 송전선로

따라서 캐패시턴스를 보상함으로써 Δt 보다 큰 Travelling Time을 가지는 새로운 송전선로는 분포정수 송전선로 모델인 Bergeron 선로 모델의 적용이 가능해지고 이를 이용해서 효율적인 계통 분할이 가능하게 된다.

4. 병렬 인덕턴스의 계산

캐패시터 보상 기법을 이용하여 단거리 송전선로의 Travelling Time을 증가시키기 위해서는 그림 3에서와 같이 원래 송전선로와 동일한 선로 캐패시턴스를 갖게 하도록 송전선로의 양단에 병렬 인덕턴스 L_c 를 추가해야 한다. 이때 병렬 인덕터 L_c 는 보상된 캐패시턴스 C' 에 따라 결정이 되는데 이의 계산은 다음과 같다.

정상 상태에서의 일반적인 분포정수 송전선로의 송전단 및 수신단의 전압, 전류 관계식은 다음 식 (5), (6)과 같이 표현된다.

$$V_S = V_R \cosh \gamma l + I_R Z_c \sinh \gamma l \quad (5)$$

$$I_S = I_R \cosh \gamma l + \frac{V_R}{Z_c} \sinh \gamma l \quad (6)$$

$$Z_c = \sqrt{\frac{z}{y}} \quad : \text{선로의 특성 임피던스}$$

$$\gamma = \sqrt{yz} \quad : \text{선로의 전파 정수}$$

여기서 z, y 는 각각 송전선로의 단위길이당 직렬 임피던스와 병렬 어드미턴스를 나타내며 l 은 선로의 길이를 나타낸다. 식 (5), (6)을 이용하여 단거리 송전선로 표현에 사용되는 집중정수 송전선로 모델인 PI형태로 표현하면 그림 4와 같다.

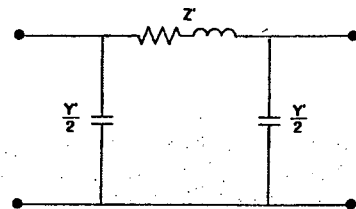


그림 4. 집중정수 송전선로의 PI형 등가회로

$$Z = Z_c \sinh \gamma l = \sqrt{\frac{z}{y}} \sinh \gamma l = zl \frac{\sinh \gamma l}{\gamma l} \quad (7)$$

$$\frac{Y}{2} = \frac{\gamma l \tanh \gamma l / 2}{2 \gamma l / 2} \quad (8)$$

그림 4의 집중정수 송전선로의 PI형 등가회로를 집중정수 송전선로인 PI 선로 모델과 비교하면 다음 표 1과 같다. 표 1에서 PI형 송전선로 모델의 Z 와 $\frac{Y}{2}$ 은 각각 송전선로 전체의 직렬 임피던스와 병렬 어드미턴스를 나

표 1. PI형 선로 모델 상에서의 선로정수 비교

선로정수	PI형 송전선로 모델	분포정수 송전선로 모델
직렬 임피던스	Z	$z l \frac{\sinh \gamma l}{\gamma l}$
병렬 어드미턴스	$\frac{Y}{2}$	$\frac{\gamma l}{2} \frac{\tanh \gamma l / 2}{\gamma l / 2}$

타내며 분포정수 송전선로 모델에서는 $z l$ 과 $\frac{\gamma l}{2}$ 가 전체 직렬 임피던스와 병렬 어드미턴스를 나타낸다. 따라서 $Z = z l$ 이며 $\frac{Y}{2} = \frac{\gamma l}{2}$ 이 된다. 따라서 PI형 송전선로 모델과 분포정수 송전선로 모델은 직렬 임피던스와 병렬 어드미턴스에서 각각 $\frac{\sinh \gamma l}{\gamma l}$ 와 $\frac{\tanh \gamma l / 2}{\gamma l / 2}$ 에 따라서 차이가 생기게 된다. 그러나 \sinh 함수 및 \tanh 함수의 특성상 γl 이 작을수록 이 차이는 줄어들게 되기 때문에 선로의 길이가 짧다면 식 (9), (10)과 같이 된다.

$$Z = z l \frac{\sinh \gamma l}{\gamma l} \approx z l = Z \quad (9)$$

$$\frac{Y}{2} = \frac{\gamma l}{2} \frac{\tanh \gamma l / 2}{\gamma l / 2} \approx \frac{\gamma l}{2} = \frac{Y}{2} \quad (10)$$

따라서 그림 3에서의 송전선로 캐패시터 보상에 따른 병렬 인덕턴스의 계산은 단거리 송전선로를 대상으로 하기 때문에 집중정수 송전선로 모델인 PI 선로 모델을 이용하여 계산할 수 있다.

Travelling Time을 n 배로 하기 위해서는 원래 선로의 C 를 n^2 배를 해야 하기 때문에 식 (10)의 γ 는 $n^2 \gamma$ 가 되므로 식 (11)에 의해서 그림 3의 병렬 인덕턴스 L_c 를 계산 할 수 있다.

$$\frac{1}{\omega L_c} = n^2 \frac{\gamma}{2} - \frac{\gamma}{2} = \frac{\omega C}{2} (n^2 - 1) \quad (11)$$

4. 사례 연구

본 논문에서 제안된 캐패시터 보상기법의 신뢰성을 확인하기 위하여 EMTDC를 이용한 과도 상태 모의를 수행하였다. 모의에 사용된 송전선로는 35.6(μ sec)의 Travelling Time을 가지는 송전선로로서 EMTDC 상에서 50(μ sec)의 타임스텝을 이용하였다. 이 경우에 송전선로의 Travelling Time이 타임스텝보다 작기 때문에 본 논문에서 제안된 캐패시터 보상기법을 적용하여 71.2(μ sec)의 Travelling Time으로 변경하여 Bergeron 선로모델과 PI형 집중선로 모델을 적용하였으며 그 결과의 확인을 위하여 원래 선로인 35.6(μ sec)의 PI형 선로와 결과를 비교하였다. 또한 병렬 인덕턴스의 영향을 확인하기 위하여 병렬 인덕턴스를 추가하지 않은 경우에도 결과를 비교하였다. 다음 그림 5와 6은 각각 송전선로의 과도 상태에서 송전단의 유,무효 전력 변화를 나타내며 결과 파형에서 알 수 있듯이 캐패시터 보상 기법을 통해 송전선로의 Travelling Time을 변경하였을 때도 적절한 병렬 인덕턴스의 추가함으로써 원래의 송전선로와 동일한 응답을 나타냄을 확인할 수 있다.

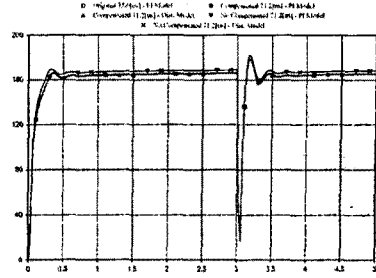


그림 5. 송전단 유효전력의 변화

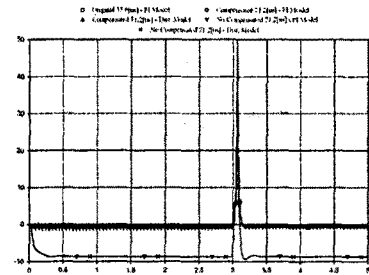


그림 6. 송전단 무효전력의 변화

5. 결 론

본 논문에서는 국내 제통과 같이 분포정수 송전선로 적용이 어려운 다수의 단거리 송전선로를 포함하고 있는 대규모 계통의 디지털 시뮬레이션을 위한 계통 분할 기법을 제안하였다. 제안된 방법은 송전선로의 캐패시턴스를 증가시킴으로써 송전선로의 Travelling Time을 증가시키는 방법으로서 분포정수 송전선로 모델을 적용할 수 없는 단거리 선로를 적용할 수 있게 하였으며 캐패시턴스 변경으로 인한 원래 송전선로와의 캐패시턴스 차이를 선로 양단에 병렬 인덕턴스를 추가함으로써 상쇄시킬 수 있음을 보였다. 또한 사례 연구를 통해서 제안된 방법의 신뢰성을 확인하였다.

(참 고 문 헌)

- [1] Dommel H.W., "Digital Computer Solution of Electromagnetic Transients in Single and Multi-Phase Networks", IEEE Trans. on PAS, Vol. PAS-88, No.4, pp388-399, April 1969
- [2] Marti J.R., "Accurate Modelling of Frequency Dependent Transmission Lines in Electromagnetic Transient Simulation", IEEE Trans. on PAS, Vol. PAS-101, No.1, pp147-155, Jan 1982
- [3] HVDC Research Center, EMTDC Users Manual, Manitoba HVDC Research Center, 1986
- [4] John J.G., Power System Analysis, McGrawHill, 1994