

WLAN IEEE 802.11a Convolutional 부호기의 Puncturing Pattern에 따른 성능 분석

조 영 규, 정 차 근
호서대학교 정보제어공학과 영상 및 신호처리연구실

Performance Evaluation of WLAN IEEE 802.11a Convolutional Encoder according to Puncturing Pattern

Young-Kyu Cho, Cha-Keon Cheong
The School of Electrical Engineering, Hoseo University

요 약

본 논문에서는 광대역 무선 데이터 서비스용으로 표준화된 WLAN IEEE 802.11a Convolutional 부호기의 평치링 패턴에 따른 성능을 분석하고, 간략화된 구현 방법을 제시한다. 제한된 주파수 대역에서 Convolutional 부호기의 구조를 변경함이 없이 정보 전송율을 향상시키기 위해 부호기에서 출력되는 비트열을 일정한 비트 간격마다 1비트씩 생략하는 평치링 기법이 주로 이용된다. IEEE 802.11a WLAN 채널코딩에서도 부호율이 1/2, 구속장 7인 Convolutional 부호기를 기반으로 2/3와 3/4과 같은 높은 부호율을 얻기 위해 평치링 기법을 채택하고 있다. 본 논문에서는, 단일 하드웨어 구조를 사용해서 1/2의 기본 부호율로부터 전송율에 따라 WLAN IEEE 802.11a의 평치링에 의한 부호율 2/3와 3/4에서, 부호기의 구조를 간략화하기 위해 평치링 패턴 구조에 따른 부호화 성능을 조사하고 단일 하드웨어 구조를 사용해서 이들 부호율의 시스템을 구현할 수 있도록 한다. 모의 실험에서는 부가 백색 가우시안 잡음 현상이 존재하는 채널을 모델링 해서, BPSK와 QPSK의 변조방법에 대해 WLAN IEEE 802.11a 평치링 패턴에 따른 부호화 성능을 제시한다.

1. 서 론

최근 인터넷의 보급의 확산과 멀티미디어 정보 취급의 급속한 증가에 의한 정보 통신시대의 전개와 함께, 정보통신기기의 이동성 및 개인화가 빠르게 진전되고 있다. 또한 휴대용 컴퓨터 및 PDA의 보급이 확산됨에 따라 장소에 상관없이 네트워크 망에 접속하는 수단으로 무선 LAN의 필요성이 증대되고, 그 보급이 빠르게 진전되고 있다. 무선 LAN은 기존 유선 LAN에 비해서 데이터 전송률은 떨어지지만, 특정한 장소나 위치에 구애됨이 없이 필요한 정보의 송수신을 가능케 하는 이점을 가질 수 있기 때문에 응용분야가 확대되고 있다. 특히 4세대 이후의 무선 통신 시스템에서는 IMT-2000과 같은 시스템과 무선 LAN과의 연동까지 생각하고 있어 많은 관심을 받고 있다. 또한, 최근 OFDM 기술의 적용으로 6-54Mbps까지의 데이터 전송속도를 갖는 IEEE 802.11a 무선 LAN 표준안이 확정되어 광대역 초고속

전송 실현의 가능성이 증가되고 있다.[1]

PC나 주변 Network으로부터 송신되는 데이터는 MAC에서 제어되어 IEEE 802.11a 모뎀의 CODEC부로 입력된다. CODEC부 중 IEEE 802.11a는 채널 에러에 대한 정보보호를 위한 채널 부호화기로서 부호율 1/2, 구속장 $K=7$ 인 Convolutional 부호기와 BPSK, QPSK, 16-QAM과 같은 변조기를 사용해서, 각각 6Mbps, 12Mbps, 24Mbps의 데이터 전송율을 갖도록 하고 있다. 또한, 보다 다양하고 높은 데이터 전송율을 확보하기 위해 각 변조방식과 전송율에 따라 평치링 기법을 사용해서 2/3와 3/4과 같은 부호율이 얻어지도록 하고 있다. 이상과 같은 IEEE 802.11a Convolutional 부호기를 보다 간단한 회로로 구현하기 위해서도 평치링 패턴에 좌우됨이 없는 단일 하드웨어 구조의 사용이 요구된다.

따라서 본 논문에서는 이를 위한 연구의 한 과정으로 평치링 패턴 구조에 따른 Convolutional 부호기의 성능을 분석하고 단일 하드웨어 구조를 사용해서 회로를 구

현할 수 있는 방법을 제시한다. 이는 평처링 행렬의 주기를 동일하게 해서 평처링을 수행 함으로써 2/3와 3/4의 부호율을 생성한다.

이하, 본 논문의 구성은 다음과 같다. II절에서는 WLAN IEEE 802.11a Convolutional 부호기의 평처링 과정을 간략히 기술하고, III절에서 Viterbi 복호기를 소개한다. AWGN 채널 모델에 따른 모의실험 결과를 IV절에서 제시하고 결론을 기술한다.

II. WLAN IEEE 802.11a Convolutional 부호기와 평처링 과정

1. WLAN IEEE 802.11a Convolutional 부호기

일반적인 (n, k, m) Convolutional 부호기는 m 메모리와 k 입력비트, n 출력비트를 갖는 선형 순서회로로 정의 된다. 부호어의 생성은 구속장이 K 일 때 $K-1$ 비트의 과거 데이터와 현재 입력 데이터와의 상관관계를 이용하여 얻어진다.[2] IEEE 802.11a의 구속장 K 는 7로 정의되고, 부호율 1/2인 Convolutional 부호기를 사용하며 부호어를 생성하기 위한 생성다항식은 다음 식(2)로 정의 된다.

$$\begin{aligned} g_1 &= 133_8 = 1011011_2 = 1 + x^2 + x^3 + x^5 + x^6 \\ g_2 &= 171_8 = 1111001_2 = 1 + x + x^2 + x^3 + x^6 \end{aligned} \quad (2)$$

2. Convolutional 부호의 평처링 과정

부호율에 따라 여러 개의 부호기와 복호기를 사용하는 것보다 평처링에의 과정으로 부호율을 변화시키는 것이 일반적인 개념이다. 평처링 기법은 송신단에서 부호화된 출력 비트열에서 일정한 비트 간격마다 1비트씩을 생략하고 전송함으로써 전송되는 비트 수를 줄이고 부호율을 높이는 것을 말하며 수신단에서 생략된 위치에 Zero값을 할당하여 복호함으로써 하나의 부호화기와 하나의 복호기만을 사용하여 여러 부호율을 생성할 수 있으므로 시스템의 복잡도를 줄일 수 있다. IEEE 802.11a의 Convolutional 부호기에서도 1/2의 기본 부호율로부터 전송율에 따라 2/3와 3/4의 높은 부호율을 얻기 위해 평처링을 기법을 사용한다.

그림 2는 기본 부호율 1/2인 IEEE 802.11a Convolutional 부호기에서 2/3과 3/4의 부호율에서의 평처링과 디평처링의 과정을 나타내고 있다. 즉 802.11a는 부호율 2/3를 얻기위해 Convolutional 부호기에서 부호화된 데이터 비트에서 4 비트를 한 주기로 4번째 데이터를 평처링하고 3/4의 부호율을 얻기 위해 Convolutional 부호기에서 부호화된 데이터 비트에서 6 비트를 한 주기로 4번째 및 5번째 비트를 평처링하는

패턴을 정의하고있다. 또한 수신단에서는 송신단에서 사용하는 것과 동일한 부호율에 따른 평처링 패턴에 따라 평처링된 비트위치에 더미 비트를 삽입 후 복호를 수행한다.

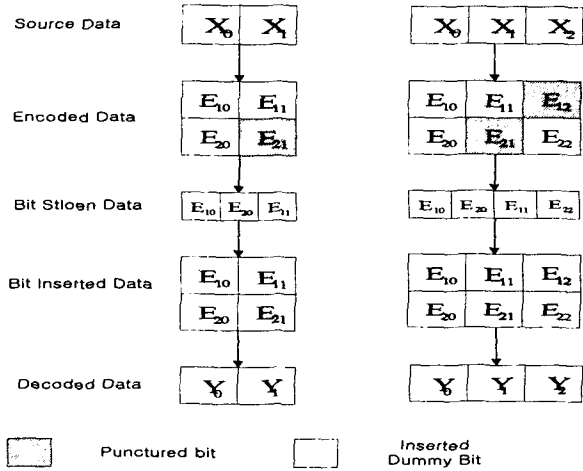


그림 2. 부호율 2/3와 3/4을 생성하기 위한 평처링과 디평처링 과정

3. 단일 구조의 평처링 패턴

전송율에 따라 2/3와 3/4의 부호율을 얻기 위해서는 그림 2와 같은 평처링 패턴을 사용하는 경우 부호율에 따라 하드웨어를 구현하는 것이 필요하다. 이는 비록 회로 규모가 적다고 해도 가능한한 단일 회로 구조를 실현하는 것이 바람직하다.

이를 위해서 본 논문에서는 그림 3과 같은 구조의 사용을 제안한다. 즉 그림 3 (a)는 부호율 6/9(=2/3), 그림 3 (b)는 부호율 6/8(=3/4)를 얻기위한 평처링 패턴이다. 즉 그림 3과 같이 부호화된 데이터 비트에서 12비트를 한 주기로 하고 IEEE 802.11a에 제안된 평처링 패턴에 따라 평처링을 함으로써 평처링 패턴으로 부터 부호율에 따른 각각의 하드웨어를 구현할 필요없이 단일화된 하드웨어 구조로써 전송율에 따른 부호율을 생성할 수 있다.

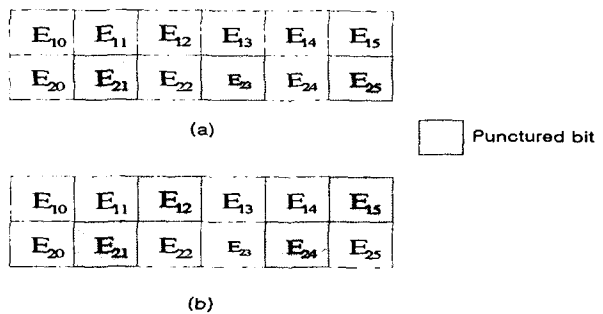


그림 3. 부호율 6/9, 6/8를 생성하기 위한 단일화된 평처링 패턴

III Viterbi 복호기

Convolutional 부호기로부터 부호화된 심볼의 복호로 Viterbi 복호기를 사용해서 수행한다. Viterbi 알고리즘은 BM(branch metric)과 PM(path metric)이라는 변수를 통해 최대유사복호를 수행한다. BM은 상태천이도에 의해 생성된 기준 데이터와 송신된 데이터와의 차를 구하는 것으로 Hamming 거리와 Euclidean 거리를 Metric으로 사용하고 연판정(soft decision)으로 최소거리를 구해서 복호 하는 기법이 널리 사용되고 있다.

Viterbi 복호기의 구조는 그림 3과 같이 크게 BMG(Branch metric generator), ACS(Add-Compare-Select), TB(Trace Back)부분으로 구성된다. BMG부는 입력 데이터에서 BM(Branch metric)값을 계산해주는 부분이고 ACS부는 BM값과 이전 데이터에 의해 생성된 PM(Path Metric)값을 더해주고 같은 상태로 천이하는 Branch들의 값을 비교해 상태천이 정보를 선택해 이 값을 TB부에 보낸다. TB부는 ACS부에서 보낸 결정비트를 저장하고 있다가 역추적(trace back)을 통해 survival path를 구하고 이 값을 결과 값으로 출력한다. 역추적에 필요한 메모리의 크기는 구속장 K의 5-6배가 적당한 것으로 보고되고 있다.[3] 본 논문에서는 메모리의 크기를 35로 정했다. 또한 수신 데이터는 복호기 입력전에 3비트의 양자화를 이용하였으며 이 경우 Viterbi 디코더를 구현할 경우 경판정과 비교하여 S/N비에서 2dB의 성능향상을 가진다.[4]

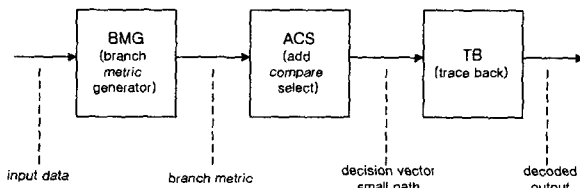


그림 4. Viterbi decoder의 구조

IV 모의실험 결과

본 논문에서는 채널 모델은 AWGN 채널을 모델링하였고, IEEE 802.11a에서 전송율에 따른 부호율 1/2과 2/3와 3/4에서 BPSK와 QPSK 변조방식을 사용하여 실험하였다. 복호 알고리즘은 Viterbi 복호기를 사용하였다. 부호율 3/4과 2/3을 생성하기 위한 평처링 행렬은 표 1과 표 2와 같다.

그림 5 (a)와 (b)는 부호율 3/4, 그림 6 (a)와 (b)는 부호율 2/3을 생성하기 위한 평처링 행렬과 변조방법에

따른 성능을 비교한 것이다. 신호 대 잡음비가 높아 질수록 그림 5 (a)와 (b)에서 평처링 행렬 P34, P05, P12의 성능이 P25, P03, P14의 성능보다 월등이 우수함을 확인할 수 있었고, 그리고 평처링 행렬 P34의 성능이 다른 평처링 행렬에서 보다 성능이 가장 우수함을 확인할 수 있었다. 또한 그림 6 (a) BPSK 변조시 평처링 행렬에 따른 성능은 거의 유사하나 평처링 행렬 P3의 성능이 가장 좋음을 알수 있으며 그림 6 (b) QPSK 변조시 신호대 잡음비가 증가할수록 평처링 행렬 P0, P2보다 P1, P3의 성능이 우수함을 확인할 수 있었고, 그리고 평처링 행렬 P3이 P0, P1, P2에 비해 우수한 성능을 보임을 확인였다.

V 결론

WLAN IEEE 802.11a Convolutional 부호기에서 평처링 패턴에 따른 단일 하드웨어 구현에 대해 제시하고, 부호율 2/3와 3/4에서의 평처링 패턴에 따른 성능을 분석하였다.

실험 결과 IEEE 802.11a에서 제안한 평처링 패턴 구조가 다른 평처링 패턴에 비해 가장 뛰어난 성능 보인다. 또한 IEEE 802.11a의 평처링 패턴을 따른 부호율 6/8과 6/9의 평처링 패턴을 생성함으로써 단일 하드웨어 구현을 할수 있다.

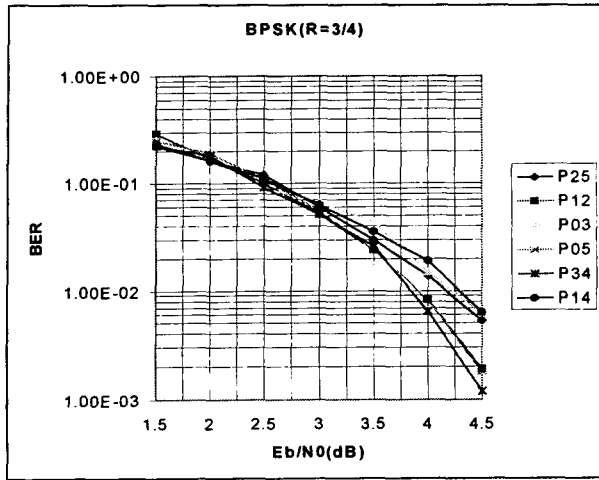
향후 연구 과제는 IEEE 802.11a는 전송속도에 따라 부호율과 변조방식에 다르므로 이에대한 평처링 패턴에 따른 성능 분석이 이루어져야 하며, 또한 평처링 패턴에서의 성능 차이에 대한 분석이 필요하다.

표 1. 부호율 1/2에서 부호율 3/4를 생성하기 위한 평처링 행

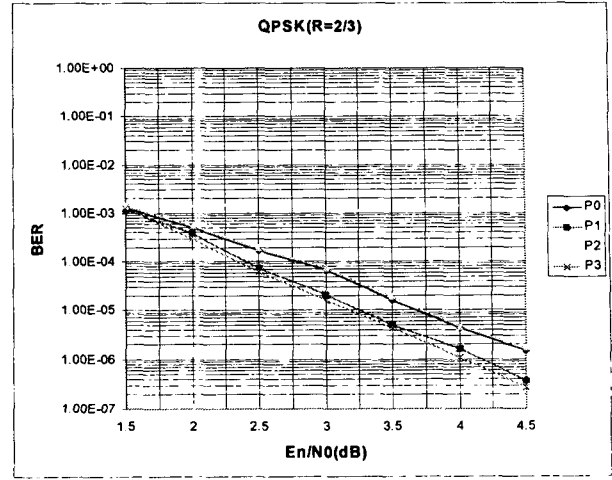
평처링 행렬	평처링 행렬
$P25 = \begin{bmatrix} 1 & 0 & 1 \\ 1 & 1 & 0 \end{bmatrix}$	$P05 = \begin{bmatrix} 0 & 1 & 1 \\ 1 & 1 & 0 \end{bmatrix}$
$P12 = \begin{bmatrix} 1 & 0 & 1 \\ 0 & 1 & 1 \end{bmatrix}$	$P34 = \begin{bmatrix} 1 & 1 & 0 \\ 1 & 0 & 1 \end{bmatrix}$
$P03 = \begin{bmatrix} 0 & 1 & 1 \\ 1 & 0 & 1 \end{bmatrix}$	$P14 = \begin{bmatrix} 1 & 1 & 0 \\ 0 & 1 & 1 \end{bmatrix}$

표 2. 부호율 1/2에서 부호율 2/3를 생성하기 위한 평처링 행렬

평처링 행렬	평처링 행렬
$P0 = \begin{bmatrix} 0 & 1 \\ 1 & 1 \end{bmatrix}$	$P2 = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$
$P1 = \begin{bmatrix} 1 & 1 \\ 0 & 1 \end{bmatrix}$	$P3 = \begin{bmatrix} 1 & 1 \\ 1 & 0 \end{bmatrix}$

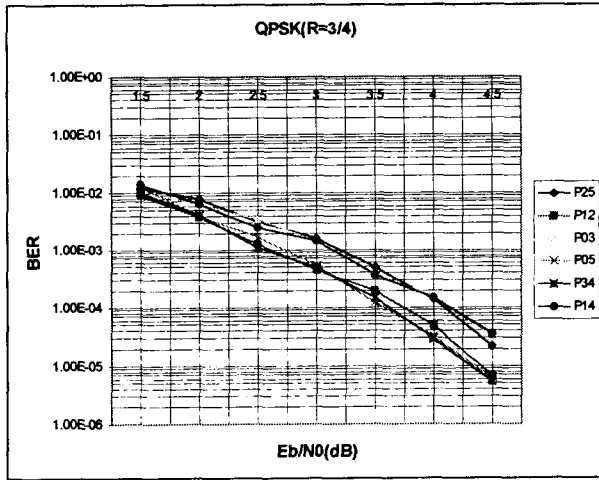


(a)



(b)

그림 6. BPSK 변조방식에서 부호율 2/3를 생성하기 위한 평처링 행렬에 따른 성능

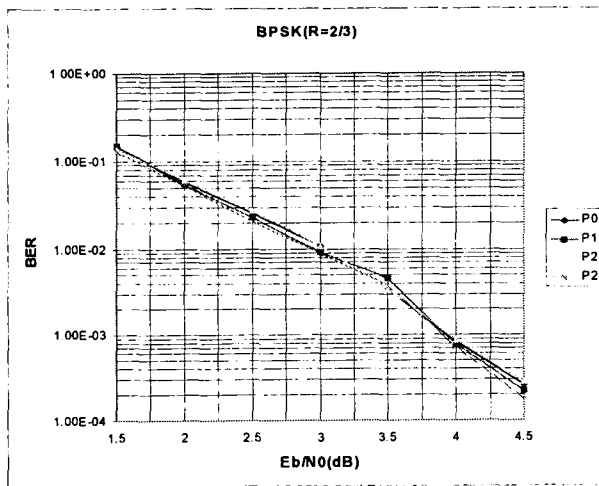


(b)

그림 5. BPSK, QPSK 변조방식에서 부호율 3/4를 생성하기 위한 평처링 행렬에 따른 성능

참고문헌

- [1] IEEE std 802.11a Wireless LAN Medium Access control(MAC) and physical Layer(PHY) Specifications : Higher-Speed Physical Layer Extension in the 5 GHz Band, 1999
- [2] Stephen B. Wicker, Error Control Systems For Digital Communication And Storage, Prentice Hall, Inc., 1995
- [3] 김재석, 조용수, 조중휘, "이동통신용 모델의 VLSI 설계", 대영사, 2001
- [4] AHA Application Note "Soft Decision Thresholds and Effect on Viterbi Performance"



(a)