

## Ti(Ta)-capped NiSi 형성에 관한 연구 (A Study on the Formation of Ti(Ta)-capped NiSi)

수원대학교 전자재료공학과 박수진, 이근우, 배규식

반도체소자의 초미세화에 따라 채널길리와 배선선 폭은  $0.1\mu\text{m}$  대로 줄어들고, 이에 따라 단채널효과, 소스/드레인에서의 기생저항 증가, 게이트에서의 RC 시간지연 증가 등의 문제가 야기되었다. 이를 해결하기 위하여 자기정렬 실리사이드화 공정을 통해  $\text{TiSi}_2$ ,  $\text{CoSi}_2$  같은 금속 실리사이드를 접촉 및 게이트 전극으로 사용하려는 노력이 진행되고 있다. 그런데  $\text{TiSi}_2$ 는 면저항의 선풍의존성 때문에, 그리고  $\text{CoSi}_2$ 는 실리사이드 형성시 과도한 Si 소모로 인해 차세대 MOSFET소자에 적용하기에는 한계가 있다. 반면, NiSi는 이러한 문제점을 나타내지 않고 저온 공정이 가능한 재료이다. 그러나, NiSi는 실리사이드 형성시 NiSi/Si 계면의 산화와 거침성(roughness) 때문에 높은 누설 전류와 면저항값, 그리고 열적 불안정성을 나타낸다.

한편, 초고집적 소자의 배선재료로는 비저항이 낮고 electro- 및 stress-migration에 대한 저항성이 높은 Cu가 사용될 전망이다. 그러나, Cu는 Si,  $\text{SiO}_2$ , 실리사이드로 확산·반응하여 소자의 열적, 전기적, 기계적 특성을 저하시킨다. 따라서 Cu를 배선재료로 사용하기 위해서는 확산방지막이 필요하며, 확산방지재료로는 Ti, TiN, Ta, TaN 등이 많이 연구되고 있다.

본 연구는 NiSi 형성시 산소친화력이 강한 Ti 또는 Ta를 capping층으로 사용하여 NiSi의 열적불안정성과 누설전류 문제를 해결하고자 하였다.

Ni, Ti/Ni, Ta/Ni박막을 두께변화를 주면서 Thermal evaporator와 D.C sputter를 사용하여 단결정 Si에 증착하고,  $500\sim 800^\circ\text{C}$ 에서 100초간 급속열처리하였을 때 면저항값의 급격한 변화를 관찰하였고, AES분석 결과 Ni이 기판쪽으로 깊숙이 확산하여 NiSi를 형성하였음을 확인할 수 있었다. 그러나, Si 보다는 Ni 원자가 약간 더 많은 것으로 보아  $\text{Ni}_2\text{Si}$ 도 일부 남아 있는 것으로 보인다. 그러나,  $600^\circ\text{C}$ 까지는 세 경우 모두 열적안정성을 나타내었으나  $700^\circ\text{C}$ 에서는 Ti(Ta) capping으로 사용한 시편만이 열적안정성을 나타내었다. 또한, Thermal evaporator와 D.C sputter를 사용하여 Ni, Ti/Ni, Ta/Ni를 다결정 Si위에 증착한 후  $500\sim 800^\circ\text{C}$ 에서 100초간 급속열처리하였을 때 단결정 Si에 증착하였을때와 유사한 결과를 얻었지만 Ta/Ni박막은  $700^\circ\text{C}$ 에서 면저항이 급격히 증가했다가  $800^\circ\text{C}$ 에서 급격히 감소함을 관찰할 수 있었다.