

Electrical and Structural Property of PEALD ZrO₂ Gate Dielectric Depending on Annealing Temperature

전 형탁, 강 계명*, 김 양도, 한 지용, 구 재형, 최 성우
한양대학교, *서울산업대학교

metal-oxide-semiconductor(MOS)에서 gate oxide의 두께가 100nm이하로 줄면서 gate dielectric을 통한 leakage current와 그로 인한 소자의 신뢰성 중요한 문제가 되었습니다. 그래서 나온 해결책중의 하나가 고유전율을 갖는 유전체를 사용해 실제 gate dielectric의 두께는 늘이고 equivalent oxide 두께는 줄여서 capacitance 값을 크게하고 leakage current 값을 작게 하는 방법이 제시되었습니다. 고유전율을 갖는 여러 가지 물질중에서 ZrO₂가 유전상수가 크고 silicon과 접촉에 있어서 좋은 열적 안정성을 갖고 있기 때문에 SiO₂를 대체할 물질로 쓰여 질 가능성이 큼니다. 우리는 여기서 ZrO₂ thin film을 Plasma Enhanced Atomic Layer Deposition(PEALD)방법으로 증착하여 각각 600, 800, 1000도에서 Rapid Thermal Annealing(RTA)처리를 하고 450도 진공 furnace에서 forming gas(N₂+H₂)를 사용하여 열처리 한 시편들과 800도에서 RTA처리후 각각 350, 450, 550도 진공 furnace에서 역시 forming gas(N₂+H₂)를 사용하여 열처리한 시편들의 C-V 및 I-V를 측정하였고, XPS, XRD, TEM 분석등을 통해서 impurity와 결정구조가 전기적 특성에 영향을 어떻게 영향을 주는지 알아보았습니다. 위에서 ZrO₂ thin film은 TDEAZ source를 precursor로 사용하고 O₂ plasma를 reactant gas로 이용하였습니다. C-V 및 I-V를 측정하기 위해서 Pt를 전극으로 사용하였으며 그 두께는 약 1000Å 정도를 evaporator로 증착하였습니다.

600, 800, 1000도에서 Rapid Thermal Annealing(RTA)처리를 하고 450도 진공 furnace에서 forming gas(N₂+H₂)를 사용하여 열처리한 시편들의 경우 C-V curve가 일정한 경향을 보이면서 flat band가 shift 하는 것을 볼 수 있었습니다. 또 800도에서 RTA처리후 각각 350, 450, 550도 진공 furnace에서 역시 forming gas(N₂+H₂)를 사용하여 열처리한 시편들의 경우에는 350와 450도의 경우 별다른 변화가 없었지만 550도의 경우에는 capacitance의 값이 떨어지는 것을 알 수 있었습니다.

