

SOI Wafer를 사용한 트랜치 구조의 수직 Hall 소자의 제작

박병휘, 정우철, 남태철
영남대학교 전자정보공학부

The Vertical Trench Hall-Effect Device Using SOI Wafer

Byunghwee Park, Woochul Jung, Taechul Nam
School of Electronics and Information engineering, Yeungnam University

Abstract - We have fabricated a novel vertical trench-Hall device sensitive to the magnetic field parallel to the sensor chip surface. The vertical trench-Hall device is built on SOI wafer which is produced by silicon direct bonding technology using bulk micromachining, where buried SiO₂ layer and surround trench define active device volume. Sensitivity up to 350 V/AT is measured.

1. 서 론

현재까지의 대부분의 집적화 Hall 소자는 소자 표면에 수평 하게 홀 플랫폼이 위치하며, 소자 표면에 수직 한 자기장 성분에 감응한다[1]. 그러나, 3차원 공간 자계의 검출을 위해서는 두 개의 수평 자계(x, y 성분) 검출부와 한 개의 수직 자계(z 성분) 검출부를 가져야 한다. 이러한 경우, magnetotransistor[2] 또는 magnetodiode[3] 등을 이용 하고 있으나, 교차감도, 온도 민감성, 비선형성 등 바이폴라 공정을 사용하기 때문에 생기는 문제점을 가지고 있다.

본 연구에서는 소자 표면에 수평 한 자계 성분 검출과 기존 디바이스의 단점을 개선하기 위하여 SOI 구조의 수직 Hall 소자를 제작하였다. 이를 위하여 상위 실리콘 영역이 n-type 10¹⁵/cm³ (100)인 5μm/1μm/400μm 의 구조의 SOI wafer를 사용하였다. 이러한 SOI Wafer에 이방성 식각 기술[4]을 이용하여 54.74 °의 경사면을 가진 트랜치를 형성하여 온도의 영향을 완화한 섬(Island) 모양의 활성영역을 지니는 수평 자기장 센서를 제작하였다. 이것은 소자 표면에 수평 하게 위치한 홀 플랫폼을 90 ° 회전시켜 수직하게 위치한 효과를 나타낸다.

2. 본 론

2.1 이론적 배경

수평자기장 성분을 검출하기 위해서는 그림1(a)와 같이 홀 플랫폼이 소자 표면에 수직하게 위치해야 한다. 그러나, 이 경우 전극을 홀 플랫폼의 바닥에 형성해야 하는 문제점이 있으며, 이를 해결하기 위해 홀 플랫폼의 C2 위치의 활성영역을 변형하여 그림1(b)의 그림과 같이 하면 모든 전극을 소자 표면에 형성할 수 있어 일반적인 반도체 제조 공정으로 소자를 제작할 수 있다.

그림2(a)에서 자계가 없을 때 C1으로 주입된 캐리어는 C1을 중심으로 해서 전류밀도가 내적으로 분포하여 홀 전극 S1, S2의 부분이 등 전위가 되고, 전압 차가 발생하지 않지만, 수평 자계가 인가되면 캐리어의 편향이

발생하여 양단의 전압 차가 발생하게 된다. 이를 수식으로 나타내면 식 (1), (2) 와 같이 된다.

$$V_H = \int_{S1}^{S2} \mathbf{E} \cdot d\mathbf{l} \tag{1}$$

$$\mathbf{E} = R_H \mathbf{J} \times \mathbf{B} \quad (R_H : \text{Hall 상수}) \tag{2}$$

이상과 같이 소자에서 나타나는 V_H를 측정하여 수평 자계를 검출할 수 있게 된다.

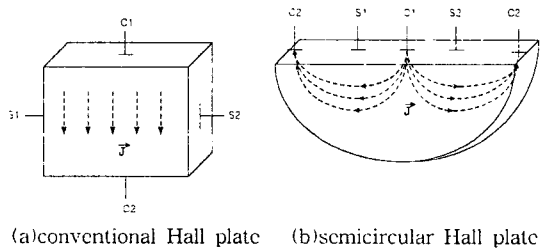


Fig1. Current Density vs. Hall plate shape

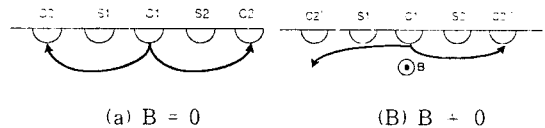


Fig2. Principle of magnetic field detection of the Vertical Trench Hall Effect Device

2.2 동작 원리

로렌츠 힘을 고려한, 기본 반도체 전류 밀도 식을 수정한 시뮬레이션 지배 방정식은

$$\vec{J}_n = q(\mu_n n \vec{E} + D_n \nabla n) - r\mu_n (\vec{J}_n \times \vec{B}) \tag{3}$$

이다[5-6]. 여기에서, μ_n은 전자의 드리프트 이동도, n은 캐리어 밀도, E는 전기장, B는 자계, D_n은 확산 계수, r은 Hall 산란계수이다. 식(3)을 다시 나타내면

$$\vec{J}_n = \frac{1}{1 + (r\mu_n \vec{B})^2} [(q\mu_n n \vec{E} + qD_n \nabla n) + r\mu_n \vec{B} \times (q\mu_n n \vec{E} + qD_n \nabla n)] \tag{4}$$

과 같이 된다.

2.3 제작 및 특성측정

2.3.1 수직 Hall 소자의 제작

수평 자계 검출을 위한 수직 Hall 소자의 구조를 그림 3에 나타내었다. 수평 자계에 감응하기 위한 홀 플레이트를 TMAH(tetramethyl ammonium hydroxide, $(\text{CH}_3)_4\text{NOH}$)를 이용한 이방성 에칭을 이용하여 트랜치 구조로 설치하였다. 전류를 인가하기 위해 C1, C2', C2"를 만들고, C1에서 양쪽으로 100 μm 떨어져서 홀 전극 S1, S2를 위치 시켰다.

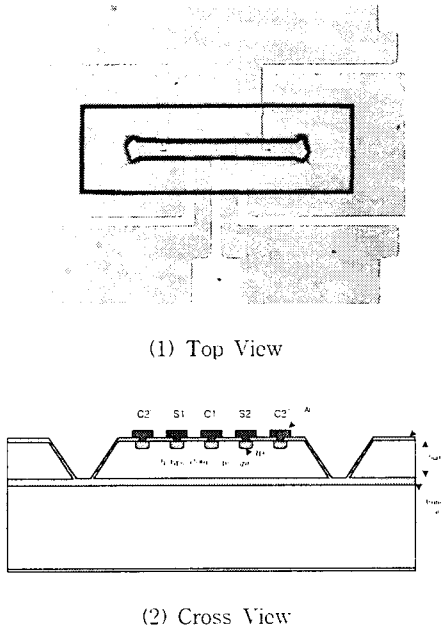


Fig3. Structure of Vertical Trench Hall Effect Device

이상과 같은 소자를 제작하기 위한 주요공정을 그림4에 나타내었다. 먼저 RCA 세척후 확산 마스크로 사용할 산화막을 습식 산화(1050°C)로 $1\mu\text{m}$ 성장시켰다. 사진 식각 공정으로 전극 영역을 정의하고, n-type 반도체와 금속의 석방성 접촉을 위해 POCl_3 을 이용하여 표면 농도가 10^{21} cm^{-3} 이상이 되도록 확산하였다. 선, 후 확산을 거친 후 90°C TMAH용액으로 $5\mu\text{m}$ 깊이의 트랜치를 형성하였다. 이때 Si 층 밑에 있는 산화층은 etch stop으로 작용하고, (100)과(111)의 식각비는 13:1로 나타났다. 식각이 끝난 후 보호막으로 쓰인 산화막을 제거하고, 다시 전식 산화(1050°C)로 500 \AA 의 산화막을 형성하였다. 이상에서 형성된 트랜치는 깊이가 $5\mu\text{m}$ 이므로 경사면의 시작하는 예지 부분에서 PR(photo resister)이 증착 되기 힘들다. 이것을 해결하기 위해 점성이 큰 AZ9260 PR을 서 속도로 회전 도포 하여 트랜치를 완전히 덮게 하였다. 다시 마스크로 전극 형성될 부위의 산화막을 제거하고 DC Sputter를 이용하여 알루미늄을 $1\mu\text{m}$ 두께로 스퍼터링 하여 외부 전극을 형성하였으며, 동작 및 측정용을 위하여 그림5와 같이 IC 패키지 안에 Wire bonding 하였다.

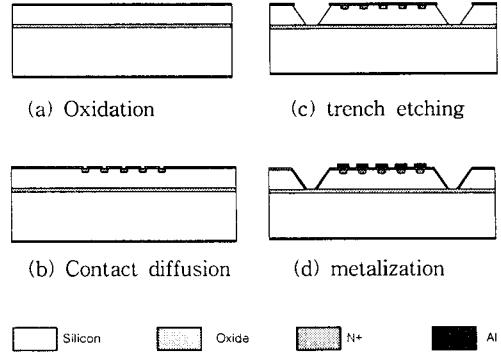


Fig4. Fabrication process of Vertical Trench Hall Effect Device

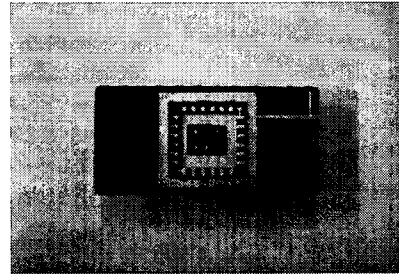


Fig5. Photograph of the packaged device.

2.3.2 특성측정 및 결과

제작된 소자의 전기기적 특성을 측정하기 위하여 그림 6과 같은 실험장치를 구성하였다. 제작된 소자는 Hall 소자의 특성을 지니므로 정 전류구동과 정 전압구동을 사용할 수 있으나 본 연구에서는 온도 변화에 비교적 둔감하고, 보다 정확한 측정을 위하여 정 전류 구동 방법을 사용하였다. 이를 위해 KEITHLEY 224 Programmable current source를 사용하였고, Hall 전압 측정과 각도변화를 주기 위한 스텝모터 제어를 위해 NI E-6052 Multifunction DAQ Board를 사용하여 전자실에서 발생하는 자계에 대한 변화를 측정하도록 하였다.

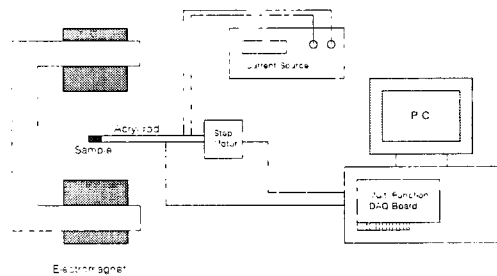


Fig6. Schematic of Measurement

먼저, 제작된 소자의 offset 전압을 측정하여 자장이 인가되지 않은 경우에 인가 전류에 따른 기준 값의 변화량을 측정하였다. 그 결과 그림7과 같이 1 mA의 인가 전류에 대해 5 μ V의 낮은 offset량을 나타내어 센서의 출력전압에 비하여 매우 낮은 값으로 나타남을 알 수 있다. 또한 전류 증가에 따른 offset 전압의 변동이 선형적으로 나타나 구동전류의 변화에 따른 offset 보정이 용이함을 알 수 있다.

다음으로 제작된 소자의 자장 특성 시험을 위하여 구동 전류를 고정시키고 인가되는 자장의 값을 증가시켜 자장의 변화에 대한 Hall 전압의 변화를 측정하였다. 구동 전류를 3 mA로 고정하고 자장을 -600G에서 600G 까지 변화시킨 후 측정된 결과를 그림8에 나타내었으며 전체의 자장 변동에 대해 선형적인 변동을 나타냄을 알 수 있다. 이때 수직 Hall 소자의 감도는 350V/AT로 나타났다. 또한 제작된 소자의 인가자장의 각도에 대한 출력 Hall 전압의 변동을 측정하여 그림9에 나타내었다. 그림 9과 같이 0 ~ 360 $^{\circ}$ 로 소자를 회전하여 자장의 각도를 변화시킨 경우 이론치와 거의 유사한 Sine 곡선을 나타내고 있음을 보여준다.

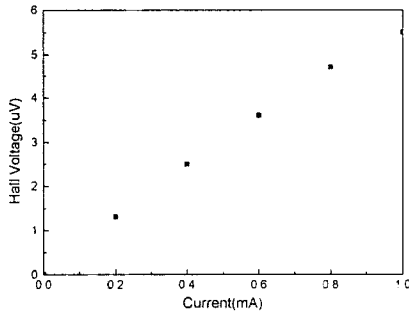


Fig7. Offset voltage of Vertical Trench Hall Effect Device(B=0)

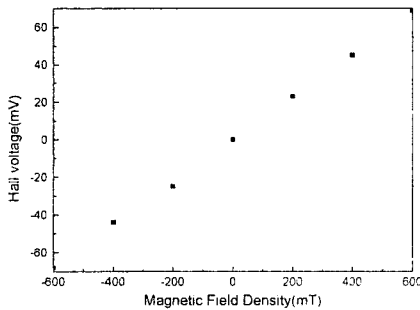


Fig8. Hall voltage vs. magnetic filed density(I=3mA)

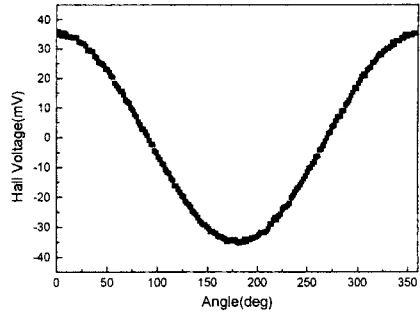


Fig9. Hall voltage vs. rotation (I=1mA)

3. 결 론

이상에서 기존의 수직 Hall 소자와 구조가 다른 x, y 영역의 자장 검출이 가능한 수직 Hall 소자를 제작하였다. 제작된 소자는 SOI wafer를 사용하여 제작되었고 매우 낮은 offset 전압을 지니며 자장의 변화에 대한 출력전압의 변화도 선형적으로 나타났다. 이와 같이 제작된 수직 Hall 소자의 감도는 350V/AT이었으며, 인가는 자장의 각도 변화에 대해서도 안정적인 특성을 나타내고 있어, 향후 3차원 공간 자체 검출 소자의 x, y 영역을 구성하는 경우에 유용한 특성을 나타낼 것으로 기대 된다.

(참 고 문 헌)

- [1] James E. Lenz, "A Review of Magnetic Sen Proc. of The IEEE, VOL.78, NO.6 JUNE 1990
- [2] S. M. Sze, "Magntotransistors" in Semiconductor sensors, JOHN WILEY & S INC, pp. 246-258, 1994
- [3] R. S. Popovic and H. P Baltes, "An integrated magnetic field sensor using the magnetodiode prin IEEE Trans. Electron Devices, vol. ED-31, pp. 2 1984
- [4] Osamu Tabata, "pH-controlled TMAH etchant for micromachining", Sensors & Actuators, A53, 33 1996
- [5] R. S. Popovic, "Numerical analysis of MOS ma field sensors, Solid State Electronics, Vol. 28, No 711-716, 1985
- [6] A. M. J. Huiser and H. P. Baltes, "Num Modeling of Vertical Hall-Effect Devices", Electron Device Letters, Vol. EDL-5, No.11, Nov 1984