

교류형 플라즈마 디스플레이의 리셋구간 단축을 위한 새로운 리셋 파형

김근수, 최훈영, 김성익, 김준형*, 정해영**, 민병국**, 이석현
 인하대학교, *삼성 SDI, **LG 전자

A New Reset Waveform for Reducing Reset Period in AC-PDP

Gun-Su Kim, Hoon-Young Choi, Sonic Kim, Jun-Hyoung Kim*, Hai-Young Jung**, Byoung-Kuk Min**,
 Seok-Hyun Lee
 Inha University, *Samsung SDI, **LG Electronics

Abstract - We proposed the new reset waveform for reducing reset period. The square pulse is applied to the address electrode when the ramp pulse increases before a discharge occurs between sustain electrodes. If the discharge occurs between address electrode and X electrode, the wall charge is reversely accumulated between sustain electrodes compared with the applying voltage before the discharge occurs between sustain electrodes. So the next discharge more weakly occurs between sustain electrodes. If the more weak discharge is obtained, it can make the low background luminance and the high contrast ratio and reduce ramp up time in the ramp reset waveform.

1. 서 론

AC-PDP는 가스방전을 이용한 디스플레이 소자로서, 대형화가 용이하고, 256계조 이상의 full color화가 가능하고 넓은 시야각을 가지며 온도나 자기(磁氣)에 영향을 받지 않는 등의 장점이 있어 CRT를 대신할 적합한 디스플레이로 주목받고 있다. [1]

그러나 PDP는 낮은 명암비, 저효율, 높은 제조 단가 등의 단점이 있다. PDP가 대형 벽걸이 TV로 가정에 보급되기 위해서는 명암비 개선, 화질개선, 고효율, 저가격화 등의 중요한 과제가 남아 있다. [1], [2]

ADS(Address Display Separated) 구동방식은 256계조로 검정색을 표현할 때, 만약 8 subfield를 사용한다면 8번의 reset 방전에서 빛이 나오기 때문에 dark room contrast ratio(이하 contrast ratio)가 낮아지게 된다. [1], [3], [4]

그래서 최근에는 배경광 휘도를 줄이기 위해 램프 리셋 파형을 사용하고 있다 [4]. 램프 리셋 파형을 사용하면 contrast ratio를 높일 수 있다. 그리고 또한 어드레스 전압을 낮출 수 있고, 또 벽전하를 유지 전극에 균일하게 분포시킬 수 있다. 그러나 램프 리셋 파형은 리셋 구간이 너무 긴 단점을 가지고 있다. 긴 리셋 구간은 어드레스 구간과 유지 구간의 감소를 가져오게 된다. 어드레스 구간의 감소는 어드레싱을 불안정하게 하고, 유지구간의 감소는 휘도가 낮아지게 한다. 낮은 휘도를 보상하기 위해 유지 구간에서 높은 전압과 높은 주파수를 사용한다면 효율이 낮아지는 단점을 갖게 된다. 그래서 PDP의 안정적인 구동, 고휘도, 고효율 위해서는 어드레스 구간과 유지 구간을 증가 시켜야 한다. 그러므로 어드레스 구간과 유지 구간의 증가를 위해서는 리셋 구간을 감소 시켜야 한다. 하지만 리셋 구간을 감소시키기 위하여 램프 파형의 기울기를 증가시켜야 하는데, 기울기를 증가시키면 contrast ratio가 낮아지게 되고 기울

기를 너무 증가 시키면 강방전이 일어나는 단점을 갖게 된다. 그래서 기울기만을 증가시키는 방법은 좋은 방법이 아니다. 그러므로 리셋 구간을 감소시키기 위한 리셋 파형은 배경광 휘도가 상승하지 않으면서, 오방전이 일어나지 않고, 또한 어드레스 방전과 유지 방전의 특성에 나쁜 영향을 미치는 않아야 한다.

본 연구에서는 ADS 구동 방식에서의 리셋 구간에서 각 전극에 쌓이는 벽전하를 제어하여 배경광 휘도를 줄여서 램프파형의 기울기를 증가시켜도 종래의 램프 리셋 파형보다도 더 높은 contrast ratio를 나타낼 수 있는 새로운 리셋 파형을 제안 하였다.

2. 본 론

2.1 AC-PDP의 구조

그림 1은 본 실험에 사용한 3전극 면방전형 AC-PDP의 cell 구조이다. 그림 1에서 3mm의 두께의 2장의 유리로 구성되어 있고, 상판에는 가시광선을 투과시키기 위한 투명 전극인 ITO 전극과 공급 에너지 손실을 줄이기 위한 불투명 전극인 Cr/Cu/Cr으로 이루어진 Bus 전극으로 구성된 유지 전극이 있고, 그 위에 유전체가 있고, 또 유전체 보호막인 MgO가 그 위를 덮고 있다. 그리고 하판에는 Ag으로 인쇄된 address 전극과 면방전에서 발생하는 진공 자외선을 가시광선으로 변환하는 R.G.B 빛의 삼원색 형광체가 도포 되어 있다. 그리고 인접 셀과의 구분을 위하여 sandblast법에 의한 격벽이 있다.

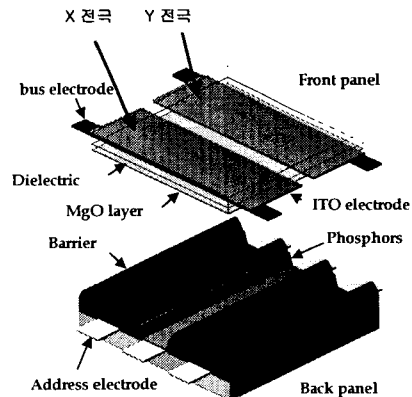


Fig.1 3전극 면방전형 AC-PDP 구조

2.2. 램프 리셋 파형과 새로운 리셋 파형의 비교

그림 2는 본 논문에서 제안된 리셋 구간 단축을 위한 종래의 램프 리셋 파형(a)과 새로운 리셋 파형(b)을 비교하여 나타낸 그림이다. 그림 2(a)에서 T1은 X 전극에 소거 펄스를 인가하여 전 sub-field의 유지 구간에서 쌓인 벽전하를 소거하는 구간이다. T2는 램프 파형의 상승 시간을 감소시키기 위해 방전이 일어나지 않는 전압까지 Y 전극에 수직으로 상승하는 전압을 인가하는 구간이다. T3, T4는 약한 방전을 일으키기 위해 Y에 전극에 일정한 기울기로 상승하는 전압을 인가하는 구간이다. T5는 램프 파형의 하강 시간을 감소시키기 위해 T3, T4에서 쌓인 벽전하로 인해 자기 소거 방전이 일어나지 않는 전압까지 Y 전극에 수직으로 하강하는 전압을 인가하는 구간이다. T6은 약한 자기 소거 방전으로 어드레스 전극에 양의 벽전하를 유지 시키고 X, Y 전극에 음의 벽전하를 유지시키기 위해 Y 전극에 일정한 기울기로 하강하는 전압을 인가하는 구간이다. 그림 2(a)와 그림 2(b)의 차이점은 T3 구간에 어드레스 전극에 펄스를 인가하여 T4 구간에서 유지 전극간에 방전이 일어나기 전에 어드레스 전극과 Y 전극 사이에 방전을 일으키는 점이다. 새로운 리셋 파형은 전 sub-field의 방전의 유무에 따라서 나타나는 특성이 다르다. 전 sub-field의 방전이 없을 때는 전 sub-field의 리셋 구간 후의 벽전하 분포가 그대로 T3 구간까지 유지되기 때문에 T3 구간에 어드레스 전극에 펄스를 인가하면 방전이 일어난다. 그러나 전 sub-field의 방전이 있을 때는 T1 구간에서 소거 방전이 일어나기 때문에 T3 구간에서 어드레스 전극에 펄스를 인가해도 방전이 일어나지 않는다.

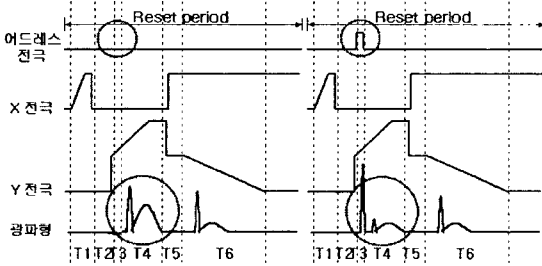


Fig.2 종래의 램프 리셋 파형(a)과 새로운 리셋 파형(b)의 비교

2.3. 실험에 사용한 새로운 리셋 파형과 구동회로

그림 3은 실험에 사용한 새로운 리셋 파형의 개략도를 나타낸 것이다. 그림 3에서 reset period는 cell 벽전하 분포를 초기화 시키는 구간이고, address period는 표시하고자 하는 셀만 선택적으로 방전을 시켜 벽전하를 쌓아주는 구간이다. 또 sustain period는 address period에서 벽전하가 쌓인 셀만 방전 시키는 구간이다. 또한 배경광 휘도에 큰 영향을 주는 램프 파형의 상승 시간(T_r)은 $20\mu s$ 에서 $200\mu s$ 까지 가변을 시켰고, 램프 파형의 하강 시간(T_f)은 $150\mu s$ 고정 하였고, 총 리셋 시간은 $376\mu s$ 이다. $20\mu s$ 의 T_r 은 $9.25V/\mu s$ 의 전압 상승 비율을 의미하고, $200\mu s$ 의 T_r 은 $0.925V/\mu s$ 의 전압 상승 비율을 의미한다. 그리고 피크 휘도를 결정하는 유지 펄스는 $165V$, 주파수 $83.33kHz$, duty ratio 50%로 사용하였다. 그리고 실제 패널의 구동 조건과 동일하게 하기 위하여 어드레스 펄스의 폭은 $3\mu s$, address 구간의 시간은 약 $1ms$, 1 sub-field의 주기는 $2.083ms$ 로 하였다.

그림 4는 실험에 사용한 구동회로의 개략도를 나타낸 것이다. 구동회로의 스위칭 소자로는 IRF740을 사용하였다. 그림 4에서 어드레스 드라이버인 C1은 스캔 드라이버인 C7과 함께 어드레스 방전을 일으키기 위한 회로이다. C2는 본 실험에서 제시된 실험을 위하여 리셋 구

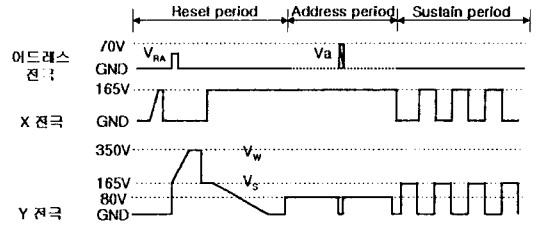


Fig.3 실험에 사용한 새로운 리셋 파형의 개략도. 구간에 펄스를 인가하기 위한 회로이다. C3, C4는 유지 방전을 시키기 위한 회로이다. C5는 Y전극에 램프 리셋 펄스를 인가하기 위한 회로이다. FET의 gate에 연결된 저항과 FET의 gate와 drain 사이에 연결된 커패시터의 R-C 과도현상으로 램프 파형을 발생 시켰다. 램프 펄스의 기울기는 가변 저항으로 가변 하였다. C6은 X 전극에 소거 방전을 시키기 위한 회로이다. C6회로도 C5의 회로와 같은 방법으로 램프 파형을 발생 시켰다. C8은 어드레스 구간 중에 X 전극에 바이어스 전압을 인가하기 위한 회로이다.

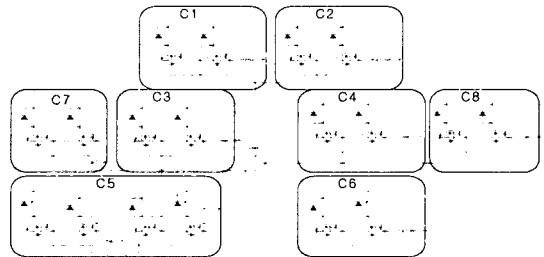


Fig.4 실험에 사용한 구동회로의 개략도

2.3. 실험장치 및 방법

그림 5는 본 실험에서 사용된 측정시스템을 나타내었다. 실험에 사용한 패널은 7.5인치 패널이다. 진공 챔버에서 가스를 혼합하여 가스를 주입한 다음 혼합가스를 패널에 주입하였다. 혼합가스의 압력은 400 Torr 이고 혼합가스는 He-Ne(30%)-Xe(4%)을 사용하였다. 패널의 구동은 여러대의 power supply를 구동회로에 연결하여 Pulse Generator인 Time-98로 제어를 하였다. 전압 파형은 전압 프로브를 oscilloscope에 연결하여 측정하였고, 광파형은 photo detector를 oscilloscope에 연결하여 측정하였다. 그리고 휘도는 휘도 측정 장치인 BM-7으로 측정하였다.

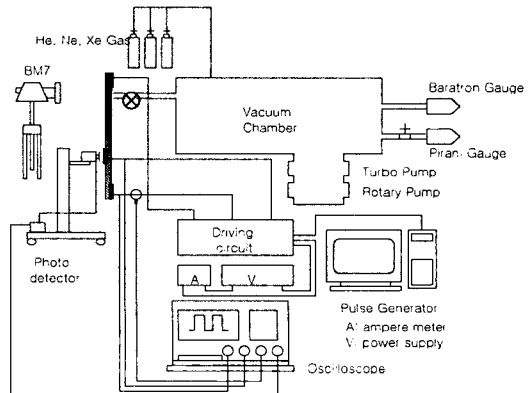


Fig.5 측정 시스템

2.4. 실험결과 및 토의

그림 6은 T_r 이 $150\mu s$ 일 때 V_{RA} 에 따른 배경광 휘도를 나타낸 그래프이다. 그림 6에서 배경광 휘도는 V_{RA} 가 클수록 작아지다가 다시 상승 하는 것을 볼 수가 있다. V_{RA} 가 $0V$ 인 경우에 배경광 휘도는 $1.242cd/m^2$ 으로 가장 크고, V_{RA} 가 $95V$ 인 경우에 배경광의 휘도는 $0.865cd/m^2$ 으로 가장 작다. 그러나 V_{RA} 가 $100V$ 보다 큰 전압이 인가 될 때는 다시 배경광의 휘도가 상승한다. 그리고 V_{RA} 가 $110V$ 보다 큰 경우에는 오방전이 일어난다. 위 결과에서 V_{RA} 가 $95V$ 일 경우에 배경광의 휘도가 가장 작기 때문에 새로운 리셋 파형을 위와 같은 경우로 정의하였다.

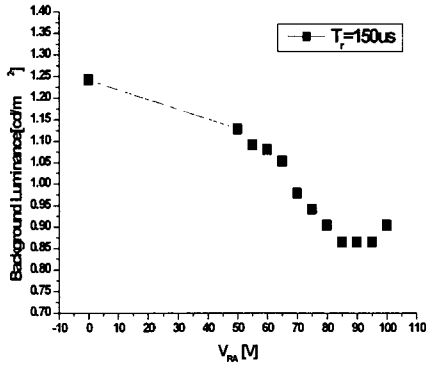


Fig.6 T_r 이 $150\mu s$ 일 때 V_{RA} 에 따른 배경광의 휘도

그림 7은 T_r 이 $150\mu s$ 일 때 V_{RA} 에 따른 리셋 구간의 광파형의 비교를 나타낸 그림이다. 그림 7에서 V_{RA} 가 $50V$ 일 때 까지(그림 7(a), (b), (c))는 광파형이 조금씩 작아지는 것을 볼 수 있다. 그러나 V_{RA} 가 $70V$ 일 때(그림 7(d))부터 광파형이 많이 작아지고, V_{RA} 가 $95V$ 일 때(그림 7(e)) 광파형은 가장 작은 것을 볼 수 있다. 또한 V_{RA} 가 $110V$ 일 때(그림 7(f))는 광파형이 다시 커지는 것을 볼 수 있다. 그림 6과 그림 7의 실험 결과에서 두 실험결과와는 서로 부합 하는 것을 알 수 있다.

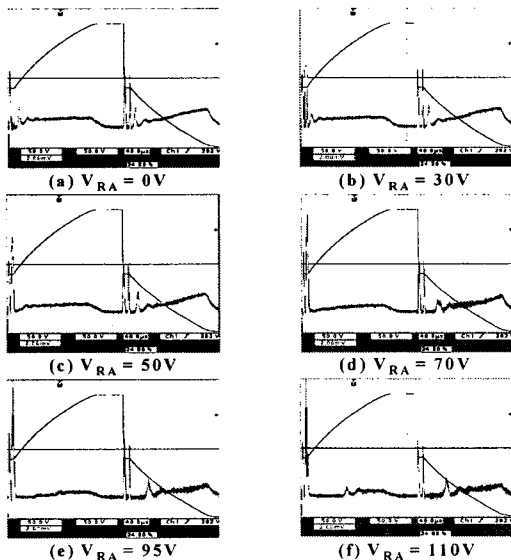


Fig.7 T_r 이 $150\mu s$ 일 때 다른 광파형의 비교

그림 8은 T_r 에 따른 종래의 램프 리셋 파형과 새로운 리셋 파형의 배경광 휘도의 비교를 나타낸 그래프이다. 그림 8에서 새로운 리셋 파형의 배경광 휘도가 종래의 램프 리셋 파형의 배경광 휘도보다 모든 T_r 에서 낮은 것을 볼 수 있다. 종래의 램프 리셋 파형에서 T_r 이 $20\mu s$ 인 경우의 배경광 휘도는 T_r 이 $200\mu s$ 인 경우의 배경광 휘도 보다 $0.414cd/m^2$ 상승을 하고, 새로운 리셋 파형에서는 T_r 이 $20\mu s$ 인 경우의 배경광 휘도는 T_r 이 $200\mu s$ 인 경우의 배경광 휘도 보다 $0.151cd/m^2$ 상승을 하는 것을 볼 수 있다. 위의 결과에서처럼 새로운 리셋 파형은 T_r 이 감소하여도 종래의 램프 리셋 보다 배경광 휘도가 더 작게 상승을 하는 것을 볼 수 있다. 그리고 T_r 이 $200\mu s$ 인 종래의 램프 리셋 파형보다 T_r 이 $20\mu s$ 인 새로운 리셋 파형이 더 낮은 배경광 휘도를 갖는 것을 알 수 있다.

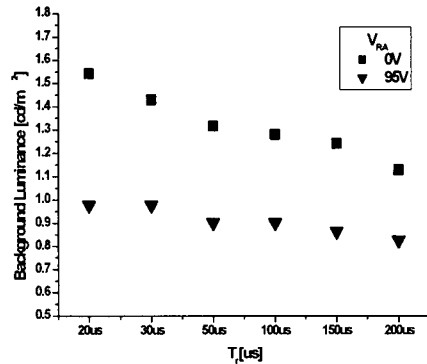


Fig.8 T_r 에 따른 종래의 램프 리셋 파형과 새로운 리셋 파형의 배경광 휘도의 비교

그림 9는 T_r 이 $150\mu s$ 일 때 종래의 램프 리셋 파형과 새로운 리셋 파형인가 후에 어드레스 방전 시 나타나는 광파형 분산의 비교를 나타낸 것이다. 그림 9(a)는 종래의 램프 리셋 파형인가 후에 어드레스 구간의 광파형의 분산이고, 그림 9(b)는 제안된 리셋 파형인가 후에 어드레스 구간의 광파형의 분산이다. 그림 9(a), (b)와 같이 $95V$ 의 V_{RA} 를 인가하여도 어드레스 방전 시 광파형의 분산은 동일하다. 그러므로 종래의 램프 리셋 파형과 새로운 리셋 파형의 인가 후 어드레스 방전의 특성을 동일한 것을 알 수 있다.

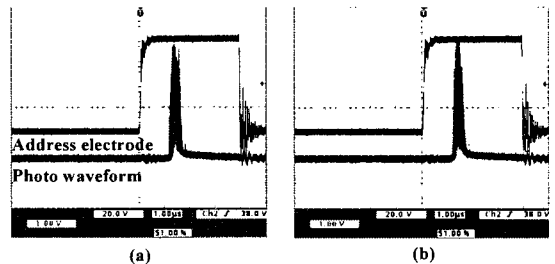


Fig.9 종래의 램프 리셋 파형과 새로운 리셋 파형 인가 후에 어드레스 방전 시 나타나는 광파형 분산의 비교

그림 10은 T_r 에 따른 종래의 램프 리셋 파형과 새로운 리셋 파형의 피크 휘도의 비교를 나타낸 그래프이다. 그림 10에서 종래의 램프 리셋 파형의 피크 휘도와 새로운 리셋 파형의 피크 휘도는 T_r 이 커질수록 조금 감소는 하지만 두 파형의 휘도는 거의 동일한 것을 볼 수 있

다. 그림 9와 그림 10의 결과에서 알 수 있는 바와 같이 새로운 리셋 파형은 종래의 램프 리셋 파형과 어드레스 구간과 유지 구간의 방전 특성이 거의 동일한 것을 알 수 있다.

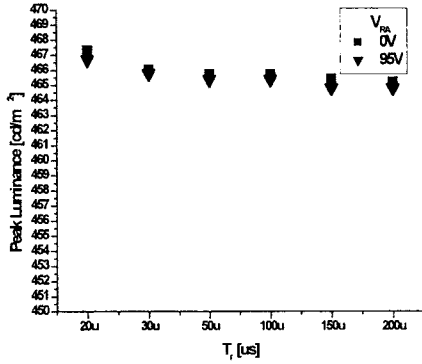


Fig.10 T_r에 따른 종래의 램프 리셋 파형과 새로운 리셋 파형 인가 후에 유지 구간에서의 퍼크 휘도 비교

그림 11은 T_r에 따른 종래의 램프 리셋 파형과 새로운 리셋 파형의 contrast ratio의 비교를 나타낸 그래프이다. 그림 11에서 모든 T_r에서 contrast ratio는 새로운 리셋 파형이 종래의 리셋 파형보다 높은 것을 알 수 있다. 그리고 두 파형 모두 T_r이 커질수록 contrast ratio가 높아진다. 종래의 램프 리셋 파형의 contrast ratio는 T_r이 20μs일 때 가장 낮은 값인 303:1이고, T_r이 200μs일 때 가장 높은 값인 412:1이다. 그리고 새로운 리셋 파형의 contrast ratio는 T_r이 20μs일 때 가장 낮은 값인 477:1이고, T_r이 200μs일 때 가장 높은 값인 562:1이다. 이 결과에서 T_r인 200μs인 종래의 램프 리셋 파형보다 T_r인 20μs인 새로운 리셋 파형의 contrast ratio가 높은 것을 알 수 있다. 이 사실은 새로운 리셋 파형을 사용하면 contrast ratio 감소 없이 리셋 구간의 T_r을 약 90% 감소시킬 수 있다는 것을 의미한다.

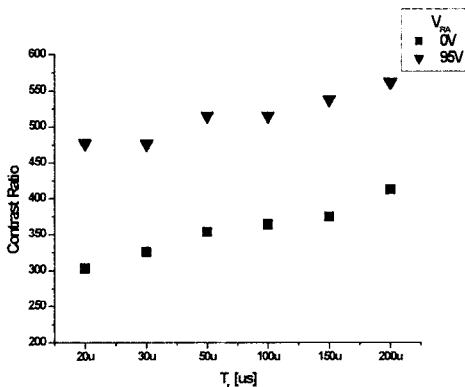


Fig.11 T_r에 따른 종래의 램프 리셋 파형과 새로운 리셋 파형의 contrast ratio의 비교

본 연구의 실험 결과에서 새로운 리셋 파형을 사용하면 총 리셋 파형의 시간이 총 376μs이므로 48% 줄어든 196μs의 리셋 시간으로 리셋 파형을 인가 할 수 있다. 여기서 램프 파형의 전압 상승률이 10V/μs 이상이

되면 강방전을 일으키기 때문에 램프 파형의 상승시간을 20μs보다 더 줄일 수는 없다. 10V/μs보다 더 높은 상승률에서 강방전이 형성 되지 않는 PDP의 cell에서는 램프 파형이 상승시간을 더 줄일 수 있을 것이다.

3. 결 론

본 연구에서는 종래의 램프 리셋 파형의 단점인 긴 리셋 시간을 감소시키기 위하여 새로운 리셋 파형을 제안 하였다. 위 실험결과에서 새로운 리셋 파형은 동일한 램프 파형의 상승 기울기에서 종래의 램프 리셋 파형보다 contrast ratio가 상승하는 것을 확인 하였다. 그리고 새로운 리셋 파형의 어드레스 구간과 유지 구간의 방전 특성이 종래의 램프 리셋 파형과 거의 동일한 것을 확인 하였다. 그러므로 새로운 리셋 파형은 동일한 어드레스와 유지 방전특성을 유지하면서 램프 파형의 상승 시간을 90% 줄임으로써 리셋 구간을 약 48% 감소 시켰다. 본 연구로 인해 리셋 구간의 시간을 약 180μs 줄일 수가 있었다. 그래서 1 TV-field에서 1.44ms의 시간을 확보 할 수 있다. PDP의 구동에서 1.44ms의 시간의 확보로 인해 어드레스 구간에서 안정적인 어드레싱을 할 수 있고, 유지 구간에서 효율과 휘도를 상승 시킬 수가 있을 것이다.

[참 고 문 헌]

- [1] H. Homma et al. "Luminance Improvement of PDPs by an Extension of Light-Emission Duty to 90% with a HDTV Capability". SID '97 Digest, pp 285-288, 1997.
- [2] J. K. Kim et al. "The addressing Characteristics of ac Alternating Current Plasma Display Panel Adopting a Ramping Reset Pulse". IEEE Transactions on Electron Devices, Vol. 48, No 8, August 2001.
- [3] S. Yoshikawa et al. "Full-color AC plasma display with 256 gray scale". jpn. Display, pp 605-608, 1992.
- [4] L. F. Weber. "Plasma Panel Exhibiting Enhanced Contrast". US Patent, US5745086, 1998.
- [5] S. H. Lee et al. "Improvement of the Luminance and Contrast Ratio by Current Controlled Ramp Waveform in AC PDP", IMIID '01 Digest, pp 437-440, 2001.