

Flexible한 기판을 사용한 유기 박막 트랜지스터의 전기적 특성 연구

이종혁, 강창현, 홍성진, 곽윤희, 최종선
홍익대학교 전기제어공학과

ELECTRICAL CHARACTERISTICS OF ORGANIC THIN FILM TRANSISTORS USING FLEXIBLE SUBSTRATE

Jong-Hyuk Lee, Chang-Heon Kang, Sung-Jin Hong, Yun-Hee Kwak, Jong Sun Choi
Dept. of Electrical and control Eng., Hongik Univ.

Abstract - In this work the electrical characteristics of organic TFTs using organic insulator and flexible polyester substrate have been investigated. Pentacene and PVP(polyvinylphenol) are used as an active semiconducting layer and dielectric layer respectively. Pentacene was thermally evaporated in vacuum at a pressure of about 1×10^{-6} Torr and at a deposition rate of 0.5 \AA/sec , and PVP was spin-coated. Aluminium and gold were used for gate and source/drain electrodes. 0.1 mm thick flexible polyester substrate was used instead of glass or silicon wafer.

이때 용액 상태의 PVP를 제작하기 위해 사용한 용매는 MEK(Methyl Ethyl Ketone)이고 weight percent는 10 wt%이다. 게이트 절연층 성막 과정이 끝난 후에는 활성층을 형성하게 되는데 활성층으로는 pentacene을 사용하였다. 그림 1에 게이트 절연 물질로 사용한 PVP의 분자 구조를, 그림 2에는 활성층으로 사용한 pentacene의 분자 구조를 나타내었다.

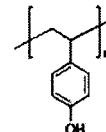


그림 1. PVP(polyvinylphenol)의 분자 구조.

1. 서 론

21세기 정보화 사회에서 디스플레이 기술은 가장 중요한 기술 중의 하나이고, 고해상도, 대면적 디스플레이에 대한 요구가 점차 커지고 있다. 이러한 디스플레이를 구현하기 위해서 발광 소자와 화소 스위칭 소자가 필요한 경우가 있다. 현재 LCD에는 비정질 또는 다정질 실리콘 TFT(Thin-Film Transistors)가 사용되고 있다. 이 TFT의 활성층인 반도체를 유기물질로 대체할 수 있다면 성형성, 유연성, 경제성 등의 장점들을 얻을 수 있을 것이다. 여러 가지 유기 반도체들 중 pentacene이 가장 우수한 TFT 특성을 보여 주는 것으로 보고되고 있다.¹⁾⁻⁴⁾

또한 반도체층뿐만 아니라 박막 트랜지스터를 구성하는 나머지 부분인 절연층, 전극, 그리고 기판을 유기물로 대신한다면 더욱 큰 효과를 얻을 수 있을 것이다.⁵⁾

본 연구에서는 pentacene을 활성층으로 하는 유기 박막 트랜지스터를 제작하였고, 게이트 절연 물질로는 PVP (Polyvinylphenol)을 사용하였다. 그리고 기판으로 유리 혹은 실리콘 웨이퍼 대신 0.1 mm 두께의 얇은 폴리에스테르를 사용하여 구부릴 수 있는 유연한 소자를 제작하였다. 전극을 제외한 유기 박막 트랜지스터의 모든 구성 요소를 유기물로 대체하여 유리 기판을 사용한 소자와 그 전기적 특성을 비교하였다.

2. 본 론

2.1 실험 방법

각각 세정 과정을 거친 유리 기판과 0.1 mm 두께의 폴리에스테르 기판 위에 쇠도우 마스크를 이용하여 게이트 전극을 형성하였다. 게이트 전극으로는 알루미늄을 사용하였고 열 증착법에 의해 1500 \AA 의 두께로 성막하였다. 게이트 전극 형성 후 게이트 절연층인 PVP(polyvinylphenol)을 3000 \AA 의 두께로 spin-coating한 후 아세톤을 사용하여 식각을 하였다.

그림 2. Pentacene의 분자 구조.

Pentacene은 1.0×10^{-6} Torr의 진공도에서 600 \AA 의 두께로 열 증착법을 이용해 성막하였으며, 패턴 형성을 위해 쇠도우 마스크를 사용하였다. 소스와 드레인은 쇠도우 마스크를 이용하여 금을 진공 증착하였다. 본 연구에서는 채널의 길이를 $50\text{ }\mu\text{m}$, 폭은 $5\text{ }\mu\text{m}$ 로 제작하였다. 소스와 드레인 전극 형성을 마치고 나면 pentacene TFT 소자가 완성된다. 그림 3에 본 연구에서 사용한 TFT의 소자 구조를 나타내었다.

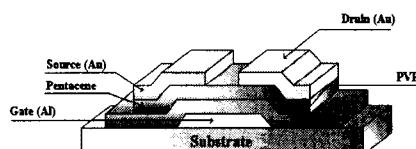


그림 3. Pentacene TFT 소자 구조.

2.2 실험 결과

2.2.1 PVP의 절연특성

일반적으로 유기 박막 트랜지스터에 많이 사용되고 있는 절연 물질인 SiO_2 대신 사용된 PVP(polyvinylphenol)은 4.9의 유전 상수를 가진다. PVP의 절연 특성을 측정하기 위해 Al-PVP-Al의 MIM(Metal-Insulator-Metal) 구

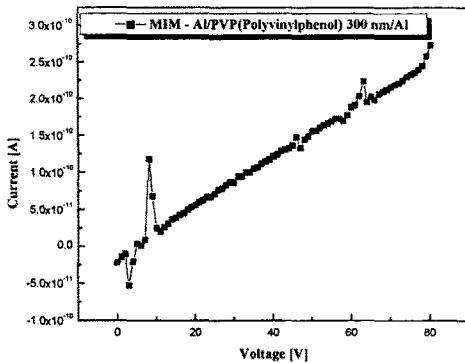


그림 4. PVP(polyvinylphenol)의 절연 특성.

조 소자를 제작하여 측정해본 결과 80 V의 전압까지는 항복(breakdown)이 일어나지 않는 것을 알 수 있었다.

그림 4에 PVP의 저항 특성 결과를 나타내었으며 PVP의 두께는 3000 Å, 전압은 0 V에서 80 V 까지 인가하였다.

2.2.2 제작된 TFT의 전기적 특성

본 연구에서는 활성층으로 pentacene, 절연층으로는 PVP(polyvinylphenol), 그리고 기판으로는 폴리에스테르를 사용하여 유연한 소자를 구현하였다. 전극으로 사용된 금속막은 구부린 후에도 물리적 파손은 보이지 않았다.

제작된 pentacene TFT 소자의 전기적 특성 분석을 위해 소자의 전달 특성(transfer characteristics)과 출력 특성(output characteristics)을 측정하였다.

Pentacene은 p형 반도체 특성을 가지기 때문에 다수 캐리어(majority carrier)는 정공(hole)이 되고, 유기 박막 트랜지스터는 축적 모드(accumulation mode)에서 동작하므로 게이트 전극과 드레인 전극에 음의 전압을 인가하여 전기적 특성을 측정하였다.

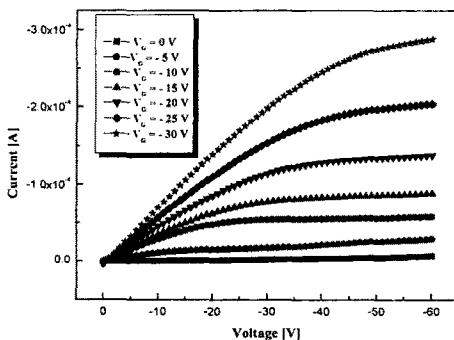


그림 5(a). 유리 기판 위에 제작된 소자의 출력 곡선.

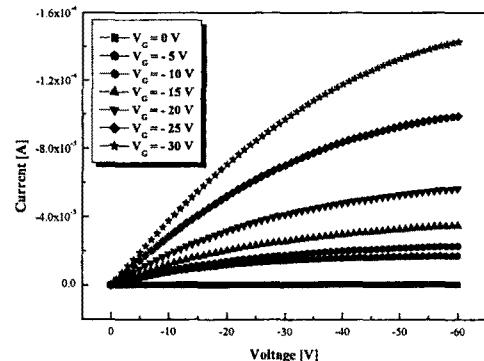


그림 5(b). 폴리에스테르 기판 위에 제작된 소자의 출력 특성 곡선.

그림 5(a),(b)는 본 연구에서 제작한 유기 박막 트랜지스터의 출력 특성을 나타낸 것이다. 유리 기판 위에 제작된 소자와 폴리에스테르 기판 위에 제작된 소자를 비교하여 볼 때, 폴리에스테르를 기판으로 사용하여도 유리 기판을 사용한 소자에 비해 출력 특성이 크게 저하되지 않는다는 것을 알 수 있다. 다만 폴리에스테르 기판을 사용한 소자의 경우 유리 기판 위에 제작한 소자에 비해 포화(saturation)가 늦는 것을 볼 수 있었다.

이러한 전기적 특성은 소자의 전달 특성을 나타낸 그림 6에서도 확인할 수 있다.

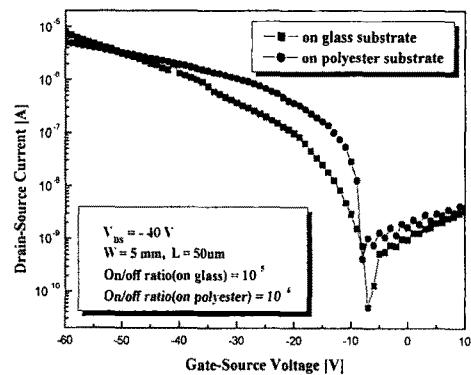


그림 6. 제작된 TFT의 전달 특성 곡선.

On/off 전류비가 유리 기판 위에 제작된 소자의 경우 10^5 , 폴리에스테르 기판 위에 제작된 소자의 경우 10^4 로 나타났고 문턱 전압값과 전계 효과 이동도를 산출하기 위해 식 1을 사용하여 유리 기판을 사용한 소자와 폴리에스테르 기판을 사용한 소자의 linear fitting 비교 결과를 그림 7에 나타내었다.

$$I_D = \frac{W}{2L} C_i \mu (V_G - V_T)^2 \quad (\text{식 } 1.)$$

W 는 채널 폭이고 L 는 채널 길이, C_i 는 절연 정전 용량, V_T 는 문턱 전압, 그리고 μ 는 전계효과 이동도이다.

(참 고 문 헌)

이 논문은 1999년도 한국학술진흥재단의 연구비에 의하여 연구되었음. (KRF-99-E00169)

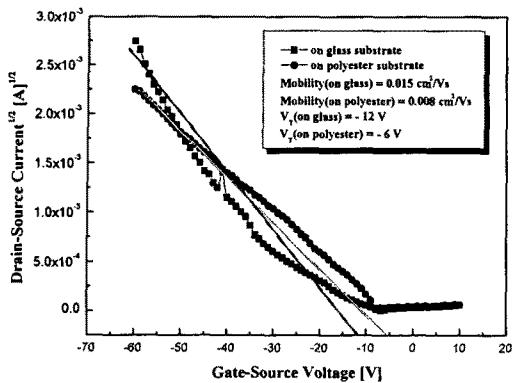


그림 7. 전계 효과 이동도를 산출한 전류-전압 특성 곡선.

산출된 전계 효과 이동도는 유리 기판 위에 제작된 소자의 경우 $0.015 \text{ cm}^2/\text{Vs}$, 폴리에스테르 기판 위에 제작된 소자의 경우 $0.008 \text{ cm}^2/\text{Vs}$ 로 나타났다.

3. 결 론

본 연구에서는 유기물 반도체 중에서 전기적 특성이 우수한 pentacene을 활성층으로 사용하고 게이트 절연층으로 간단한 스플로팅과 경화과정으로 성막할 수 있는 PVP를 사용하여 유기 TFT를 제작하였다. 또한 유연한 폴리에스테르 기판으로 사용하여 유리 기판에 제작된 소자와 전기적 특성을 비교하였다. 그 결과 전계효과 이동도가 유리 기판을 사용한 경우 $0.015 \text{ cm}^2/\text{Vs}$ 이었고, 폴리에스테르 기판을 사용한 경우 $0.008 \text{ cm}^2/\text{Vs}$ 의 값을 나타내었다. 또한 on/off 전류비는 유리 기판 위에 제작한 소자의 경우 10^5 이었고, 폴리에스테르 기판 위에 제작한 소자의 경우에는 10^4 로 나타났다. 향후 활성층을 패턴하여 성막하면 누설전류를 감소시킬 수 있을 것이다. 러빙(rubbing) 등 게이트 절연층과 활성층 계면 상태의 향상을 위한 방법의 도입한다면 더 좋은 특성을 얻을 수 있을 것이다. 본 연구에서 제작한 유기 TFT는 절연층과 활성층, 그리고 기판을 유기물로 사용하면서 전극을 제외한 모든 부분을 유기물화하였다. 여기에 PANI, PEDOT-PSS 등 spin-coating이 가능한 전도성 고분자(conductive polymer)를 사용하여 전극을 제작한다면 완전한 유기물 소자(all-polymer device) 역시 구현할 수 있을 것이다.⁵⁾