

## [P-21]

# Influence of ramped reset erase pulse in reset period on the addressing characteristic in AC-PDP

김순배, 김성수, 조태승, 안정철, 정 윤, 고재준, 이춘우, 조광섭, 최은하  
광운대학교 전자물리학과 / PDP 연구센터

AC-PDP에서의 전기적 특성의 향상에는 구동 펄스의 모양이 매우 중요하다. Reset 구간에서 ramped erase 펄스 기울기에 따른 address의 전기적 특성을 VDS (Versatile Driving Simulator) 시스템을 사용하여 알아보았다. VDS는 임의 파형을 그려 넣을 수 있는 장비이다. 이 실험에서는 ramped erase 펄스 기울기를 0.8, 1, 1.2, 1.6, 3.6, 12, 36 과  $500\text{V}/\mu\text{s}$ 로 바꾸며 진행되었고, address 전압은 180V로 고정시켰다. IR의 응답속도와 peak 휘도는 reset erasing 펄스의 기울기에 따라 변화하였다.