

## CMP 공정에서 슬러리 필터의 효율 개선에 관한 연구

### A Study on Improvement of Slurry Filter Efficiency in the CMP Process

박성우<sup>1)</sup>, 서용진<sup>1)</sup>, 김상용<sup>2)</sup>, 이우선<sup>3)</sup>, 김창일<sup>4)</sup>, 장의구<sup>4)</sup>  
(Sung-Woo Park<sup>1)</sup>, Yong-Jin Seo<sup>1)</sup>, Sang-Yong Kim<sup>2)</sup>, Woo-Sun Lee<sup>3)</sup>, Chang-Il Kim<sup>4)</sup>, Eui-Goo Chang<sup>4)</sup>)

#### Abstract

As the integrated circuit device shrinks to smaller dimensions, chemical mechanical polishing (CMP) process was required for the global planarization of inter-metal dielectric (IMD) layer with free-defect. However, as the inter-metal dielectrics (IMD) layer gets thinner, micro-scratches are becoming as major defects. Micro-scratches are generated by agglomerated slurry, solidified and attached slurry in pipe line of slurry supply system. To prevent agglomerated slurry particle from inflow, we installed 0.5  $\mu\text{m}$  POU (point of use) filter, which is depth-type filter and has 80% filtering efficiency for the 1.0  $\mu\text{m}$  size particle. In this paper, we studied the relationship between defect generation and pad count to understand the exact efficiency of the slurry filtration, and to find out the appropriate pad usage. Our preliminary results showed that it is impossible to prevent defect-causing particles perfectly through the depth-type filter. Thus, we suggest that it is necessary to optimize the flow rate of slurry to overcome depth type filters weak-point, and to install the high spray of de-ionized Water (DIW) with high pressure.

**Key Words(중요용어)** : Chemical mechanical polishing (CMP), inter-metal dielectric (IMD), point of use (POU), micro-scratch, pad lifetime, high spray

#### 1. 서 론

절연물질의 CMP 공정시 사용되는 슬러리의 대부분은 입자 크기가 대략 0.2  $\mu\text{m}$ 인 폼드 실리카(fumed-silica)로 구성되어 있다. 그러나 연마가 진행되는 동안 슬러리 공급 라인에서 슬러리가 마르거나 덩어리지게 되어 생성된 매우 큰 슬러리 입자들이 웨이퍼 표면과 만나면 스크래치(scratch)를 형성한다 [1, 2]. 기존의 반도체 공정에서 사용되어 왔던 초순도 케미컬(ultra-pure chemical)의 여과법(filtration)과는 달리 CMP 슬러리의 여과법은 매우 어려운 공정이다. 대부분의 경우에 있어서 CMP 공정에서 사용된 슬러리들은 웨이퍼 표면 위에 마이크로 스크래

치(micro-scratch)에 의한 결함을 생성시킬 수 있을 만큼 큰 1  $\mu\text{m}$  이상의 큰 슬러리 입자들이나 덩어리(agglomerate) 들을 약간 포함하고 있다. 또는 슬러리 공급 파이프 속에 정체되어 있던 슬러리들이 응고되거나 덩어리져서 공급되기도 한다. 따라서 이들에 의해 생성된 마이크로 스크래치와 같은 결함들은 회로 성능을 저하시키고, 수율에도 영향을 주게 된다 [2]. 그리고 IMD(inter-metal dielectric)층 위에 있는 미세한 마이크로 스크래치 주위에 남아 있는 금속 잔존물(metal residue) 등은 금속 브릿지(bridge)의 원인이 되거나 하부 금속층과의 침목(stringer) 역할을 하기도 한다. 또한 심각할 정도로 큰 스크래치는 하부층에 있는 박막의 금속 배선에도 직접 영향을 주게 된다. 특히, post-CMP 세정 공정동안 이러한 갈라진 틈(crack)을 통해 케미컬들이 하부 금속 배선으로 침투하여 금속을 부식(corrosion) 시키기도 한다 [3]. 따라서 본 논문에서는 이상과 같은 문제점

<sup>1)</sup> 대불대학교 전기공학과

<sup>2)</sup> 아남 반도체 FAB 사업부

<sup>3)</sup> 조선대학교 전기공학과

<sup>4)</sup> 중앙대학교 전자전기공학부

의 주원인이 되는 마이크로 스크래치들은 결국 덩어린 슬러리들이 유입되어 생성되므로 이를 막기 위해 1.0  $\mu\text{m}$ 의 크기의 슬러리 입자에 대해서 80 % 정도 막아줄 수 있는 경사진 깊이형(graded depth-type) 필터인 0.5  $\mu\text{m}$ 의 POU(point of use) 필터[4,5]를 CMP 장비의 앞쪽에 설치하였다. 그러나 한 개의 패드(pad)위에서 200 ~ 300 장의 웨이퍼를 연속적으로 연마시킨다면 depth-type 슬러리 필터는 때때로 더 심각한 마이크로 스크래치들의 원인이 될 수도 있다. 따라서 본 연구에서는 입도 분석기인 AccuSizer 780을 사용하여 POU 필터 사용 유무에 따른 1  $\mu\text{m}$  이상의 크기를 갖는 슬러리 입자들의 분포, 패드 위에서 연마가 진행된 웨이퍼 갯수와 마이크로 결함 생성과의 관계를 통해 필터의 효율을 평가하였다. 또한 슬러리 유속에 따른 슬러리 입자들의 분포, 높은 압력의 고분사기를 설치 유무에 따른 결함밀도를 고찰하여 패드의 수명을 개선할 수 있는 방법을 제안하고자 한다.

## 2. 실험

본 실험에서 사용된 패턴(pattern) 웨이퍼는 다음과 같이 제조되었다. 먼저 공극(gap)을 채우기 위해 SOG(spin on glass) 막이 패턴된 금속 배선 위에 코팅되었다. 그리고 나서 PE-TEOS(plasma-enhanced-tetra-ethyl ortho-silicate) 막을 18 KÅ 증착시켰고, 금속층 위에서 측정된 전체 두께는 대략 24 KÅ 이었다. 이러한 패턴 웨이퍼는 RODEL 사의 IC-1000/Suba-IV 패드(pad) 위에서 폼드 실리카 슬러리를 사용하여 전체 두께가 10 KÅ이 되도록 IPEC Avanti 472 연마기에서 연마를 진행하였다. 여기서 폼드 실리카 슬러리는 KOH 계열이며 pH는 10 ~ 11이고, 11%의 고체를 함유한다. 본 실험에서는 입자 크기가 비교적 큰 슬러리의 유입을 막기 위해 1.0  $\mu\text{m}$  크기의 슬러리 입자에 대해 80%의 여과 효과를 갖고 있는 graded depth-type의 0.5  $\mu\text{m}$  POU(point of use) 필터를 그림 1(a)에 개략적으로 보인 IPEC 472 CMP 장치의 앞단에 설치하였다. 그림 1(b)는 필터의 구조 및 원리를 개략적으로 나타낸 것으로 슬러리의 도입(inlet)부에서는 크기가 큰 입자들이 제거되고, 이 필터를 계속 통과할수록 작은 크기의 입자들이 제거되어 최 끝단에서는 0.5  $\mu\text{m}$  이하의 입자만 통과되도록 설계하였다. 연마 후 스크래치의 수는 Tencor 사의 AIT(advanced inspection tool)을 사용하여 웨이퍼의 표면을 관찰하였다. 슬러리 필터의 사용 유무에 따른 슬러리의 입자 크기 분

포는 PSS 사의 AccuSizer 780을 사용하여 비교하였다. 또한 에이징(aging) 시간에 따른 덩어리진 슬러리의 양과 슬러리의 유속(flow rate) 변화에 따른 입자 크기의 분포도 고찰하였다.

## 3. 결과 및 고찰

그림 2는 필터 사용 유무에 따른 슬러리 입자의 크기 분포를 AccuSizer 780으로 분석한 결과이다. 필터를 사용하지 않은 경우에는 1 ~ 2  $\mu\text{m}$ 의 입자가 대략 17000개에서 5000개까지 분포하였고, 2  $\mu\text{m}$  이상의 입자들도 상당수 분포하고 있음을 볼 수 있다. 그러나 POU 필터를 사용함으로써 효과적으로 여과되어 1 ~ 2  $\mu\text{m}$  크기의 입자들은 대략 3500 개에서 500 개까지 감소하였으며 2  $\mu\text{m}$  이상의 비교적 큰 입자들은 거의 필터링되어 필터 사용전과 비교하여 볼 때 효과적으로 여과시킬 수 있었다.

그림 3은 필터를 통과하는 슬러리 유속에 따른 여과 능력을 알아보기 위해 분당 200, 400, 700, 1000 ml의 유속(flow rate)으로 스플릿(split)하여 실험한 후 슬러리 입자들의 크기 분포를 나타낸 것이다. 그림 3에서 알 수 있듯이 슬러리 유속이 증가할수록 1  $\mu\text{m}$  이상의 크기를 갖는 슬러리 입자들이 현저히 증가하는 것으로 보아 필터의 여과 능력이 슬러리 유속과도 상당히 밀접한 관계가 있음을 알 수 있다. 이상과 같이 덩어리진 슬러리 입자들이 CMP 연마기로 유입되지 못하도록 그림 1에 보인 것과 같은 1.0  $\mu\text{m}$  크기의 슬러리 입자들에 대해 80%의 제거 능력을 갖고 있는 0.5  $\mu\text{m}$ 의 POU 필터를 설치하여 여과시키면서 연마하였으나, CMP 공정 후 마이크로 스크래치는 여전히 발생하였다.

그림 4는 AIT 현미경으로 확대하여 본 웨이퍼 표면 사진이다. 그림 4(a)에서는 생선뼈 (fish bone) 모양으로 굽히고 지나가는 마이크로 스크래치 주위에 있는 금속 잔존물에 의한 브리지 현상을 관찰할 수 있다. 또한 그림 4(b)에서는 금속 배선 바로 옆에 형성된 침목(stringer) 현상도 관찰할 수 있었다. 이러한 결함들은 후속공정인 post-CMP 세정 공정 동안 이러한 갈라진 틈(crack)을 통해 케미컬들이 하부에 있는 금속 박막층으로 침투해 들어가 부식되는 등 악영향을 끼친다. 즉, POU 필터를 사용하여도 마이크로 스크래치와 같은 결함들을 완전하게 제거할 수는 없었으나 필터를 사용함으로써 전체적인 결함 밀도는 상당히 줄일 수 있었다.

그림 5는 "pre-wet" 유속이 700 ml/min.이고 슬러리 필터를 사용하였을 때 결함밀도를 나타낸 것이다. 여기서 "pre-wet"는 150 ml/min.의 슬러리 유속

을 갖는 주(main) 연마공정이 시작되기 전에 연마 패드를 wet하게 만들어 주기 위해 700 ml/min.의 유속으로 슬러리를 투입시키는 과정이다. 연마되는 웨이퍼의 장수가 많아질수록 패드 위에 적층된 (stacked) 큰 입자들의 수가 증가하여 결과적으로 결합밀도도 증가하였다. 이렇게 패드 위에 적층되는 큰 입자들을 감소시켜 주기 위해 탈이온수(DIW) 고분사기(high spray bar)를 설치하였다.

그림 6은 탈이온수 고분사기를 설치한 경우, pre-wet 유속이 200 ml/min.일 때의 결합밀도를 나타낸 것이다. 탈이온수 고분사기를 설치하지 않았던 그림 5와 비교해 볼 때 고분사기를 설치함으로써 결합밀도를 상당히 감소시킬 수 있음을 알 수 있다. 또한 고분사기를 설치하지 않은 경우(그림 5)에는 연마된 웨이퍼의 장수가 400 개 이상일 때부터 결합밀도가 증가하기 시작하였으나 고분사기를 설치한 경우에는 600 장까지 웨이퍼를 연마한 후에도 여전히 결합밀도는 상당히 낮게 분포하고 있음을 알 수 있다. 결론적으로 적당한 슬러리 유속을 갖는 pre-wet 법과 탈이온수를 고분사 시키는 방법을 통해 앞에서 논의되었던 슬러리 필터의 여과 능력의 한계를 해결함으로써 궁극적으로는 패드의 수명을 개선시킬 수 있을 것으로 사료된다.

#### 4. 결 론

POU 필터를 설치하여 큰 입자를 여과시킨 후 CMP 공정을 한 결과 패턴 웨이퍼 표면 위의 결합밀도를 줄일 수 있었다. 비교적 큰 슬러리 입자들이 CMP 연마기로 유입하지 못하게 하기 위해 더 조밀한 필터를 사용할 수도 있겠으나 결합이 전혀 없도록 완벽하게 여과시키는 것은 불가능하였다. 따라서 웨이퍼 연마가 계속 진행될수록 패드 위에 계속 쌓이는 슬러리 입자들을 줄여 패드 수명을 개선하기 위한 방법으로 적당한 슬러리 유속을 갖는 pre-wet 법과 높은 압력의 탈이온수를 고속 분사시키는 방법이 더 효과적이었음을 확인할 수 있었다. 이는 결국 필터의 효율을 향상시키면서 패드의 수명을 개선할 수 있음을 말한다.

#### 참 고 문 헌

[1] J. Huang, H. C. Chen, J. Y. Wu, and W. Lur "Investigation of CMP Micro-Scratch in the Fabrication of Sub quarter Micron VLSI circuit", CMP-MIC, Proceeding, pp.77-79, 1999.

[2] M. Lin, C. Y. Chang, D. C. Liao, B. Wang and Allen Henderson, "Improved STI CMP Technology for micro-scratch issue", CMP-MIC, Proceeding, pp.322-326, Feb 1999.

[3] 김상용, 서용진, 이우선, 장의구, "실리콘 웨이퍼 위에 증착된 실리케이트 산화막의 CMP 슬러리 오염 특성", 한국전기전자재료학회 논문지, Vol. 13, No. 2, pp. 131-136, 2000.

[4] Z. Lin, J. Zanka, G. Valsilopoulos, "POU filtration of silica-based CMP slurries using Planagard filters", Millipore Application Note Technical Document #MA071.

[5] G. Valsilopoulos, Z. Lin, "Central Distribution system Filtration of CMP slurries using Planagard TM filters", Millipore Application Note Technical Document MAL103.

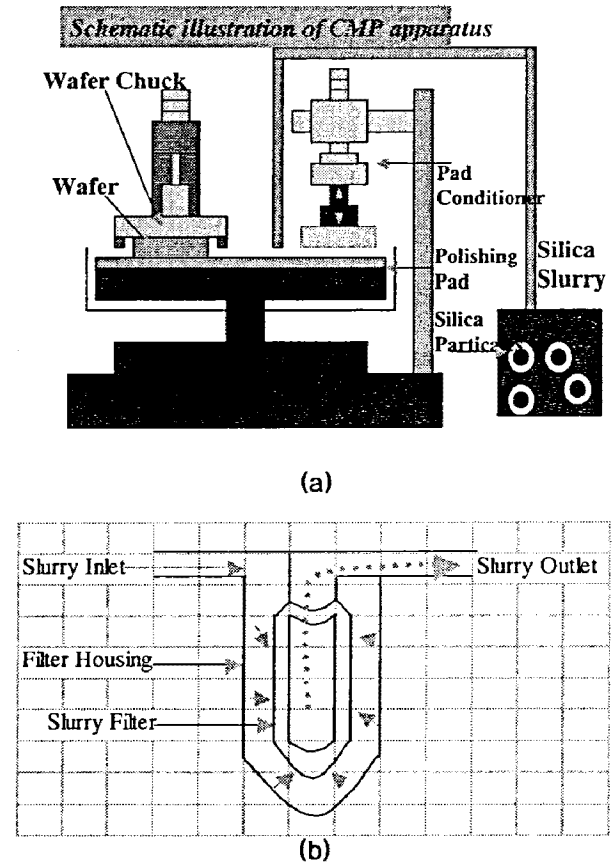


그림 1. (a) IPEC Avanti 472 CMP 공정 장비의 개략도, (b) POU 필터의 원리.

Fig. 1. (a) Schematic diagram of IPEC Avanti 472 CMP polisher, (b) Principle of POU filter.

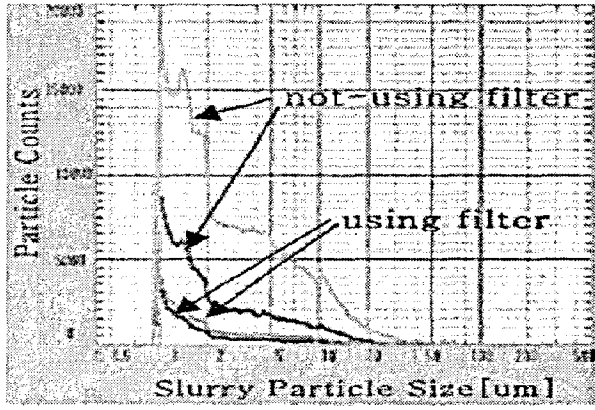


그림 2. 슬러리 필터 사용 유무에 따른 슬러리 입자 크기의 분포.

Fig. 2. Distribution of slurry particle size with and without slurry filter.

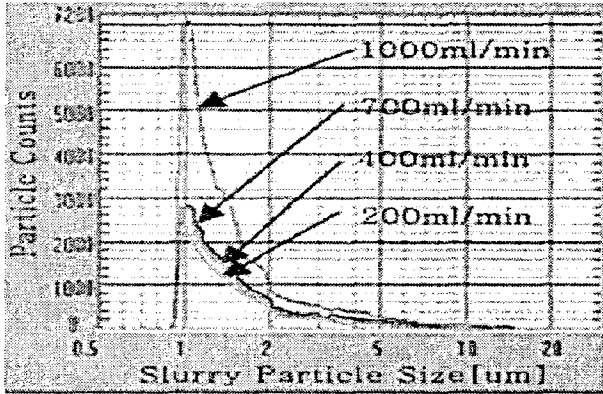


그림 3. 슬러리 유속에 따른 슬러리 입자크기의 분포.

Fig. 3. Distribution of slurry particle size as a function of slurry flow rate.

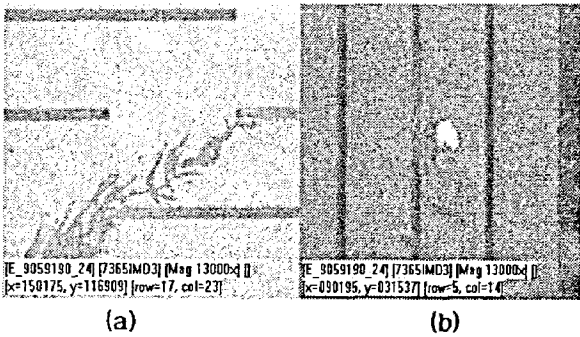


그림 4. AIT 현미경을 사용하여 확대한 웨이퍼 표면의 마이크로 스크래치 사진.

(a) 금속 브리지, (b) 금속 침목.

Fig. 4. Micro-scratch photograph of wafer surface expanded using AIT microscope.

(a) Metal bridge, (b) Metal stringer.

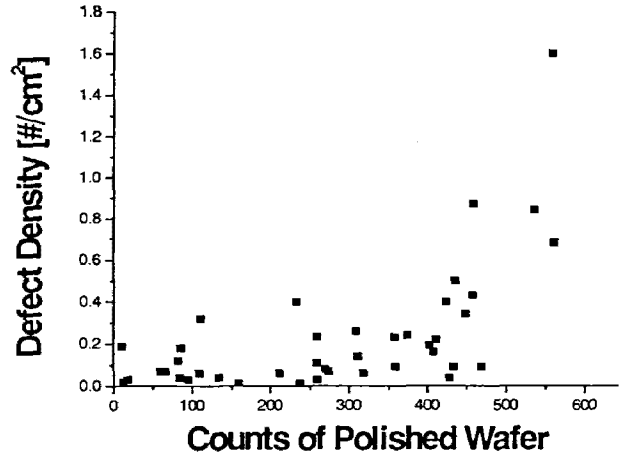


그림 5. 고분사기가 없는 경우 연마된 웨이퍼 장수에 따른 결함밀도.

Fig. 5. Defect density as a function of polished wafer counts for the case of non-high spray bar.

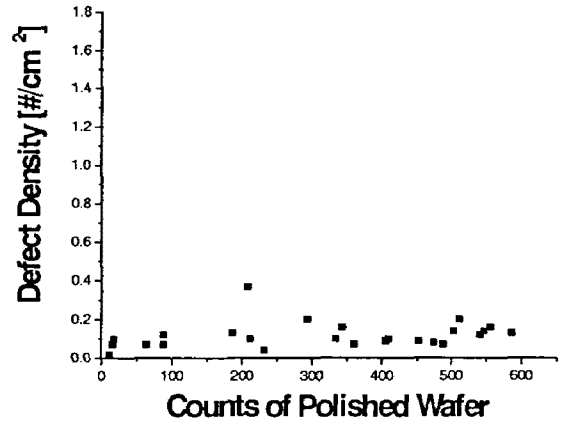


그림 6. 고분사기가 설치된 후 연마된 웨이퍼 장수에 따른 결함밀도.

Fig. 6. Defect density as a function of polished wafer counts after installation of high spray bar.