

ZVT 풀 브리지 DC/DC 컨버터의 병렬 운전 및 제어기 설계에 관한 연구

배진용\* . 김 용\* . 윤석호\*\* . 장성원\*\*\* . 이규훈\*\*\*\*  
 \*동국대학교, \*\*김천대학, \*\*\*중일엔지니어링, \*\*\*\*아주하이텍

A Study on the Parallel Operation and Control Loop Design of ZVT-Full Bridge DC/DC Converter

Jin-Yong Bae\* . Yong Kim\* . Suk-Ho Yoon\*\* . Sung-Won Chang\*\*\* . Kyu-Hoon Lee\*\*\*\*  
 \*Dongguk University, \*\*Kimcheon College, \*\*\*Joong-il Engineering, \*\*\*\*AJUHITEK

**Abstract** - This paper presents parallel operation and control loop design of ZVT(Zero Voltage Transition) Full Bridge DC/DC Converter. At parallel operation of ZVT Full Bridge Converter, dynamic current shared inductor divides the same current of unit converter and ZVT circuit and aids to high efficiency in the system. Base on the modeling of ZVT Full Bridge Converter, the control loop is designed using a simple two-pole, one-zero compensation circuit. To show the validity of the design procedures, the small signal analysis of the closed loop system and open loop system is carried out and the superiority of the dynamic characteristics is verified through the experiment with a 2kW, 50kHz prototype converter.

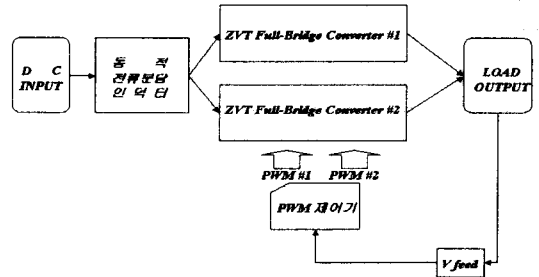


그림 1. 제안된 시스템 블록도

1. 서 론

반도체 기술의 발전에 따라 전자기기들의 기능적 정밀도가 점차 높아지고 있고, 특히 전원 공급장치는 높은 신뢰성을 가진 고효율, 고정밀도, 대전력 시스템을 요구하고 있다. 이러한 대전력 시스템에서 전원을 안정하게 공급하기 위해서는 신뢰성이 높고 큰 용량의 직류 전원이 필요하게 된다. 그런데 단일 컨버터만을 사용하는 경우 손실에 의한 발열 때문에 소자 자체의 접합(junction) 온도가 올라 신뢰성이 저하되고, 또한 단일 컨버터로 공급할 수 있는 전력에는 한계가 따른다. 따라서 전원 용량을 증대시키며, 스위치 스트레스를 저감하는 방법으로 여러대의 모듈화된 단위 컨버터를 병렬 운전하는 방법이 제안되고 있다. 컨버터의 병렬운전시 각 컨버터의 전류 분배를 균등히 해야 하며, 기존의 경우 각 컨버터의 전류의 크기를 감지하여, 제어회로에서 각 단위 컨버터에 균등한 전류 배분을 하는 방법을 사용하였다.[1][2] 본 연구에서는 병렬 운전하는 두 대의 풀 브리지 컨버터의 전류분배를 위하여 동적 전류분담 인덕터를 사용함으로써 제어회로를 비교적 단순하게 하였으며, 동시에 ZVT 회로를 이용하여 컨버터의 효율을 향상시켰다. 제안된 컨버터의 모델링을 통하여 2-극점, 1-영점 보상회로를 사용하는 전압 제어기를 설계하였다. 설계된 전압 제어기의 타당성을 검증하기 위하여 개루프 시스템과 폐루프 시스템에 대한 소신호 해석을 하였으며, 설계된 전압 제어기에 대한 가변부하 실험을 통하여 동특성이 우수함을 확인할 수 있었다.

2. 본 론

2.1 제안된 시스템

그림 1은 제안된 시스템을 나타낸다. 제안된 시스템은

풀 브리지의 병렬운전에 있어서 단일 PWM 제어 회로에 의해 제어되기 때문에 기존의 병렬운전 제어 시스템보다 제어회로의 수가 줄어든다. 또한 각각의 단위 컨버터의 전류 분배를 균등하게 하기 위하여 특별한 전류 제어기를 사용하는 대신 동적 전류분담 인덕터를 사용하여 제어회로를 간단히 할 수 있다. 또한 1차측에 보조회로를 삽입하여 넓은 부하 영역에 걸쳐 영전압 스위칭(ZVS)하여 컨버터 효율을 향상시키고자 한다.

2.2 단위 컨버터의 이론적인 파형 및 동작특성

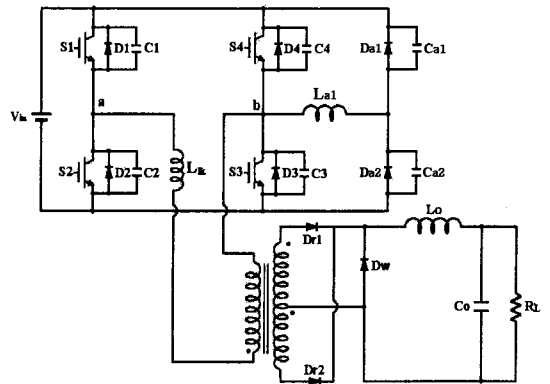


그림 2. 단위 ZVT 컨버터의 회로도

그림 2는 단위 ZVT 컨버터의 회로도를 나타낸다. 풀 브리지 컨버터의 1차측에 두 개의 보조 다이오드(Da1, Da2)와 보조 커패시터(Ca1, Ca2), 그리고 한 개의 가포하 인덕터(La1)를 사용하여 넓은 부하영역에서 영전압 스위칭 동작을 함으로써 안정된 소프트 스위칭 동작 영역이 확보되도록 하였다.

모드별 정상상태 해석을 위해서 다음과 같이 가정한다.

- 1) 모든 소자는 이상적이다.
- 2) 가포화 인덕터의 인덕턴스는 불포화 시에는 무한대이며 포화 시에는 0이다.
- 3) 출력측 평활용 인덕턴스는 충분히 커서 스위칭 기간 동안 부하전류는 일정하다.
- 4) 출력측 평활용 커패시터의 커패시턴스는 충분히 커서 스위칭 기간동안 출력 전압은 일정하다.

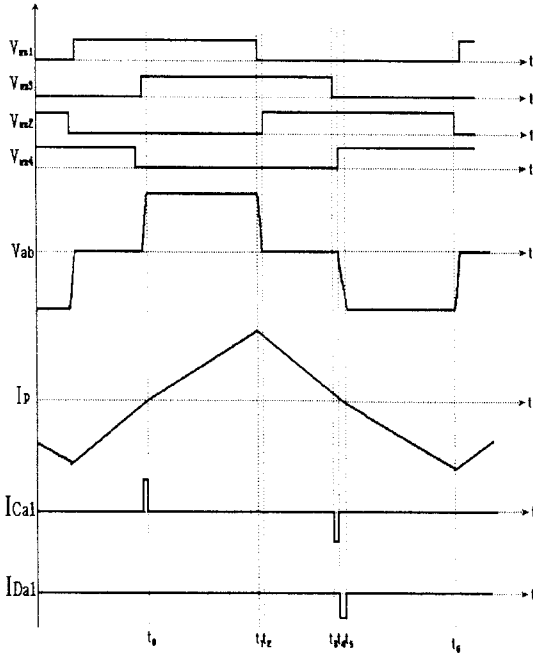


그림 3. 회로 각부 파형 (이론치)

그림 3과 그림 4는 단위 ZVT컨버터의 모드별 동작 파형과 등가회로를 나타낸다.

1) 모드 I :  $t_0 \leq t \leq t_1$

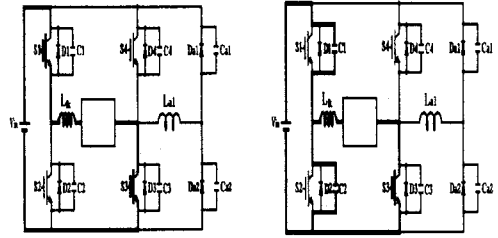
스위치 S1과 S3가 도통하는 구간으로 이때 컨버터는 입력 전력을 부하측으로 전달하고, 변압기 전류는 선형적으로 증가한다. 보조 커패시터  $C_{a1}$ 의 전압은  $V_{in}$ 이고,  $C_{a2}$ 의 전압은 0이다. 보조 인덕터  $L_{a1}$  (가포화 인덕터)은 불포화(등가 인덕턴스가 크고, 전류는 매우 작다) 된다.

2) 모드 II :  $t_1 \leq t \leq t_2$

모드 I에서 S1이 턴오프되면 변압기 1차측에 흐르는 전류는 변압기 1차측 인덕턴스에 의해서 계속적인 흐름을 유지하려 한다. 따라서 스위치 S1과 S2의 커패시터는 충전과 방전을 한다.

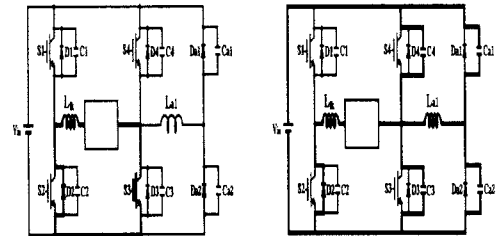
3) 모드 III :  $t_2 \leq t \leq t_3$

스위치 S2의 내부 다이오드 D2가 도통 후 스위칭 소자 S2가 턴온하므로 스위치 S2는 영전압 스위칭을 하게 된다. 또한 2차측에 프리휠링 다이오드가 도통되어 순환 상태로 되고, 출력측 인덕터  $L_o$ 에 축적된 에너지는 부하로 전달된다.



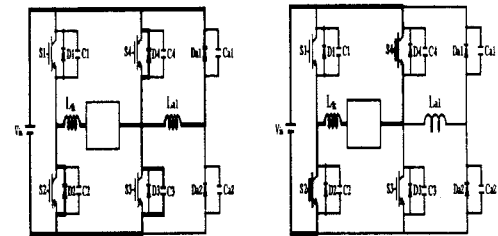
MODE I ( $t_0 \sim t_1$ )

MODE II ( $t_1 \sim t_2$ )



MODE III ( $t_2 \sim t_3$ )

MODE IV ( $t_3 \sim t_4$ )



MODE V ( $t_4 \sim t_5$ )

MODE VI ( $t_5 \sim t_6$ )

그림 4. 단위 ZVT컨버터의 모드별 동작

4) 모드 IV :  $t_3 \leq t \leq t_4$

모드 3에서 S3가 턴오프되면 변압기 1차측에 흐르는 전류는 변압기의 누설 인덕터( $L_{lk}$ )에 의해서 계속적인 흐름을 유지하려 하고, 지상레그 전이 구간동안 스위치 S2와 S4의 커패시터를 충전·방전시킨다. 보조 커패시터  $C_{a1}$ 과  $C_{a2}$ 는 스위치 S3과 S4의 커패시터와 같은 주기로 충전·방전을 하며, 지상레그 스위치의 영전압 조건을 만들어 주는 역할을 한다. 그러므로 지상레그 스위칭 동안에 변압기의 에너지를 전원으로 반환하게 되는 경로가 형성된다.

5) 모드 V :  $t_4 \leq t \leq t_5$

스위치 S3과 S4의 내장 다이오드 D3, D4와 보조 회로의 보조 다이오드  $D_{a1}$ 을 통하여 누설 인덕터  $L_{lk}$ 의 에너지가 모두 전원으로 반환되고, 지상레그 스위치 S4가 원활한 영전압 스위칭 조건을 이루게 된다. 보조 회로는 정부하에서도 지상레그 영전압 스위칭을 확보하는 역할을 하게 된다.

6) 모드 VI :  $t_5 \leq t \leq t_6$

스위치 S4가 영전압 스위칭 조건에서 턴온되고, 모드 I 처럼 1차측 전류가 고주파 변압기와 2차측 정류 다이오드를 통해 부하로 흐른다. 보조 인덕터  $L_{lk}$ (가포화 인덕터)의 전류가 0이 됨으로 코어는 포화에서 벗어나며 그 값이 불포화 값으로 된다.

나머지 반주기는 상기의 과정과 동일하게 된다.

### 2.3 설계시 고려사항

1) 진상레그 스위치의 데드타임

진상레그 스위치의 영전압 스위칭은 일반적인 ZVS 풀 브리지 DC/DC 컨버터와 동일한 방법으로 이루어진다. 이 때 이용할 수 있는 에너지는 누설 인덕턴스  $L_{lk}$ 와 2차측 필터 인덕터  $L_o$ 에 축적된 에너지로 영전압 스위칭이 용이하게 이루어지며, 따라서 최소로 요구되는 데드타임은 식 (1)과 같다.

$$t_d \geq \frac{Q}{I_{OFF}} = \frac{2CV}{I_{OFF}} \quad (1)$$

여기서

Q : C1과 C2에 충전되는 전하량(C1 = C2 = C)

V : 입력전압

$I_{OFF}$  : 진상레그 스위치 S1과 S2의 턴오프시 최대 전류

2) 지상레그 스위치의 데드타임

지상레그 스위치의 영전압 스위칭(ZVS)은 누설 인덕턴스  $L_{lk}$ 와 스위치 S3와 S4의 커패시터(C3, C4)와 보조 회로의 커패시터  $C_{a1}$ 과  $C_{a2}$ 의 공진에 의하여 이루어진다.

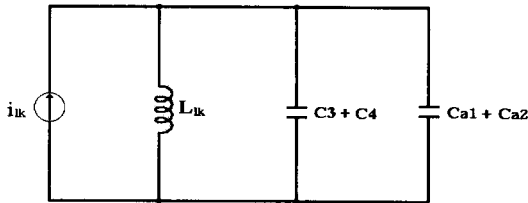


그림 5. 모드 4의 등가회로

그림 5는 모드 IV의 등가회로를 나타낸다. 지상레그 스위치의 영전압 스위칭을 이루기 위해서 누설 인덕턴스에 저장되는 에너지는 식 (2)의 조건을 만족해야 한다.

$$E_{lk} = \frac{1}{2} L_{lk} i_{lk}^2 \geq \frac{1}{2} C_{TOT} V^2 \quad (2)$$

여기서

$C_{TOT} = C3 + C4$

식 (2)에서 누설 인덕터  $L_{lk}$ 가 공급해야 하는 전류는 식 (3)과 같이 된다.

$$i_{lk} \geq V \sqrt{\frac{C_{TOT}}{L_{lk}}} \quad (3)$$

등가 회로로부터 스위치 S3와 S4의 커패시터에 인가되는 전압은 식 (4)와 같이 된다.

$$V(t) = i_{lk} \sqrt{\frac{C_{TOT}}{L_{lk}}} \sin \omega_o t \quad (4)$$

여기서

$$\omega_o = \frac{1}{\sqrt{L_{lk} C_{TOT}}} \text{ 이므로}$$

$\omega_o t = \pi/2$ 에서 스위치 S3와 S4의 커패시터 전압은 최대가 된다.

지상레그 스위치의 영전압 시점은 스위치 S3와 S4의 커패시터에서 충·방전 시간이 끝나는 시점이다.

따라서 지상레그 스위치에 있어서 최소로 요구되는 데드타임은 식 (5)와 같이 된다.

$$\begin{aligned} t_d' &\geq \frac{\pi}{2} \frac{1}{\omega_o} \\ &\geq \frac{\pi}{2} \sqrt{L_{lk} C_{TOT}} \end{aligned} \quad (5)$$

3) 보조 커패시터의 설계

보조 커패시터 크기의 산정은 누설 인덕턴스가 가지는 에너지를 충분히 흡수할 수 있도록 커야 하며, 식 (6)을 만족해야 한다.

$$C_a \geq \frac{I_{lk}^2 L_{lk}}{2 V^2} \quad (6)$$

### 2.4 컨버터의 모델링 및 제어특성

ZVT 풀 브리지 컨버터를 모델링을 하기 위하여 1차측 보조 회로의 영향을 무시하면, ZVS 위상이동 풀 브리지 컨버터와 같아진다. 따라서 컨버터의 PWM 스위칭 모델을 사용한 소신호 등가회로에 필터 인덕터 전류와 입력전압에 의한 시비율을 고려함으로써 풀 브리지 컨버터의 소신호 등가회로는 그림 6과 같이 나타낼 수 있다.

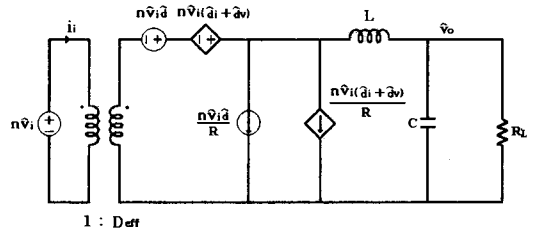


그림 6. 풀 브리지 컨버터의 소신호 등가회로

유효시비율( $d_{eff} = D_{eff} + d_{eff}$ )은 1차측 시비율, 누설 인덕턴스, 스위칭 주파수, 입력전압, 출력 인덕터 전류에 의해 변한다. 동특성 해석을 위해 이들의 영향을 모두 고려해야 하나 누설 인덕턴스나 스위칭 주파수는 일정한 상수이므로 입력전압과 출력 인덕터 전류, 그리고 1차측 시비율의 변화에 의한 유효시비율의 변화만을 고려하면 다음과 같이 나타낼 수 있다.

$$d_{eff} = d + d_i + d_v \quad (7)$$

$$d_i = -\frac{4n L_{lk} f_s}{V_i} \hat{i}_L \quad (8)$$

$$d_v = \frac{4n L_{lk} f_s I_L}{V_i^2} \hat{v}_i \quad (9)$$

여기서  $d_i$ 는 필터 인덕터 전류 변화에 의한 시비율의 변화를 나타낸 것이며,  $d_v$ 는 입력전압의 변동에 의한 시비율의 변화를 나타낸 것이다.

그림 6의 등가 회로로부터 제어 전달함수(Control Transfer Function)  $\frac{v_o(s)}{d(s)}$ 를 구하면 식 (10)과 같이 된다.

$$\frac{v_o(s)}{d(s)} = \frac{n Vin}{s^2 L_o C_o + s \left( \frac{L_o}{R_o} + R_d C_o \right) + \frac{R_d}{R_o} + 1} \quad (10)$$

여기서

$$n = \frac{N_2}{N_1}, \quad R_d = 4N^2 N_{lk} f_s$$

표1. 하드웨어 제작에 사용된 소자와 회로 파라미터

입력전압	240 V
출력전압	120 V
부하저항	8 Ohm
주 변압기	EE5530. MAGNETICS 14 : 10 Llk = 5uH
주 스위치	FM2GN50N S60. FAIRCHILD
보조 다이오드	DEXI 30. IXYS
보조 커패시터	33 nF
2차측 다이오드	DEXI 2X61. IXYS
출력단 인덕터 (L <sub>o</sub> )	37 uH
출력단 커패시터 (C <sub>o</sub> )	800 uF
스위칭 주파수 (f)	50 kHz

그림 7은 표1의 파라미터를 근거로 풀 브리지 컨버터 병렬 운전시 전달함수의 보드선도를 나타낸다.

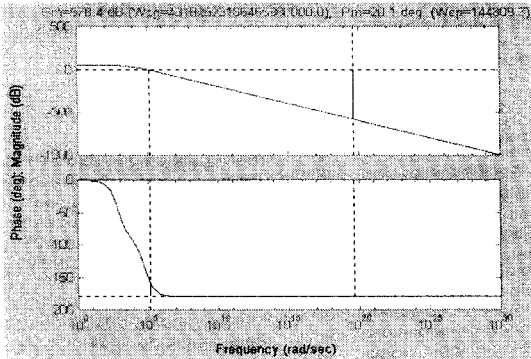


그림 7. 전달함수의 보드선도

### 2.5 전압 제어기 설계

전압제어기 전달함수의 영점과 극점을 적절히 배치하여 시스템의 저주파 응답특성이 향상되면서 동시에 변환기가 고주파 노이즈에 강한 특성을 갖도록 설계한다.

그림 8은 두 개의 극점과 한 개의 영점을 갖는 전압 제어기를 나타낸다. 전압 제어기의 전달함수  $T_v(s)$ 와 루프 전달함수  $T(s)$ 는 각각 식 (11), (12)로 된다.

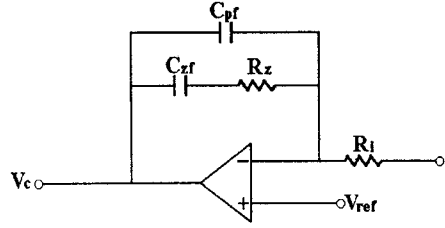


그림 8. 전압 제어기 회로

$$T_v(s) = \frac{v_c(s)}{v_o(s)} = - \frac{\omega_p (1 + s/\omega_z)}{s(1 + s/\omega_p)} \quad (11)$$

$$T(s) = \frac{1}{V_m} T_v(s) \frac{v_o(s)}{d(s)} \quad (12)$$

여기서

$$\begin{cases} \omega_i = \frac{1}{R_i(C_{zf} + C_{pf})} \\ \omega_p = \frac{C_{pf} + C_{zf}}{R_z C_{pf} C_{zf}} \\ \omega_z = \frac{1}{R_z C_{zf}} \end{cases}$$

$V_m$ 은 톱니파의 최대값이다.

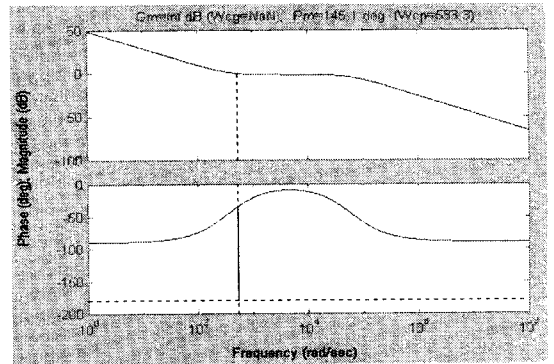


그림 9. 전압 제어기 보드선도

그림 9는 전압 제어기의 보드선도이며, 전압 제어기의 영점과 극점은 다음과 같은 과정으로 설계하였다.

- 1) 적분기로 직류 이득을 크게 하여 직류 특성을 향상시켜, 정상상태 오차를 줄인다.
- 2) 저주파로 이동한 극점으로 인하여 낮아진 이득과 위상을 보상하기 위해 영점  $\omega_z$ 를 극점  $\omega_{o1}$ 의 50~80%의 위치에 둔다.  $\omega_z$ 는 직류이득을 크게 하는 적분기와 함께 출력측 직류 성분 변동을 줄이며, 시스템 응답시간을 결정한다.

- 3)  $\omega_p$ 를  $\omega_s/2$  ( $\omega_s = 2\pi f$ )에 위치시켜 스위칭 주파수에서의 이득과 위상을 감소시켜 스위칭 주파수로 인한 노이즈를 제거한다.

4) 제어기 이득  $\omega_i$ 를 설정한다. 이득  $\omega_i$ 를 조절하면 이득교차점  $\omega_c$ 와 위상여유가 변하는데 통상  $\omega_c$ 는 스위칭 주파수의 1/4~1/5배가 되도록 하여 위상여유는  $45^\circ \sim 60^\circ$ 가 되도록 한다.  $\omega_c$ 는 과도 응답속도에 영향을 미치므로 위의 조건을 만족시켜 빠른 응답 특성을 갖도록 한다.

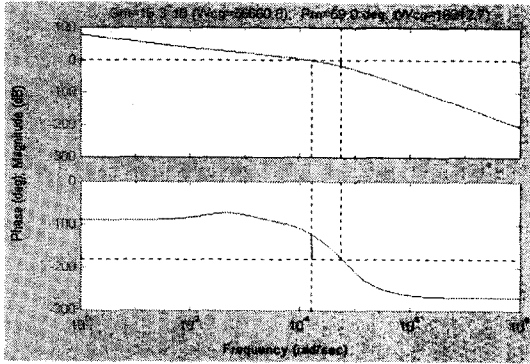


그림 10. 페루프 시스템의 보드선도

그림 10은 설계된 전압제어기를 갖는 페루프 시스템의 전달함수에 대한 보드선도를 나타낸다. 이득여유는 16.3 dB이고 위상여유는  $59^\circ$ 로 페루프가 안정적인을 알 수 있다.

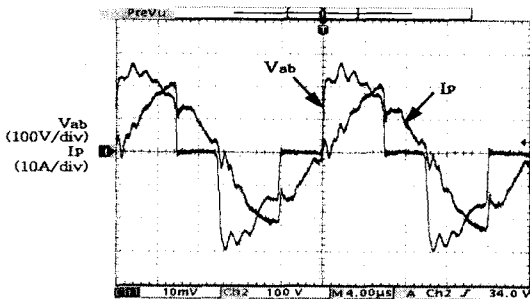


그림 11. 변압기 전압 전류 파형

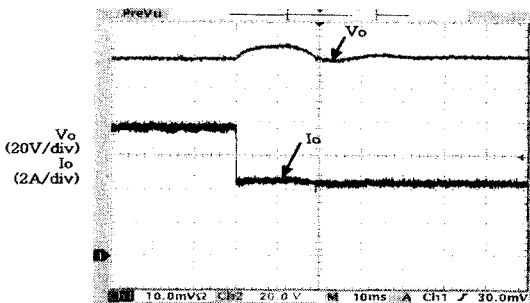


그림 12. 부하 변동시 출력 전압 전류 파형(8A→4A)

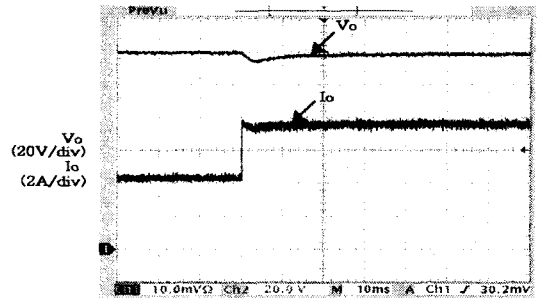


그림 13. 부하 변동시 출력 전압 전류 파형(4A→8A)

### 2.6 실험 결과

제안된 방식의 타당성을 검증하기 위해 50kHz, 1kW ZVT 풀 브리지 DC/DC 컨버터 2대를 병렬로 구성하고 설계한 전압 제어기를 제작하여 실험하였다.

그림 11은 1차측 변압기 양단의 전압·전류 파형을 나타낸다. 그림 12와 그림 13은 소신호 등가 모델을 이용하여 설계한 전압 제어기에 의한 ZVT 풀 브리지 컨버터의 부하변동시 전압·전류 파형을 나타낸다. 출력 전압의 오버슈트는 약 6V이며, 정상 상태 도달시간이 약 30m[sec]이며, 정적부하에서 82.5%의 효율을 나타낸다.

### 3. 결 론

본 논문에서는 대용량에 적합한 ZVT 풀 브리지 DC/DC 컨버터의 병렬운전 및 제어기 설계에 관하여 논하였다. 풀 브리지 컨버터의 병렬운전시 동적 전류분담 인덕터를 사용하여 각각의 단위 컨버터에 전류 분배를 균등히 하고, 동시에 ZVT회로를 이용하여 컨버터의 효율을 향상시켰다. 시스템의 모델링을 통한 2-극점, 1-영점 전압 보상회로를 설계하였고, 부하변동 실험으로 설계된 전압 제어기의 동특성이 우수함을 실험적으로 확인하였다.

### [참고 문헌]

- [1] Hangseok Choi, J. W. Kim, J. H. Lee, and B. H. Cho, "Modeling, Analysis and Design of 10kW Parallel Module Zero-Voltage Zero-Current Switched Full Bridge PWM Converter", The Proceedings of The APEC'2000, pp. 321~326, February 2000
- [2] 孫承燦, 成世鎭, "영상 변류기 동작 방식을 이용한 2개의 컨버터 병렬 운전", 전기학회 논문지, 49권 4호, pp. 256~264, 2000년 4월
- [3] 尹彰善, 金炳哲, 金堯憲, "FB ZVT PWM 컨버터의 환류구간 손실저감을 위한 보조회로", 전력전자학회 논문지, 5권 3호, pp. 209~214, 2000년 6월
- [4] Eui-Sung Kim, Dong-Yun Lee, Dong-Seok Hyun, "A Novel Partial Series Resonant DC/DC Converter with Zero-Voltage/Zero-Current Switching", The Proceedings of The APEC'2000, pp. 93~98, February 2000
- [5] J. G. Cho, C. Y. Jeong and Fred C. Lee, "Zero Voltage and Zero Current-Switching Full Bridge Converter Using Secondary Active Clamp", IEEE Transaction on Power Electronics, Vol. 13, No. 4, July 1998.