차세대 반도체 표면 클리닝 기술들의 방법론적 비교 고찰

Methodological comparison of surface cleaning technologies for next generation semiconductors

(주)아이엠티 레이저엔지니어링그룹 이종명, 조성호, 임생기, 최재성

I. 서론

최근 VLSI 제조 공정에 있어서 웨이퍼 클리닝 공정의 중요성이 부각되고 있다. 이는 웨이퍼 표면에 존재하는 금속, 입자 등과 같은 오염물질이 디바이스의 성능 및 수율(yield)에 지대한 영향을 미치기 때문이다. 일반적인 반도체 제조 공정에서 클리닝 공정은 미세 패턴을 형성하기 위한 광리소그라피, 에칭, 증착 등과 같은 공정 전후에서 반복적으로 실시되며, 전체 공정의 약 30-40%를 차지하고 있으며, 최근 회로선폭(design rule)의 감소 추세에 따라 클리닝 스텝수가 크게 증가하고 있다.

반도체 클리닝 공정은 크게 화학 용매(chemicals)와 초순수(deionized water)를 주로 사용하는 습식 클리닝(wet cleaning) 방법과 플라즈마, 고압 에어로졸(aerosol) 및 레이저를 사용하는 건식 클리닝(dry cleaning) 방법으로 나눌 수 있다. 1970년에 개발된 습식 클리닝 방법은 반도체 디바이스 제조 공장에서 지금까지 널리 사용되고 있으나, 다량의 유독성 화학 약품과 물의 사용에 따른 환경 문제 및 높은 유지비용, 거대한 장비 사이즈에 의한 footprint의 증가 및 장비 clustering의 어려움, 열악한 작업 환경, 구리 및 저유전막(low k dielectrics) 등과 같은 신소재에 대한 부적합성 등과 같은 많은 단점들이 노출되고 있다. 이와 같은 기존의 습식 클리닝 방법의 단점을 근본적으로 극복하고자 건식 클리닝 방법에 대한 연구가 세계적으로 활발히 진행되고 있다.

본 논문에서 반도체 디바이스 제조 공정의 변천에 따른 웨이퍼 클리닝 공정의 중요성 및 이슈들을 알아보고, 현재 반도체 디바이스 제조 업체에서 사용하고 있는 클리닝 기술과 차세대 클리닝 기술들을 소개하고 각각의 방법들에 대해 비교 고찰을 해보겠다. 특히 최근 세계적으로 많은 연구가 이루어지고 있는 레이저 클리닝 기술에 대한 동향 및 전망에 대해서 논의해 보겠다.

II. 웨이퍼 클리닝 이슈

최근 회로선폭의 미세화, 구리 및 저유전막 등의 신소재 채용, 패턴의 큰 가로세로비(aspect ratio), 웨이퍼의 대구경화 등과 같은 반도체 제조 공정의 변천에 따라 클리닝 공정의 중요성이 크게 부각되고 있으며, 이에 대응한 클리닝 스텝의 증가, 첨단 클리닝 기술 개발, 통합 클리닝 솔루션 등과 같은 다양한 기술적 요구에 직면해 있는 게 현실이다.

II-1. Device shrink

표 1은 ITRS roadmap에서 제시한 반도체 design rule의 변화에 오염입자 크기의 허용치 변화를 보여준다. 표에서 보여지는 바와 같이 회로선폭이 감소함에 따라 허용 가능한 입자의 크기가 감소함을 알 수 있다. 그러나 표면 위 입자 크기가 감소함에 따라 입자의 접촉 강도(adhesion force)는 크게 증가한

다[1]. 즉 회로선폭의 감소로 표면 오염 입자들의 제거가 더욱 어려워짐을 의미한다.

Table 1. Allowable particle size with design rule (ITRS roadmap)

Year	1999	2002	2005	2008
Design rule (nm)	180	130	100	70
Particle size (nm) @ front	90	65	50	35
Particle size (nm) @ back	667	500	400	300

II-2. Copper & low k materials

최근 반도체 배선재료로 구리가 기존의 알루미늄을 대체하고 있으며, 기존의 절연재료인 실리콘 산화막(SiO_2)은 low k dielectric material로 대체되고 있는 실정이다. 구리는 배선 속도를 향상시키는 반면 부식(corrosion)에 상당히 민감해 강한 화학액을 사용하는 기존의 습식 세정 방법으로는 표면 클리닝이 어려워 새로운 화학액의 개발이 시급한 실정이다. 또한 low k material의 경우도 기존 화학액에 쉽게 damage를 입을 수 있다는 단점으로 인해 우수한 절연 특성에도 불구하고 그 사용이 제한되고 있다.

II-3. 300mm wafer processing

최근 생산성의 획기적 향상을 위해 200 mm 웨이퍼 프로세싱에서 300 mm 웨이퍼 프로세싱으로 점차적으로 전환되고 있다. 웨이퍼의 대구경화에 따라 약 2.5배의 생산성 향상을 꾀할 수 있으나 이에 따른 화학 용매 및 물의 사용은 그 만큼 크게 증가하게 된다. 이는 환경적 문제가 크게 이슈가 되는 최근 시점에서 기존 습식 클리닝 방법의 큰 문제점으로 작용하고 있다.

III. 현세대 클리닝 기술

웨이퍼 클리닝 공정은 모든 반도체 제조 공정의 전후에 반드시 수행되어 진다. 그림 1은 반도체 제조 공정에서 클리닝의 위치를 보여주고 있다. 반도체 제조 공정 중 웨이퍼 표면을 오염시키는 불순물의 종류로는 크게 particle, organic contaminant, metal impurity, native oxide로 나눌 수 있다. 이러한 오염물질은 디바이스의 성능 및 제조 수율을 크게 떨어뜨려, 최대한 표면으로부터 제거함을 클리닝의 목적으로 한다.

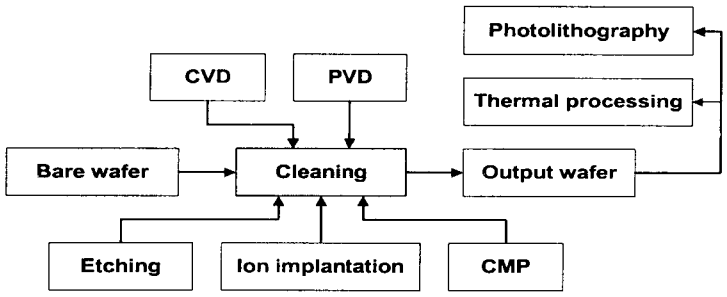

Fig. 1. Cleaning process in semiconductor fabrication

III-1. RCA cleaning

현재 반도체 제조 공장에서 널리 사용하고 있은 습식 클리닝은 1970년 Kern이 발명한 RCA cleaning 방법을 기반으로 하고 있다. RCA cleaning은 크게 APM(Ammonium Peroxide Mixture), HPM(Hydrochloric Peroxide Mixture), SPM(Sulfuric Peroxide Mixture), DHF(Dilute Hydrofluoric Acid)의 조합을 기본으로 한다[2]. APM은 particle 제거 성능이 뛰어나며, HPM은 metal impurity의 제거에 용이하며, SPM은 organic contaminant, 그리고 DHF는 native oxide의 제거에 뛰어난 성능을 발휘한다. 대부분의 반도체 제조 회사들은 이들 4가지 혼합액의 독자적인 함량 및 처리 순서를 가지고 세정 공정을 수행하고 있다. RAC cleaning을 이용한 전통적 습식 세정 방법의 장점은 대량 처리가 가능해 높은 throughput (약 300 wph)을 가진다는 점이며, 단점은 다량의 유독성 화학액 및 물의 사용, 큰 장비 사이즈에 따른 환경적, 비용적, 공간적 문제를 들 수 있다.

III-2. Plasma cleaning

현재 반도체 제조 공정에서 plasma cleaning이 사용되는 대표적인 공정은 PR stripping 또는 plasma ashing 공정이다. 반도체 패턴을 형성하기 위한 광리소그라피 공정에 사용된 Photoresist는 에칭 혹은 이온주입 공정이 끝난 후 제거해야 하는데 이때 산소 plasma cleaning이 사용된다. 유기물질로 이루어진 PR은 산소 프라즈마에 의해 발생한 산소 라디칼과 반응하여 이산화탄소로 carbonizing됨으로서 제거가 이루어지게 된다. 기존의 PR stripping은 황산을 이용한 습식 방법을 사용하였으나 지금은 플라즈마를 이용한 진공 챔버내에서 클리닝을 수행함으로써 공정시간의 단축 및 효과적인 다음 공정 처리가 가능하게 되었다. 플라즈마 클리닝 방법은 유기물질의 제거에 뛰어난 성능을 발휘하나, 무기입자 및 양면 클리닝이 불가능하고 웨이퍼 charging등의 문제점이 제기되고 있다.

III-3. Scrubber cleaning

Scrubber cleaning 방법은 말 그대로 부드러운 재질의 물질로 웨이퍼를 문질러 표면의 오염 입자들을 제거하는 기계적 방법이다. 대표적인 응용 공정으로 CMP(Chemical Mechanical Polishing) 공정 후 웨이퍼 표면에 강하게 붙어 있는 slurry, 마모입자 등을 제거하는데 사용되어 진다. Scrubbing 방법의 장점은 기계적 접촉식 방법에 따른 강력한 입자 제거 성능을 들 수 있으나, 접촉식에 따른 표면 손상의 가능성이 높다는 단점이 있어 CMP 공정과 같은 평탄하고 단단한 막질 표면 위의 오염입자 제거에 한정적으로 사용되어 진다.

IV. 차세대 클리닝 기술

최근 반도체 소재 및 제조 기술의 급속한 발전과 기존의 습식 세정 방법의 많은 문제점 등을 극복하고자 새로운 개념의 차세대 클리닝 기술에 대한 요구가 커지고 있다. 특히 클리닝 후 오랜 건조 시간, 금속 부식 문제, 엄청난 양의 물의 사용 및 폐수의 방출을 피할 수 없는 습식 클리닝 방법을 근본적으로 대체하고자 건식 클리닝 기술 개발에 최근 반도체 장비 업체들은 많은 심혈을 기울이고 있다. 현재 많은 연구 노력을 기울이고 있는 차세대 반도체 클리닝 기술을 간략히 소개해 보기로 하겠다.

IV-1. Single wafer wet cleaning

웨이퍼의 집적도가 증가하고 대구경화됨에 따라 클리닝 공정의 제어(control)가 매우 중요한 문제로 부각되었고, 이에 부응해 기존의 batch-type 습식 클리닝 방법이 single wafer cleaning 방식으로의 전환을 꾀하고 있다. single wafer cleaning 방식은 한번에 웨이퍼 한 장씩 처리함에 따라 목표 수율과 공정 재현성 확보를 위한 제어가 가능하며, 사용 화학액 및 물의 양을 줄여 오폐수를 줄이고, 이의 재활용이 용이하다는 환경적 잇점으로 최근 크게 부각되고 있는 클리닝 기술이다. 그림 2는 V 사의 single wafer wet cleaning 장치 및 원리를 설명하고 있다. 기존의 batch-type과 비교해 낮은 throughput이라는 single wafer wet cleaning 방식의 단점은 기술의 확산을 저해하는 요인으로 작용하고 있다.

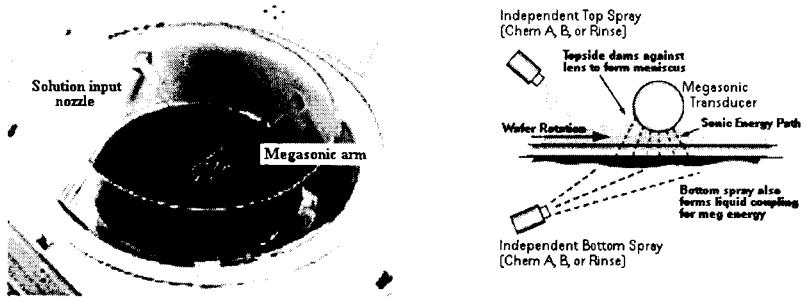

Fig. 2. Single wafer wet cleaning system

Ⅳ-2. Cryokinetic cleaning

연구 개발되어 지고 있는 dry cleaning solution 중에 하나가 cryokinetic cleaning 기술이다. cryokinetic source로 대표적인 물질은 이산화탄소(CO_2)와 아르곤(Ar)이다. 저온 고압 하에서 액체 상태로 저장되어진 상기 가스를 특정 구조의 노즐을 통해 대기로 분사되면, 압력과 온도의 변화에 의해 dry ice 혹은 aerosol 상태로 표면에 분사된다. 이때 열역학적 에너지와 입자 모멘텀(momentum) 에너지에 의해 표면에 붙어 있는 오염물질을 제거하게 된다. 그림 3은 cryokinetic cleaning 방법의 기본 원리를 보여주고 있다. 그러나 이산화탄소는 그 자체의 고순도 문제 및 입자 크기의 제어 문제 등으로 인해 반도체 클리닝 목적으로는 사용에 제약을 받고 있으며, Ar aerosol cleaning 방법이 적용이 기대되나 이 또한 기계적 입자 충돌에 의한 표면 손상(특히 pattern damage) 및 열 충격(thermal shock) 손상 가능성이 크다는 단점이 있다.

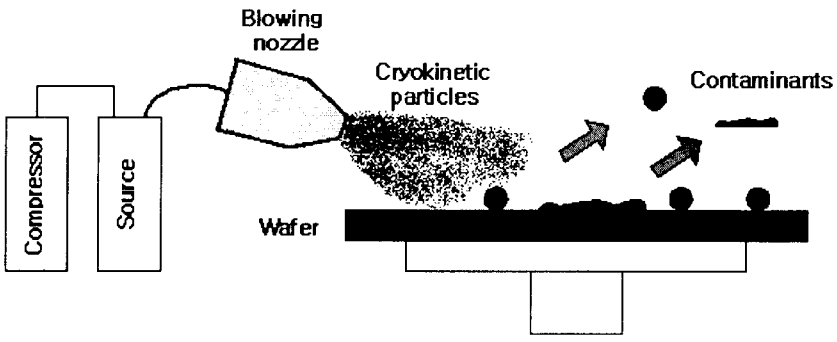

Fig. 3. Schematic diagram of cryokinetic cleaning method

Ⅳ-3. Laser cleaning

반도체 표면 클리닝 위한 레이저 기술은 일반적으로 UV 레이저(특히 excimer laser)를 사용하여 적절한 beam shaping 및 scanning 장치를 사용하여 웨이퍼 표면에 레이저빔을 직접 조사함으로서 오염물질을 분해(dissociation) 혹은 탈착(detachment) 시키는 것을 말한다. 그림 4는 전형적인 UV 레이저 클리닝 시스템을 보여주고 있다. 레이저 클리닝 방법은 특히 유기 오염물질을 제거하는데 탁월한 능력을 발휘하여 에칭 혹은 이온주입 공정 후의 PR 및 PR residue 제거에 응용 가능한 공정으로 알려져 있다. 최근 이스라엘의 O사는 적절한 활성 가스와 Excimer 레이저빔을 이용해 Ashing 공정 후 남아있는 PR residue를 성공적으로 제거하였다. 그림 5는 poly-Si etching 및 ashing 공정 후 남아 있던 PR residue를 레이저 클리닝한 모습을 보여준다[3]. 그러나 레이저 클리닝 방법은 작은 레이저 스폿 사이즈로 인한 느린 처리속도, 낮은 throughput, sub-micron 이하의 미소 입자 제거의 어려움[4], 고밀도 레이저빔의 직접 조사에 의한 모재 손상 가능성, 고가인 레이저 장비 등과 같은 문제점을 않고 있다. 이러한 단점들을 극복하기 위한 새로운 개념의 레이저 클리닝 기술이 최근 보고 되었으며, 많은 연구가 진행 중에 있다[5,6].

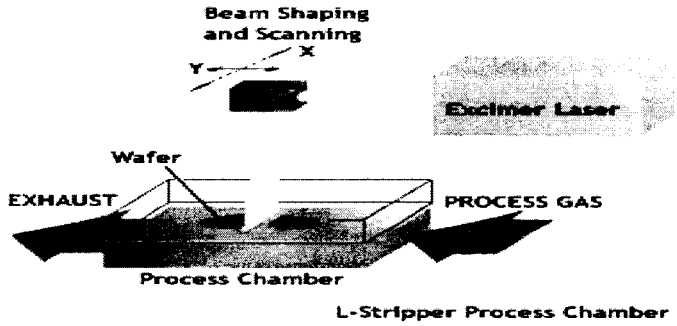

Fig. 4. Typical UV laser cleaning system

Fig. 5. Patterned Wafer surface after laser removal of PR residue

Ⅴ. 결론

지금까지 반도체 제조 공정에 있어 클리닝 공정의 중요성 및 최근 문제가 되는 이슈들, 그리고 현재 사용되고 있는 클리닝 기술들과 차세대 클리닝 기술들에 대해 간략히 논해 보았다. 향후 반도체 클리닝

기술은 기존의 wet cleaning 대 dry cleaning, 그리고 batch-type 대 single-wafer processing과의 치열한 경쟁이 예상된다. 또한 회로선폭의 지속적 감소, 새로운 반도체 소재의 도입 및 웨이퍼의 대구경화 등과 같은 추세에서 클리닝 공정의 위치는 향후 반도체 제조 공정에서 더욱 더 중요해지리라 사료된다.

VI. 참고 문헌

1. J. M. Lee, K. G. Watkins: Laser removal of oxides and particles from copper surfaces for microelectronic fabrication, Optics Express: Special focus issue 7 (2), pp. 68-76 (2000)
2. 박진구: Wet station, 월간반도체, No. 149, pp. 2-12 (July 2000)
3. M. Genut, Y. Uziel, O. Tehar-Zahav et al: Chemically assisted laser removal of photoresist and particles from semiconductor wafers: Project report, Oramir Semi. Equip. Ltd. (1998)
4. J. M. Lee, C. Curran, K. G. Watkins: Laser removal of copper particles from silicon wafers using UV, visible and IR radiation, Applied Physics A 73 (2), pp. 219-224 (2001)
5. J. M. Lee, K. G. Watkins, W. M. Steen: Angular laser cleaning for effective removal of particles from a solid surface, Applied Physics A 71 (6), pp. 671-674 (2000)
6. J. M. Lee and K. G. Watkins: Removal of small particles on silicon wafer by laser-induced airborne plasma shock wave, Journal of Applied Physics 89 (11), pp. 6496-6500 (2001)