

AIS용 채널 접속 알고리즘 설계

오상현* · 최일홍* · 이상정* · 김영호** · 황동환*

*충남대학교, **부산대학교

Design of Channel Access Algorithm for the AIS

Sang Heon Oh* · Il Heung Choi* · Sang Jeong Lee* · Young Ho Kim** · Dong-Hwan Hwang*

*Chungnam National University, **Pusan National University

E-mail : osh@control.cnu.ac.kr

요 약

본 논문에서는 AIS 용 채널 접속 알고리즘을 분석하고 이를 구현하기 위한 모듈화 된 함수로 설계한 결과를 제시하였다. 먼저 ITU-R M.1371에서 규정한 RATDMA, ITDMA, FATDMA 및 SOTDMA 알고리즘의 기능을 분석하였으며 각각의 알고리즘을 모듈화 된 함수로 설계하였다. 설계한 채널 접속 알고리즘의 기능을 검증하기 위해 PC 상에서 C 언어를 이용하여 구현하고 모의 실험을 수행하였다. 실험 결과 설계한 채널 접속 알고리즘이 슬롯 할당을 제대로 수행함을 확인하였으며 표준안에서 제시한 요구를 만족함을 확인하였다.

ABSTRACT

In this paper, the channel access algorithm for the AIS is analyzed and the design of the functional modules is presented. The function of RATDMA, ITDMA, FATDMA, and SOTDMA algorithm defined by ITU-R M.1371 specification is analyzed. Each TDMA algorithm is designed as a modularized function. In order to verify the function of designed channel access algorithm, the algorithm is implemented using C language and simulated on the PC environment. The simulation results show that the algorithm can properly allocate a transmission slot and is satisfied with the requirements of the specification.

키워드

AIS, channel access, link layer, SOTDMA

1. 서 론

연근해 해역에서의 해난사고로 인한 인명 및 환경 피해를 막고 항해사의 안전 운항에 대한 부담을 경감시키기 위한 여러 가지 장비의 개발에 관한 연구가 활발히 진행되고 있다. 이중 AIS(Automatic Identification System)는 선박과 선박 또는 선박과 연안간 통신을 통해 위치 정보, 항해 정보 및 안전 관련 정보를 공유함으로써 선박간의 충돌을 방지하고, VTS(Vessel Traffic Service)와 연계를 통해 연안 선박의 효율적인 관제 목적에 이용된다[1]. 현재 AIS의 개발에 대한 노력을 살펴보면 스웨덴에서는 AIS의 기능을 정의한 ITU-R M.1371 표준안을 만족하는 AIS 장비의 상용화 및 성능 평가에 대한 연구가 수행되었으며[2] 캐나다 및 미국을 비롯한 선진 각국에서

도 AIS의 개발 및 상용화를 위한 노력을 기울이고 있다. 그러나 아직 국내에서는 이에 대한 관련 연구가 부족한 상태이고 국내에서도 해난 사고의 방지책으로 AIS 장비 및 관련 법령 및 규제를 강화하고 있으므로 AIS의 개발에 대한 연구가 시급하다.

AIS는 항해사와 제어 기지국(controlling station)의 개입을 최소화하면서 자율적으로 정보를 교환할 수 있도록 하여야 하는데[1] 특히 이러한 기능을 만족하는 무선 채널 접속 알고리즘에 대한 연구는 AIS 개발에 있어 가장 중요한 요소 중 하나이다.

본 논문에서는 ITU-R M.1371 표준안에서 규정한 AIS 용 채널 접속 알고리즘의 기능을 분석하고 설계한 결과를 제시하고자 한다. 2절에서는 AIS의 구조 및 프로토콜 계층에 대하여 언급하였

으며 3절에서는 AIS 용 채널 접속 알고리즘의 설계에 대하여 서술하였다. 4절에서는 채널 접속 알고리즘 중 RATDMA와 SOTDMA 알고리즘의 설계 검증을 위한 모의 실험 결과를 제시하였으며 끝으로 결론을 나타내었다.

II. AIS의 구조

2.1 AIS의 H/W 및 S/W 구성

AIS는 H/W와 이에서 운용되는 통신 프로토콜 S/W로 구성된다. 그림 1에 전체 H/W의 구성을 나타내었다.

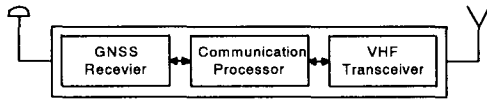


그림 1. AIS H/W의 구성

GNSS(Global Navigation Satellite System) 수신기는 선박의 위치 정보 획득하고 TDMA 통신을 위한 시간 동기 신호를 제공하는 기능을 담당한다. 통신 프로세서(communication processor)는 전체 시스템을 관장하고 AIS 메시지 처리를 담당한다. VHF 송수신기(VHF transceiver)는 VHF 대역에서 GMSK/FM 방식을 이용하여 무선 통신을 수행한다.

ITU-R M.1371 표준안에서는 OSI(Open System Interconnection) 프로토콜 모델의 7계층 중에서 AIS의 물리 계층(physical layer), 링크 계층(link layer), 네트워크 계층(network layer) 및 전송 계층(transport layer)의 기능을 규정한다[1].

2.2 AIS 프로토콜 계층

2.2.1 물리 계층

물리 계층은 VHF 데이터 링크를 통하여 비트열(bit stream)의 송수신을 처리한다. 물리 계층의 구조는 전형적인 VHF transceiver의 구조를 따르는데 전술한 바와 같이 데이터 변조 방식은 GMSK/FM 방식을 사용한다.

2.2.2 링크 계층

링크 계층은 전송 시 오류를 검출(detection)하고 정정(correction)하기 위한 데이터 패키징(packaging) 방법을 규정한다. 링크 계층 다음의 세 개의 부계층으로 나뉜다.

2.2.2.1 부계층 1-MAC(Medium Access Control)

MAC 계층은 VHF 데이터 링크에 TDMA 방법을 사용하여 접속하는 방법을 제공한다. MAC 계층은 GNSS 수신기의 1PPS (Pulse Per Second) 시간 동기 신호를 이용하여 TDMA 통신을 위한 시간 동기 및 전송 슬롯과 프레임의 동기화를 수

행한다.

2.2.2.2 부계층 2-DLS(Data Link Service)

DLS 계층은 데이터 링크를 활성화 또는 해제하고 데이터를 전송, 감지 및 제어하는 방법을 제공한다.

2.2.2.3 부계층 3-LME(Link Management Entity)

LME 계층은 DLS, MAC 및 물리 계층의 동작을 제어하며 데이터 링크에 접속하는 방법을 제공한다. 또한 동작 모드(operation mode)와 각각의 상황에 적합한 채널 접속 알고리즘을 선택하는 기능을 수행한다.

2.2.3 네트워크 계층

네트워크 계층은 채널의 연결 시도와 유지, 채널 간 전송 패킷(packet)의 분배, 데이터 링크의 정제 해결 등을 담당한다

2.2.4 전송 계층

전송 계층은 외부로부터 수신한 데이터를 올바른 크기의 패킷으로 전환하고 데이터 패킷의 순서를 조절하며 상위 계층과의 인터페이스를 담당한다.

III. 채널 접속 알고리즘 설계

3.1 채널 접속 알고리즘

한정된 주파수 자원을 다수의 사용자가 효율적으로 사용하기 위해 다중 접속 알고리즘(multiple access algorithm)을 사용한다[3][4]. 다중 접속 알고리즘은 방식에 따라서 부호 분할 다중 접속(CDMA, Code Division Multiple Access), 주파수 분할 다중 접속(FDMA, Frequency Division Multiple Access) 및 시분할 다중 접속(TDMA, Time Division Multiple Access) 등으로 나눌 수 있는데, AIS에서는 이 중에서 TDMA 방식을 사용한다.

3.2 AIS 용 채널 접속 알고리즘 설계[1]

ITU-R M.1371에서는 AIS의 채널 접속 알고리즘으로 4 가지의 TDMA 알고리즘을 규정하고 있다. 각각의 TDMA 알고리즘은 상황에 따라 적절하게 사용되는데 선박의 주기적인 위치 보고를 위해서는 SOTDMA 알고리즘을 사용한다. 본 논문에서는 표준안에서 제시하는 각각의 TDMA 알고리즘의 기능을 분석하고 이를 기반으로 하여 알고리즘을 설계하였다. 각각의 알고리즘은 독립된 모듈로 설계하여 알고리즘의 구현 및 수정이 용이하도록 하였다.

3.2.1 RATDMA (Random Access TDMA)

RATDMA 알고리즘은 data link entry phase에서 처음 슬롯을 할당하거나 비 반복 문자 메시지

를 전송할 때 사용한다. RATDMA 알고리즘은 probability persistent (p-persistent) 알고리즘을 사용하여 NS(nominal slot)로부터 150 슬롯(4초) 이내의 후보 슬롯(candidate slot) 중에서 임의의 슬롯을 선택한다. 표 1은 RATDMA 모듈의 입출력을 나타낸다.

표 1. RATDMA 입/출력

입/출력	내용
입력	NS ID, AIS 채널 ID
출력	선택한 슬롯 ID

3.2.2 ITDMA (Incremental TDMA)

ITDMA 알고리즘은 SOTDMA의 data link network entry에서 처음 프레임에서 슬롯 할당이 나 보고 주기(report rate)의 일시적 변경 또는 안전 관련 메시지의 전송 시 사용한다. ITDMA의 첫 슬롯은 RATDMA 알고리즘을 이용하여 결정하거나 SOTDMA 알고리즘을 이용하여 미리 할당한 슬롯을 사용한다. ITDMA에서 다음 슬롯의 전송을 위해 슬롯 증가분(slot increment) 만큼 떨어진 선택 범위(SI, selection interval) 내에서 임의의 전송 슬롯을 선택한다. 표 2는 ITDMA 모듈의 입출력을 나타낸다.

표 2. ITDMA 입/출력

입/출력	내용
입력	현재 전송 슬롯 ID, AIS 채널 ID
출력	슬롯 증가분, 다음 전송 슬롯 ID, ITDMA 통신 상태

3.2.3 FATDMA (Fixed Access TDMA)

FATDMA는 base station이 반복적인 메시지를 전송하기 위해서 사용한다. 표 3은 FATDMA 모듈의 입출력을 나타낸다.

표 3. FATDMA 입/출력

입/출력	내용
입력	시작 슬롯 ID, 슬롯 증가분
출력	선택한 슬롯 ID

3.2.4 SOTDMA (Self-Organizing TDMA)

SOTDMA 알고리즘은 이동 기지국(mobile station)에서 자율적(autonomous)이고 연속적(continuous)으로 선박의 위치 정보 및 항행 정보를 교환하기 위해 사용한다. SOTDMA 알고리즘은 기지국간의 데이터 교환 시 통신 충돌(communication confliction)을 최소화하고 충돌이 발생하였을 경우 제어 기지국의 중재 없이 빠르게 해결할 수 있는 방법을 제공한다. 표 4는 SOTDMA 모듈의 입출력을 나타낸다.

표 4. SOTDMA 입/출력

입/출력	내용
입력	현재 슬롯 ID, AIS 채널 ID 보고 주기, 현재 상태(phase)
출력	선택한 슬롯 ID, SOTDMA 통신 상태

3.2.4.1 Initialization phase

Initialization phase에서는 1분간 VHF 채널에서 데이터를 수신하여 각 선박의 슬롯 점유 상태를 파악한다. 슬롯의 점유 상태는 프레임 맵(frame map)에 기록하고 동시에 수신한 메시지를 분석하여 다른 선박의 위치 정보를 비롯한 항행 정보를 나타내는 사용자 목록(user directory)을 작성한다.

3.2.4.2 Network entry phase

Network entry phase에서는 처음으로 슬롯을 전송하기 위하여 NSS(normal start slot)을 선택한다. Network entry phase에서 NSS는 NS(nominal slot)으로 대체되고 상위 계층에서 입력받은 보고 주기로부터 NI(nominal increment)를 결정한다. 이후 NS와 NI로부터 선택 범위를 결정하고 선택 범위내의 후보 슬롯 중에서 임의의 NTS(nominal transmission slot)를 선택하며 NTS가 앞으로 점유할 프레임의 개수를 나타내는 time-out(3~8분) 정보를 설정한다.

3.2.4.3 First frame phase

First frame phase에서 슬롯 할당은 ITDMA 알고리즘을 사용한다. Network entry phase에 결정한 첫 NTS에 도달한 경우 다음 슬롯의 전송을 위해서 NS를 결정하고 NTS를 선택한다. 이후 첫 프레임이 경과할 때까지 계속 반복한다. 그림 2에 First frame phase의 슬롯 할당 과정을 나타내었다.

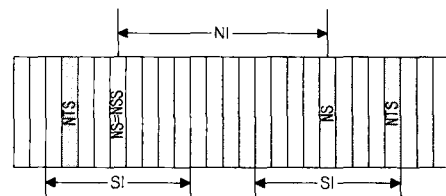


그림 2. First frame phase의 슬롯 할당 과정

3.2.4.4 Continuous operation phase

Continuous operation phase에서는 First frame phase에서 선택한 NTS를 이용하여 AIS 메시지를 전송하고 설정된 time-out 값을 하나씩 감소시킨다. 만약 time-out 값이 0이 되었을 경우에는 새로운 NTS와 time-out 값을 선택한다.

IV. 모의 실험

설계한 채널 접속 알고리즘을 검증하기 위해서 RATDMA 및 SOTDMA 알고리즘에 대하여 실험을 수행하였다. 설계한 RATDMA 및 SOTDMA 알고리즘은 PC 상에서 C 언어를 이용하여 구현하였다. 모의 실험에서는 프레임 내의 슬롯을 다른 선박이 점유하지 않으며 하나의 선박이 슬롯을 할당하는 경우를 가정하였다.

그림 3에 RATDMA 알고리즘의 모의 실험 결과를 나타내었다. 그림에서 가로축은 NS와 선택한 슬롯의 차이인 offset을 나타내며 N은 각각의 NS에 대한 빈도 수를 나타낸다. NS를 10 슬롯만큼 증가시키면서 0에서부터 2249까지 250개의 NS에 대하여 슬롯 할당을 수행하였다. 그림에서 보듯이 모든 NS에 대하여 150 슬롯 이내에 전송 슬롯을 선택하였음을 알 수 있다.

표 5는 SOTDMA 알고리즘의 슬롯 할당 결과를 나타낸다. 실험 결과 각각의 NS로부터 선택한 선택 범위 내에서 NTS가 결정되었음을 확인할 수 있다. 또한 NTS의 time-out이 0이 되었을 경우 새로운 NTS가 할당됨을 확인하였다.

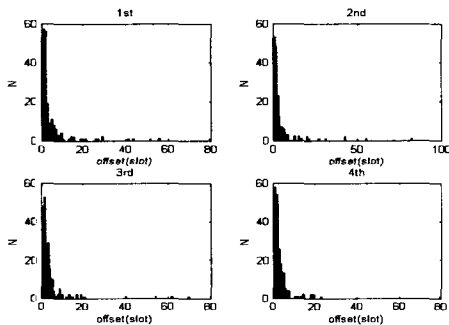


표 5. SOTDMA 알고리즘 슬롯 할당 결과

Frame	NS	NTS	Offset	Timeout	Frame	NS	NTS	Offset	Timeout	Frame	NS	NTS	Offset	Timeout
1	116	106	239	7	2	116	106	239	6	3	116	106	239	5
1	341	345	240	7	2	341	345	240	6	3	341	345	240	5
1	566	585	184	4	2	566	585	184	3	3	566	585	184	2
1	791	769	254	3	2	791	769	254	2	3	791	769	254	1
1	1016	1023	208	5	2	1016	1023	208	4	3	1016	1023	208	3
1	1241	1231	252	6	2	1241	1231	252	5	3	1241	1231	252	4
1	1446	1483	193	4	2	1446	1483	193	3	3	1446	1483	193	2
1	1691	1676	260	5	2	1691	1676	260	4	3	1691	1676	260	3
1	1916	1936	216	5	2	1916	1936	216	4	3	1916	1936	216	3
1	2141	2152	0	6	2	2141	2152	0	5	3	2141	2152	0	4
4	116	106	239	4	5	116	106	239	3	6	116	106	239	2
4	341	345	240	4	5	341	345	240	3	6	341	345	240	2
4	566	585	184	1	5	566	583	-25	0	6	566	560	0	3
4	791	769	254	0	5	791	799	0	5	6	791	799	0	4
4	1016	1023	208	2	5	1016	1023	208	1	6	1016	1023	-10	0
4	1241	1231	252	3	5	1241	1231	252	2	6	1241	1231	252	1
4	1446	1483	193	1	5	1446	1483	-14	0	6	1446	1469	0	4
4	1691	1676	260	2	5	1691	1676	260	1	6	1691	1676	30	0
4	1916	1936	216	2	5	1916	1936	216	1	6	1916	1936	-37	0
4	2141	2152	0	3	5	2141	2152	0	2	6	2141	2152	0	1

그림 3. RATDMA 알고리즘 모의 실험

V. 결 론

본 논문에서는 AIS 용 채널 접속 알고리즘의 기능을 분석하고 이를 설계하였다. SOTDMA를 비롯한 각각의 채널 접속 알고리즘 대하여 입출력을 정의하였으며 독립적인 모듈로 설계하였다.

설계한 채널 접속 알고리즘을 검증하기 위하여 RATDMA와 SOTDMA 알고리즘을 구현하고 모의 실험을 수행하였다. 실험 결과 설계한 채널 접속 알고리즘이 ITU-R M.1371에서 제시한 슬롯 할당 기능을 제대로 수행함을 확인하였다. 추후로 채널 접속 알고리즘과 상위 계층과의 연동에 대한 연구와 다양한 채널 접속 상황에 대한 알고리즘의 성능 평가가 이루어져야 한다.

후 기

본 연구결과는 산업자원부의 중기거점 과제로 수행된 "선박의 지능형 자율운항 제어 시스템 개발(I)"의 연구결과임을 밝혀 둔다.

참고문헌

- [1] International Telecommunication Union, ITU-R M.1371, Technical Characteristics for a Universal Shipborne Automatic Identification System using Time Division Multiple Access in the VHF Maritime Mobile Band, 1998.
- [2] Rikard Kjellberg, Capacity and Throughput using a SOTDMA in VHF Data Link in Surveillance Application, MS. Thesis, University of Stockholm, Sweden, April, 1998.
- [3] Fred Halsall, Data Communications, Computer Networks and Open Systems, 4th ed., Addison-Wesley, 1998.
- [4] Willam Stallings, Data & Computer Communications, 6th ed., Prentice Hall, 2000.